Eletrônica Básica II

Federação das Indústrias do Estado de Pernambuco
Jorge Wicks Côrte Real

Departamento Regional do SENAI de Pernambuco
Diretor Regional
Antônio Carlos Maranhão de Aguiar

Diretor Técnico
Uaci Edvaldo Matias

Diretor Administrativo e Financeiro
Heinz Dieter Loges

Ficha Catalográfica

621 SENAI.DR.PE. **Eletrônica Básica II.**
S474e Recife, SENAI.PE/DITEC/DET, 2005
1. ENGENHARIA ELÉTRICA
2. ELETRÔNICA
3. Série Eletrônica - SENAI
I. Título

Direitos autorais de propriedade exclusiva do SENAI. Proibida a reprodução parcial ou total, fora do Sistema, sem a expressa autorização do Departamento Regional de Pernambuco.

SENAI – Departamento Regional de Pernambuco
Rua Frei Cassimiro, 88 – Santo Amaro
50100-260 - Recife – PE
Tel.: (81) 3416-9300
Fax: (81) 3222-3837

SUMÁRIO

Estrutura Básica	05
Teste de Transistores	10
Princípio de Operação	16
O Circuito do Coletor	33
Influência da Corrente de Base	36
Configurações do Transistor	40
Curvas Características	41
Polarização de Base por Corrente Constante	56
Região de Operação de um transistor	59
Polarização por Divisor de Tensão	66
Regulação de Tensão em Fontes de Alimentação	85
Circuitos Reguladores	87
Circuitos Comparadores Transistorizados	95
Fonte Regulada com Comparador	101
Amplificador em Base Comum	129
Amplificador em Coletor Comum	139
Transitor de Efeito de Campo	150
Amplificador Operacional	177
O Multivibrador Biestável	196
Multivibrador Monoestável	214
Multivibrador Astável	225
O disparador schmitt	237
Fotodetectores e Sensores de Temperatura	260
Bibliografia	278

INTRODUÇÃO

Tendo em vista o avanço tecnológico na área industrial, a cada dia surgem novos instrumentos e aparelhos no processo de produção, sendo, dessa maneira, importante conhecer os conceitos relativos a transistor bipolar, amplificadores, multivibradores, entre outros.

Os últimos anos têm caracterizado uma penetração cada vez maior da eletrônica nos diversos ramos da atividade humana. Essa influência tem sido mais significativa na indústria e no lazer.

Os assuntos, aqui abordados, contribuirão para o aprendizado de eletrônica básica II, possibilitando ao leitor desenvolver novos conhecimentos nessa área.

Estrutura básica

O transistor bipolar é um componente eletrônico constituído de cristais semicondutores, capaz de atuar como controlador de corrente, o que possibilita o seu uso como amplificador de sinais ou como chave eletrônica.

Em qualquer uma das duas funções o transistor encontra uma ampla gama de aplicações, como por exemplo:

Amplificador de sinais: Equipamentos de som e imagem e controle industrial.

Chave eletrônica: Controle industrial, calculadoras e computadores eletrônicos.

O transistor bipolar proporcionou um grande desenvolvimento da eletrônica, devido a sua versatilidade de aplicação, constituindo-se em elemento chave em grande parte dos equipamentos eletrônicos.

A estrutura básica do transistor se compõe de duas camadas de material semicondutor, de mesmo tipo de dopagem, entre as quais é inserida uma terceira camada bem mais fina, de material semicondutor com um tipo de dopagem distinto dos outros dois, formando uma configuração semelhante à de um "sanduíche", conforme ilustrado na **Fig.1**.

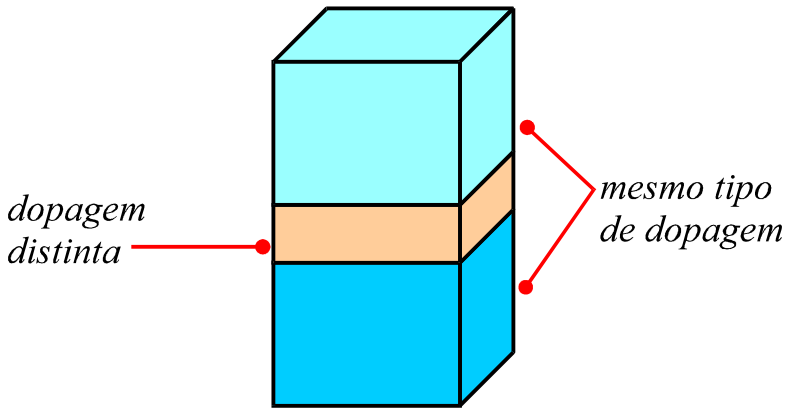


Fig.1 Estrutura básica de um transistor.

Como mostrado na **Fig.2**, a configuração da estrutura, em forma de sanduíche, permite que se obtenham dois tipos distintos de transistor:

- Um com as camadas externas de material tipo *p* e com a camada central formada de um material tipo *n*. Esse tipo de transistor é denominado de **transistor bipolar *pnp***.

- Outro com as camadas externas de material tipo *n* e com a camada central formada com um material tipo *p*. Esse tipo de transistor é denominado de **transistor bipolar *npn***.

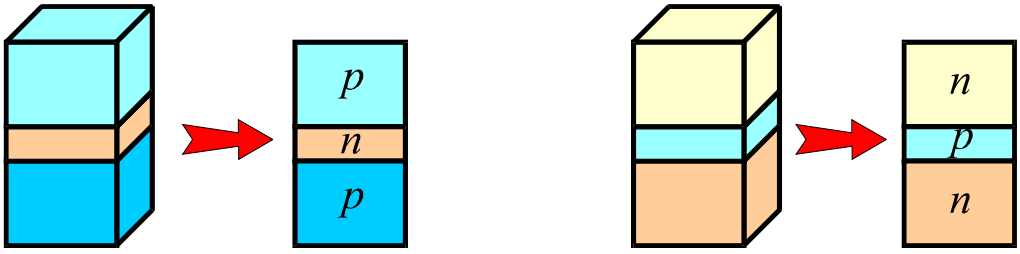


Fig.2 Estruturas dos transistores *pnp* e *npn*.

Os dois tipos de transistor podem cumprir as mesmas funções diferindo apenas na forma como as fontes de alimentação são conectadas aos terminais do componente.

O transistor bipolar pode se apresentar em duas configurações: pnp e npn.

TERMINAIS DO TRANSISTOR

Como mostrado na **Fig.3**, cada uma das camadas que formam o transistor é conectada a um terminal que permite a interligação da estrutura do componente aos circuitos eletrônicos.

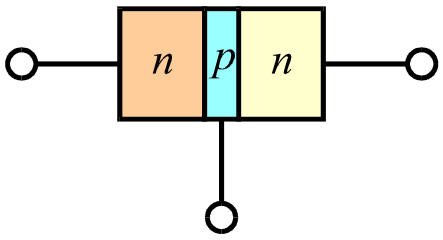


Fig.3 Estrutura básica de um transistor de três terminais.

Os terminais recebem uma designação que permite distinguir cada uma das camadas:

- A camada central é denominada de **base**, sendo representada pela letra *B*.
- Uma das camadas externas é denominada de **coletor**, sendo representada pela letra *C*.

- A outra camada externa é denominada de **emissor**, sendo representada pela letra *E*.

A **Fig.4** mostra os dois tipos de transistor, com a identificação dos terminais.

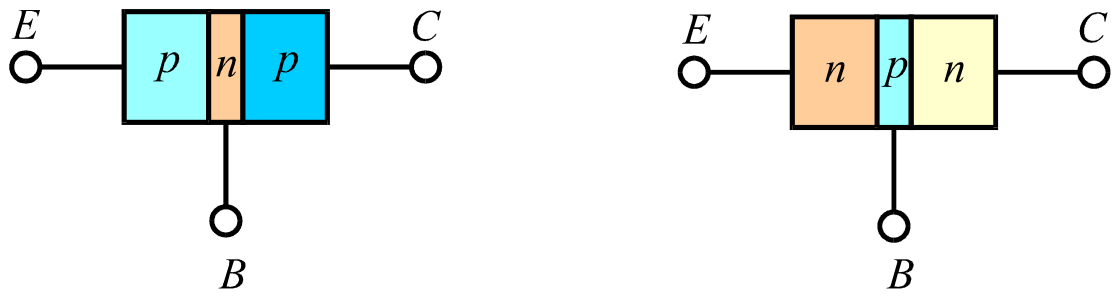


Fig.4 Transistores *pnp* e *npn* com a identificação dos terminais.

O transistor possui três terminais: coletor, base e emissor.

Embora as camadas referentes ao coletor e ao emissor de um transistor tenham o mesmo tipo de dopagem, elas diferem em dimensão geométrica e no grau de dopagem, realizando portanto funções distintas quando o componente é conectado a um circuito eletrônico.

SIMBOLOGIA

A **Fig.5** apresenta os símbolos utilizados na representação de circuito dos transistores *npn* e *pnp*. Como pode ser aí observado, os dois símbolos diferem apenas no sentido da seta entre os terminais da base e do emissor.

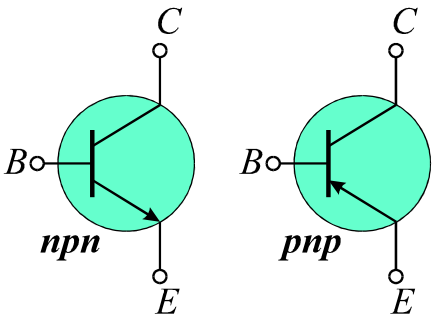


Fig.5 Representação de circuito dos transistores *npn* e *pnp*.

Alguns transistores são dotados de blindagem. Essa blindagem consiste de um encapsulamento metálico envolvendo a estrutura semicondutora, com o fim de evitar que o funcionamento do componente seja afetado por campos eletromagnéticos no ambiente. Esses transistores apresentam um quarto terminal, ligado à blindagem para que esta possa ser conectada ao terra do circuito eletrônico. A representação de circuito desses transistores está ilustrada na **Fig.6**.

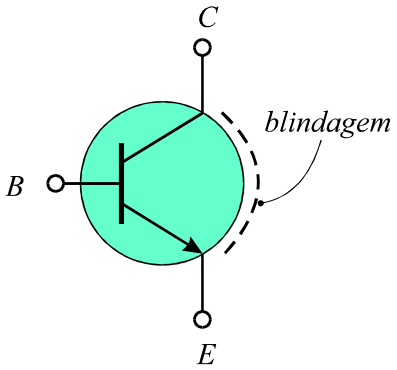


Fig.6 Representação de circuito de um transistor blindado.

ASPECTO REAL DOS TRANSISTORES

Os transistores podem se apresentar em diversos encapsulamentos, que variam em função do fabricante, do tipo de aplicação e da capacidade de dissipar calor. A **Fig.7** ilustra os aspectos de alguns encapsulamentos.

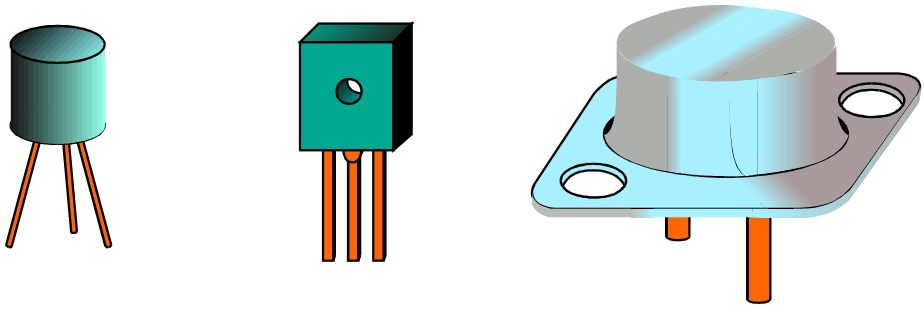


Fig.7 Encapsulamentos típicos de um transistor.

Devido à variedade de configurações, a identificação dos terminais de um transistor deve sempre ser feita com auxílio do folheto de especificações técnicas do componente.

Teste de transistores

Existem instrumentos sofisticados destinados especificamente ao teste das condições de operação de um transistor. No entanto, o uso de um multímetro também permite detectar possíveis defeitos no componente.

Como no teste de diodos com o uso de um multímetro, o teste de transistores pode não fornecer um resultado definitivo, e o uso do multímetro serve apenas para detectar os defeitos mais comuns nos transistores e diodos.

No caso do diodo, são os seguintes os defeitos de detecção imediata com o uso de um multímetro:

- Junção *pn* em curto.
- Junção *pn em aberto.*

Como descrito em fascículos anteriores, o teste de qualquer junção *pn* com o uso de um multímetro é feito em duas etapas:

Etapa 1: Realiza-se inicialmente a identificação da polaridade real das pontas de prova do multímetro.

Etapa 2: Após a identificação de polaridade, realiza-se o teste do diodo, que consiste em detectar a existência de baixa e alta resistências ao se intercambiarem os dois contatos entre as pontas de prova e os terminais da junção *pn*.

Conforme ilustrado na **Fig.8**, a estrutura de um transistor consiste em uma junção *pn* entre a base e o coletor e de uma segunda junção *pn* entre a base e o emissor.

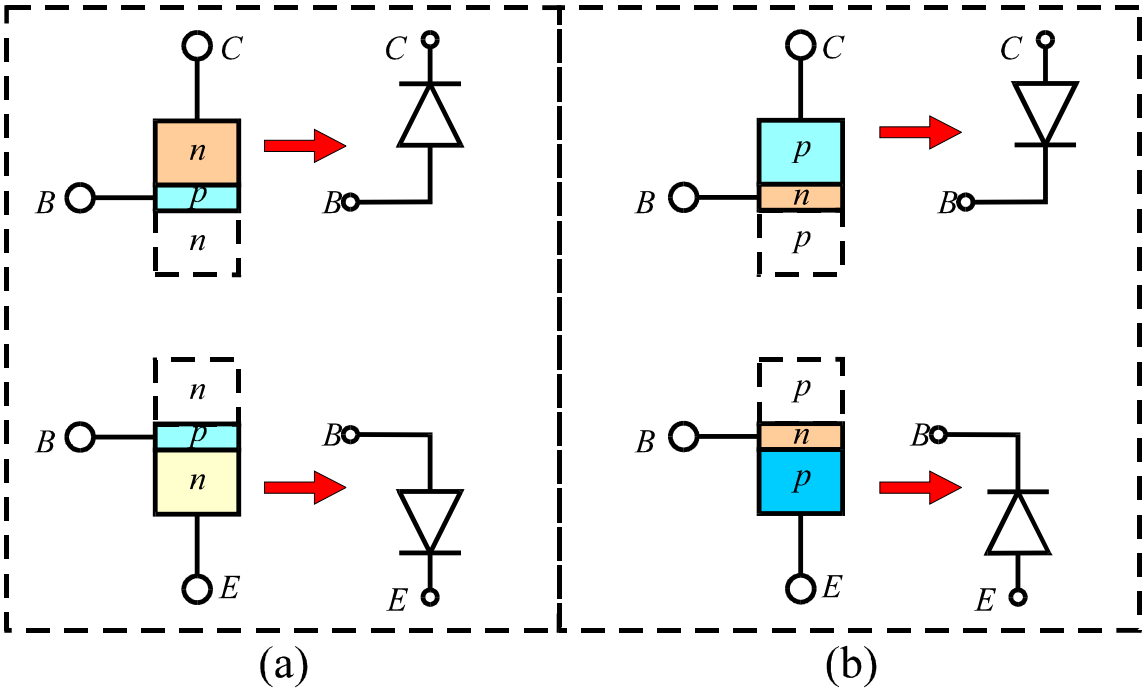


Fig.8 Junções *pn* do transistor *npn* em **(a)** e do transistor *pnp* em **(b)**.

Portanto, para a detecção de defeitos, o transistor pode ser considerado como composto de dois diodos conectados nas formas ilustradas na **Fig.9**.

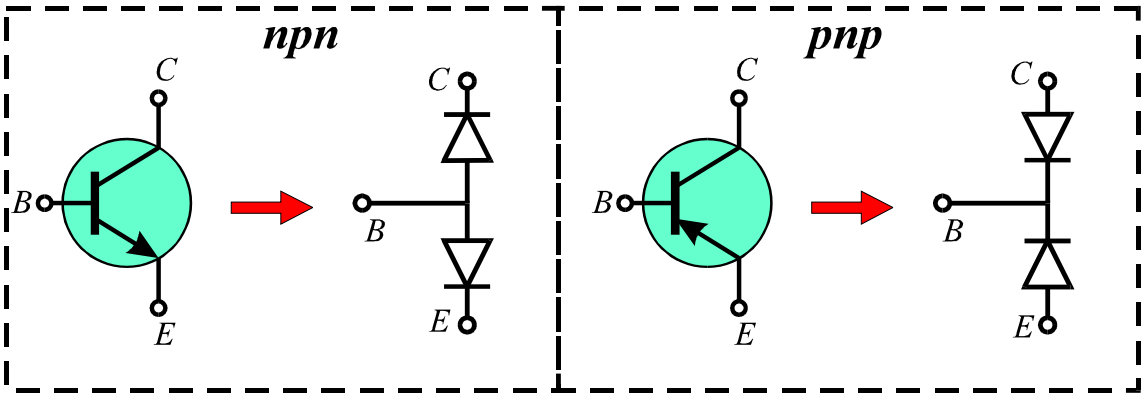


Fig.9 Representação de transistores *npn* e *pnp* por diodos equivalentes.

A detecção de defeitos no transistor consiste em verificar a existência de curto ou de circuito aberto entre os pares de terminais *BC*, *BE* e *CE*.

TESTE COM O USO DO MULTÍMETRO

O procedimento de teste das junções base-coletor e base-emissor é descrito a seguir tomando como exemplo o caso de um transistor *npn*.

DETECÇÃO DE DESCONTINUIDADES NAS JUNÇÕES

Com o potencial positivo da ponta de prova aplicado à base do transistor e o potencial negativo aplicado ao coletor ou ao emissor, como ilustrado na **Fig.10**, as junções correspondentes ficam polarizadas diretamente.

Na ausência de defeitos, o instrumento deverá indicar baixa resistência das junções *BC* e *BE*. Se houver uma junção em aberto, o instrumento fornecerá a indicação de uma resistência altíssima quando essa junção estiver sendo testada.

teste de abertura das junções

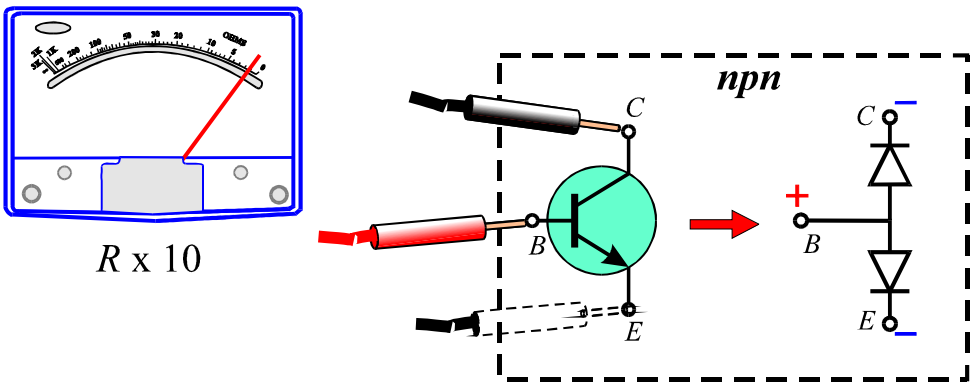


Fig.10 Detecção de descontinuidades nas junções *BC* e *BE* de um transistor *npn*.

DETECÇÃO DE CURTOS NAS JUNÇÕES

Para este teste as pontas de prova devem ser conectadas conforme mostrado na **Fig.11**.

Com a ponta de prova negativa conectada à base, a segunda ponta de prova polariza inversamente a junção *BC* ou *BE*. Na ausência de defeitos, o multímetro deverá fornecer a indicação de altas resistências nas junções. Se

houver uma junção em curto o instrumento indicará uma baixa resistência naquela junção.

teste de curto circuito nas junções

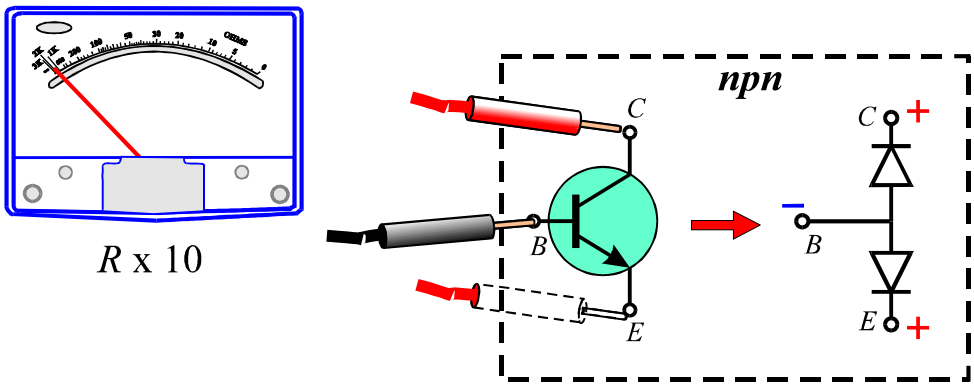


Fig.11 Teste para detecção de curtos nas junções *BC* e *BE* de um transistor *npn*.

DETECÇÃO DE CURTO-CIRCUITO ENTRE COLETOR E EMISSOR

Para completar os testes deve-se ainda verificar a condição elétrica entre os terminais do coletor e do emissor.

Com o terminal da base em aberto, o circuito equivalente entre os terminais *B* e *C* corresponde a dois diodos em série conectados inversamente. Dessa forma o multímetro deverá fornecer uma indicação de altíssima resistência para as duas possibilidades de conexão das pontas de prova mostradas na **Fig.12**.

teste coletor-emissor

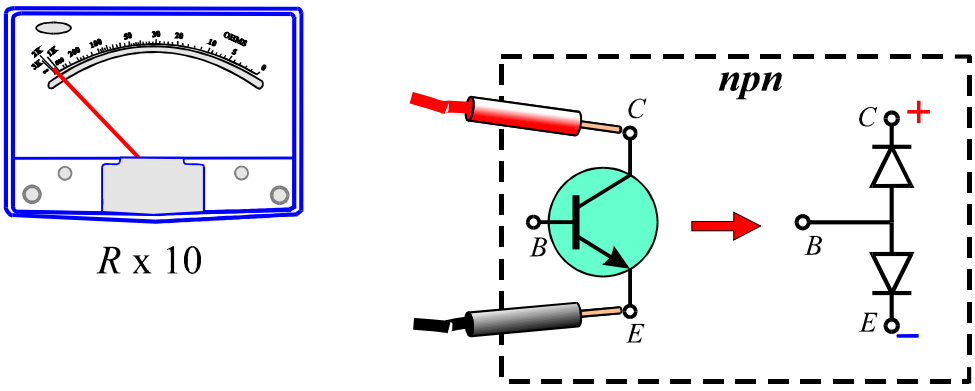


Fig.12 Teste para detecção de curto-circuito entre os terminais *C* e *E* de um transistor *npn*.

Para o caso de um transistor *pnp* os testes podem ser conduzidos seguindo o procedimento descrito anteriormente, exceto que as pontas de prova devem ser invertidas com relação às configurações ilustradas nas **Figs.10** a **12**.

Todos os testes devem ser realizados com o seletor do multímetro posicionado na escala R×10 ou R×100 e com o transistor desconectado de qualquer circuito externo.

Os testes realizados com multímetro não permitem detectar alterações nas características do transistor. Mesmo que o multímetro não detecte defeitos, existe ainda a possibilidade de que existam alterações nas características do transistor que o tornem impróprio para uso em circuitos.

QUESTIONÁRIO

1. Qual é a estrutura básica de um transistor bipolar?

2. Quais são as configurações de um transistor?

3. Desenhe os símbolos possíveis de um transistor e identifique os seus terminais.

4. Quais defeitos podem ser identificados em um transistor com o uso de um multímetro?

5. Descreva os procedimentos de execução dos testes identificados na questão anterior.

Princípio de operação

Para que os portadores se movimentem no interior da estrutura de um transistor é necessário aplicar tensões entre os seus terminais. O movimento dos elétrons livres e lacunas está intimamente relacionado à polaridade da tensão aplicada a cada par de terminais do transistor, como descrito a seguir.

OPERAÇÃO DO TRANSISTOR NA REGIÃO ATIVA

A estrutura física do transistor propicia a formação de duas junções *pn*, conforme ilustrado na **Fig.1**:

- Uma junção *pn* entre o cristal da base e o cristal do emissor, chamada de **junção base-emissor**.

- Uma junção *pn* entre o cristal da base e o cristal do coletor, chamada de **junção base-coletor**.

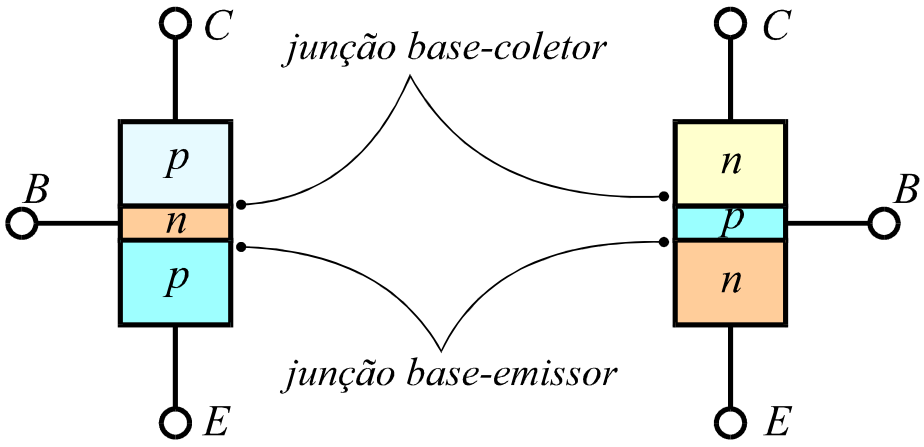


Fig.1 Junções base-coletor e base-emissor em um transistor.

A formação das duas junções no transistor faz que ocorra um processo de difusão dos portadores. Como no caso do diodo, esse processo de difusão dá origem a uma barreira de potencial em cada junção.

No transistor, portanto, existem duas barreiras de potencial, mostradas na **Fig.2,** que se formam a partir da junção dos cristais semicondutores:

- A barreira de potencial na junção base-emissor.
- A barreira de potencial na junção base-coletor.

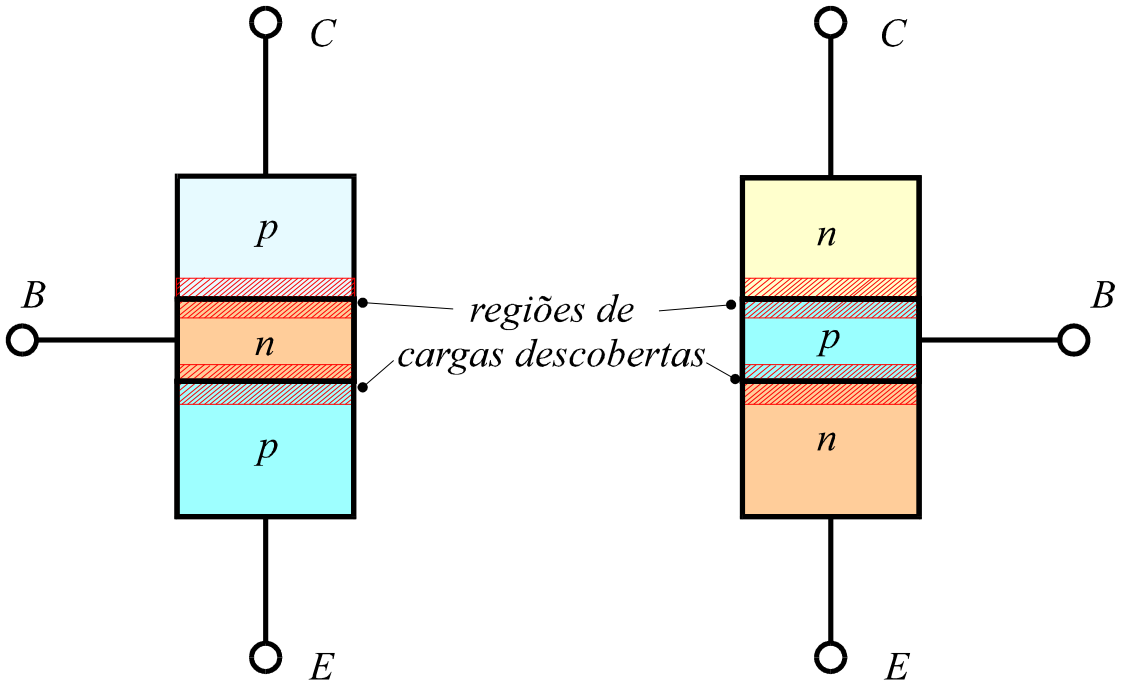


Fig.2 Barreiras de potencial formadas nas duas junções de um transistor.

As características normais de polarização dos terminais do transistor são sumarizadas a seguir.

JUNÇÃO BASE-EMISSOR

Na condição normal de funcionamento, denominada de **funcionamento na região ativa**, a junção base-emissor fica polarizada diretamente, conforme ilustrado na **Fig.3**.

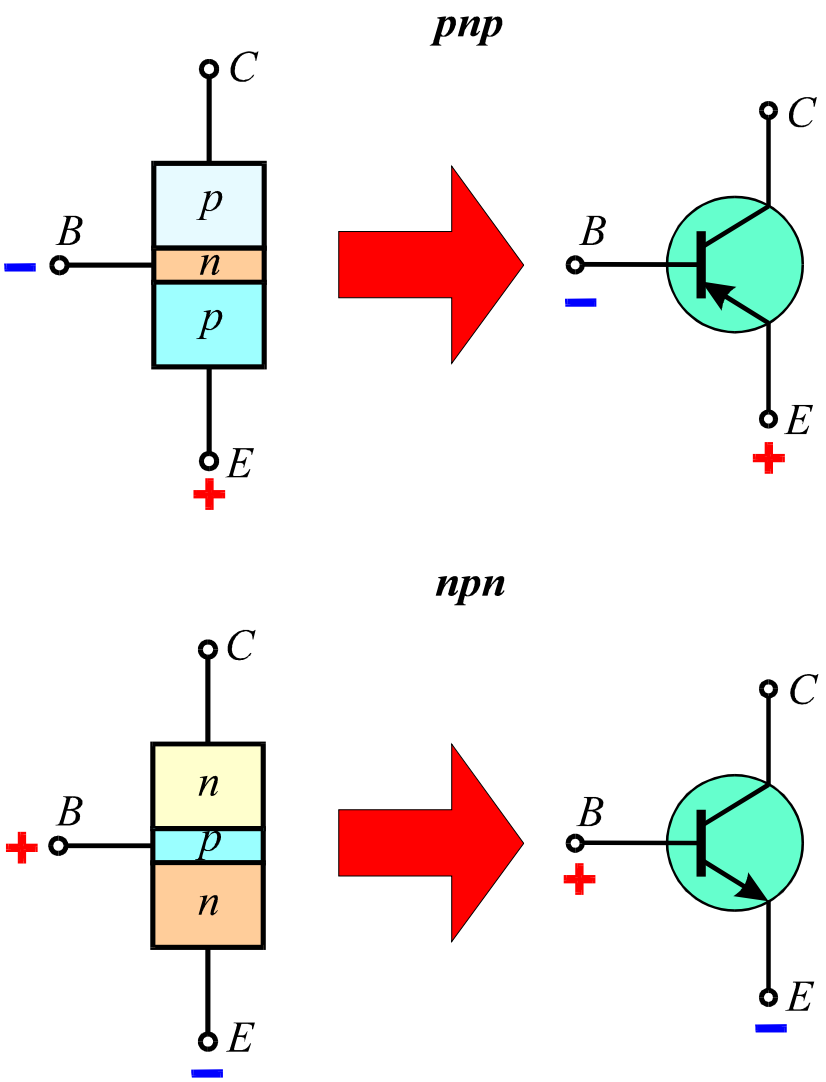


Fig.3 Polarização da junção base-emissor de transistores *pnp* e *npn* para operação na região ativa.

A condução através da junção base-emissor é provocada pela aplicação de uma tensão externa entre a base e o emissor, com polarização direta, ou seja, com o material tipo *p* tendo polarização positiva com relação ao material tipo *n*.

Na região ativa a junção base-emissor de um transistor fica diretamente polarizada.

JUNÇÃO BASE-COLETOR

Para operação na região ativa, a junção base-coletor fica polarizada inversamente, ou seja, com o material tipo *p* polarizado negativamente em relação ao material tipo *n*, conforme mostrado na **Fig.4**.

Na região ativa a junção base-coletor de um transistor fica inversamente polarizada.

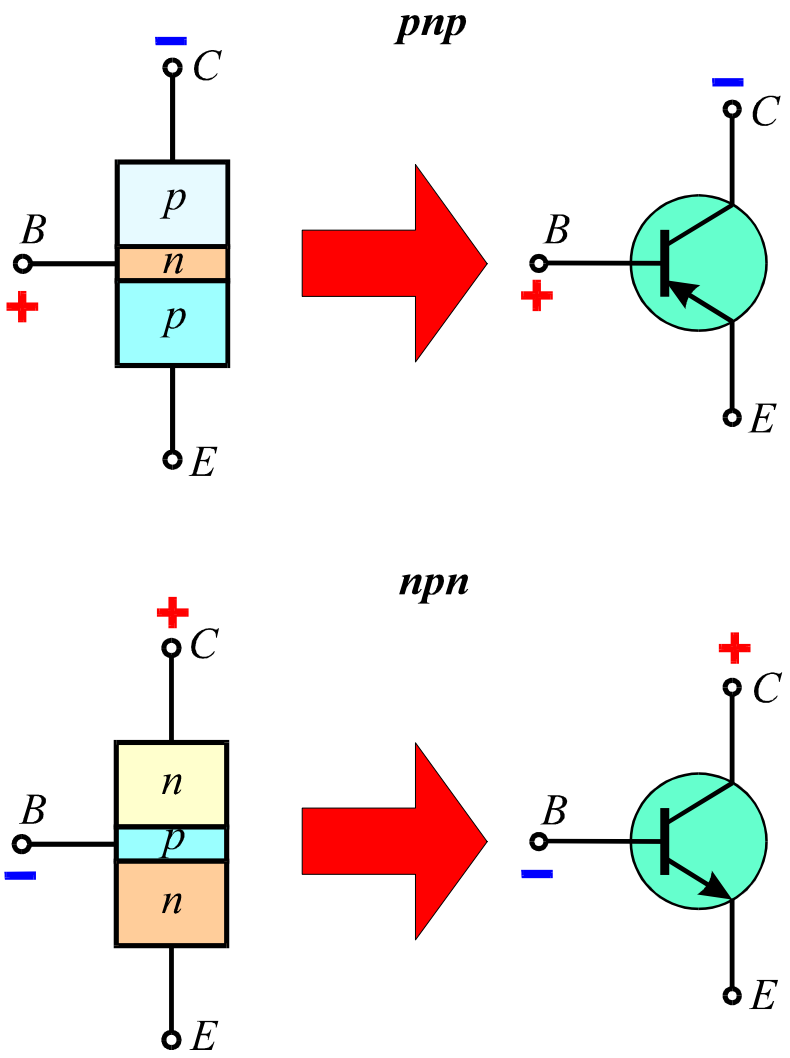


Fig.4 Polarização da junção base-coletor de transistores *pnp* e *npn* para operação na região ativa.

POLARIZAÇÃO SIMULTÂNEA DAS DUAS JUNÇÕES

Para que o transistor funcione adequadamente, as duas junções devem ser polarizadas simultaneamente. Isso é feito aplicando-se tensões externas nas duas junções do componente. A **Fig.5** mostra a forma de polarização de um transistor para operação na região ativa.

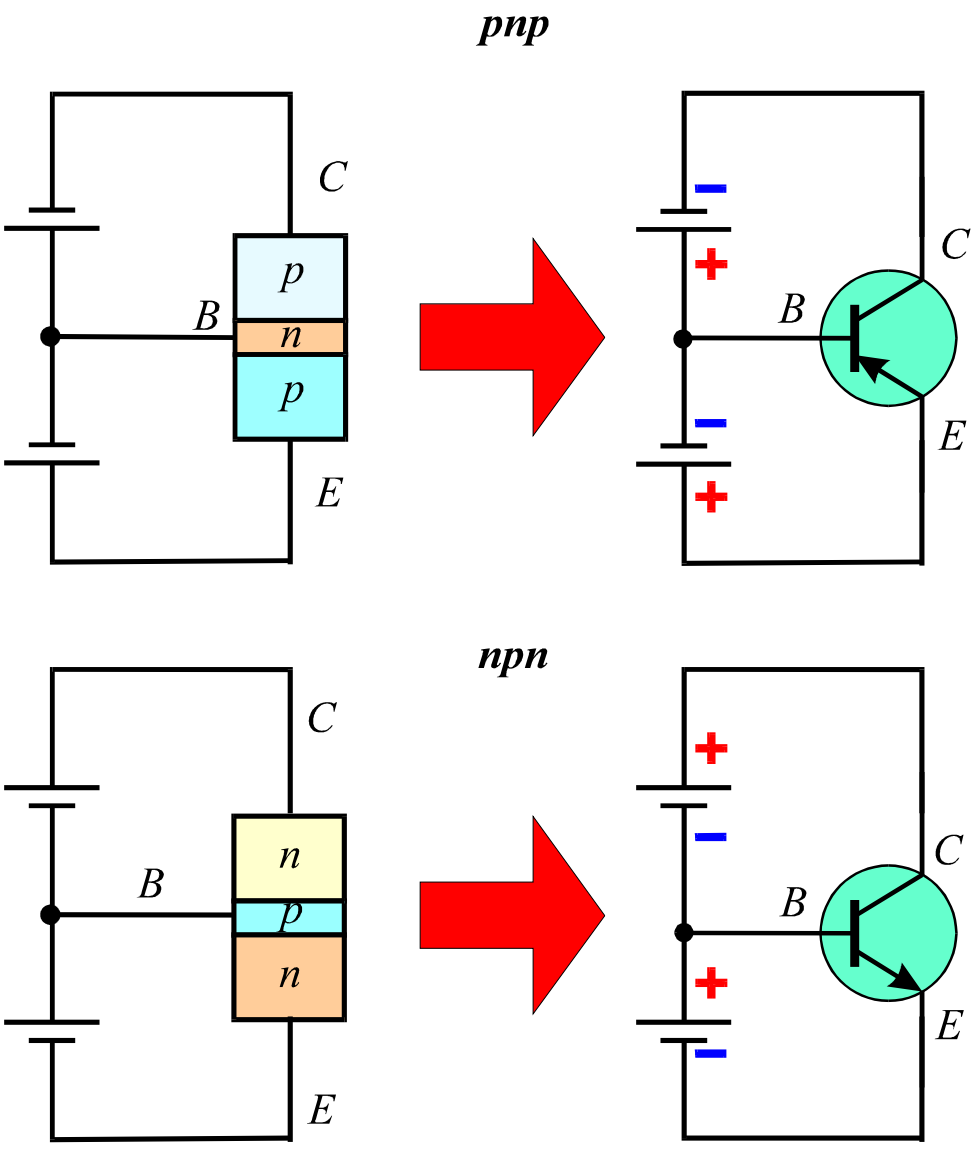


Fig.5 Polarizações dos transistores *npn* e *pnp* para operação na região ativa.

Uma forma alternativa de configuração, que permite obter a operação do transistor na região ativa é mostrada na **Fig.6**, para o caso de um transistor *npn*.

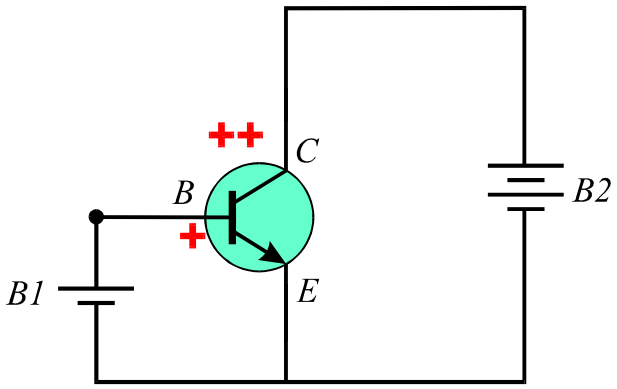


Fig.6 Configuração alternativa para operação de um transistor *npn* na região ativa.

Uma inspeção do diagrama de circuito mostrado na **Fig.6** permite extrair as seguintes observações:

- A bateria *B1* polariza diretamente a junção base-emissor.
- A bateria *B2* submete o coletor a um potencial mais elevado do que aquele aplicado à base.

Dessa forma, a junção base-coletor está submetida a uma polarização inversa, o que juntamente com a polarização direta aplicada à junção base-emissor, possibilita operação na região ativa do transistor. Conclui-se portanto que os dois esquemas mostrados na **Fig.7** produzem polarizações equivalentes nas junções do transistor.

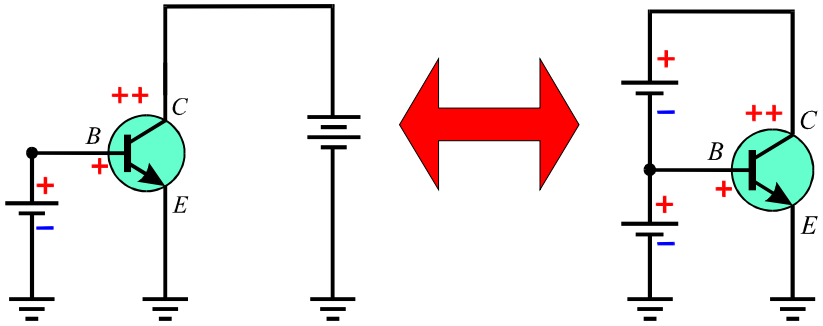


Fig.7 Diagramas de circuito que permitem a operação de um transistor *npn* na região ativa.

Em resumo, para operação de um transistor na região ativa, tem-se:

- Polarização direta da junção base-emissor.
- Polarização inversa da junção base-coletor.

A alimentação simultânea das duas junções, através de baterias externas, dá origem a três tensões entre os terminais do transistor:

- Tensão base-emissor, representada pelo parâmetro V_{BE}.
- Tensão coletor-base, representada pelo parâmetro V_{CB}.
- Tensão coletor-emissor, representada pelo parâmetro V_{CE}.

Esses parâmetros estão representados na **Fig.8** para os transistores *pnp* e *npn*. Como pode ser aí observado, as tensões entre os terminais são definidas matematicamente pelas relações

$$V_{BE} = V_B - V_E \tag{1}$$

$$V_{CB} = V_C - V_B \tag{2}$$

$$V_{CE} = V_C - V_E \tag{3}$$

onde V_B, V_C e V_E são os potenciais elétricos na base, coletor e emissor, respectivamente.

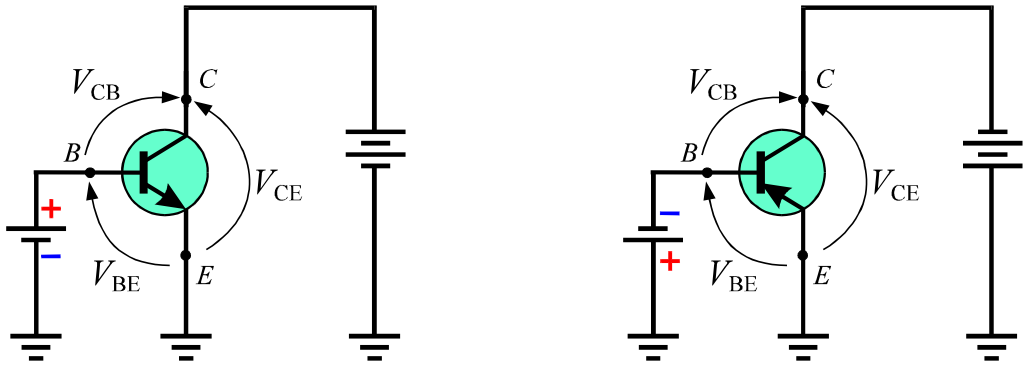


Fig.8 Tensões nas junções dos transistores *pnp* e *npn*.

Com base na **Fig.8**, ou alternativamente, somando as **Eqs.(1)** e **(2)** e comparando com a **Eq.(3),** tem-se que as tensões entre terminais satisfazem a condição

$$V_{CE} = V_{CB} + V_{BE} \tag{4}$$

Na **Fig.8** as baterias externas estão polarizadas de forma a permitir a operação do diodo na região ativa. Nessas condições, as tensões definidas nas **Eqs.(1)** a **(3)** devem assumir os sinais indicados na **Tabela 1**.

Tabela 1 Sinais das tensões entre terminais para os transistores *pnp* e *npn*.

Tensão	Transistor *pnp*	Transistor *npn*
V_{BE}	negativa	positiva
V_{CB}	negativa	positiva
V_{CE}	negativa	positiva

PRINCÍPIO DE FUNCIONAMENTO DO TRANSISTOR BIPOLAR

A aplicação de tensões externas ao transistor provoca o movimento de elétrons livres e lacunas no interior da estrutura cristalina, dando origem às correntes nos terminais do transistor. Utiliza-se como representação de circuito para essas correntes aquela indicada na **Fig.9**.

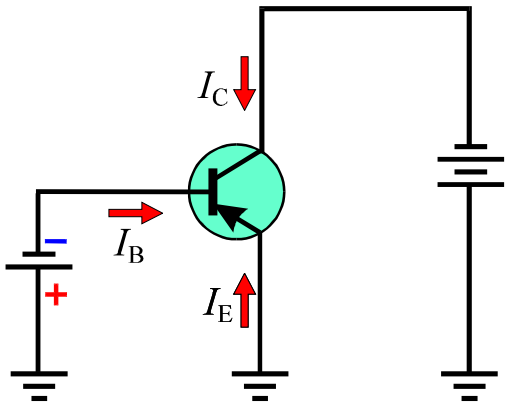


Fig.9 Representação de circuito das correntes nos terminais de um transistor.

As correntes definidas na **Fig.9**, recebem as seguintes denominações:

- I_B = corrente de base.
- I_C = corrente de coletor.
- I_E = corrente de emissor.

O sentido das correntes representadas na **Fig.9** segue uma convenção que estabelece:

Correntes positivas são aquelas que fluem do circuito externo para os terminais do transistor.

De acordo com essa convenção as correntes nos terminais do transistor satisfazem a relação

$$I_B + I_C + I_E = 0 \qquad (5)$$

Seguindo a convenção adotada, para transistores *npn* e *pnp* operando na região ativa, os sinais das três correntes definidas anteriormente são aqueles indicados na **Tabela 2**, conforme ilustrado na **Fig.10**.

Tabela 2 Sinais das correntes nos terminais dos transistores *pnp* e *npn* para operação na região ativa.

Corrente	Transistor *pnp*	Transistor *npn*
I_B	negativa	positiva
I_C	negativa	positiva
I_E	positiva	negativa

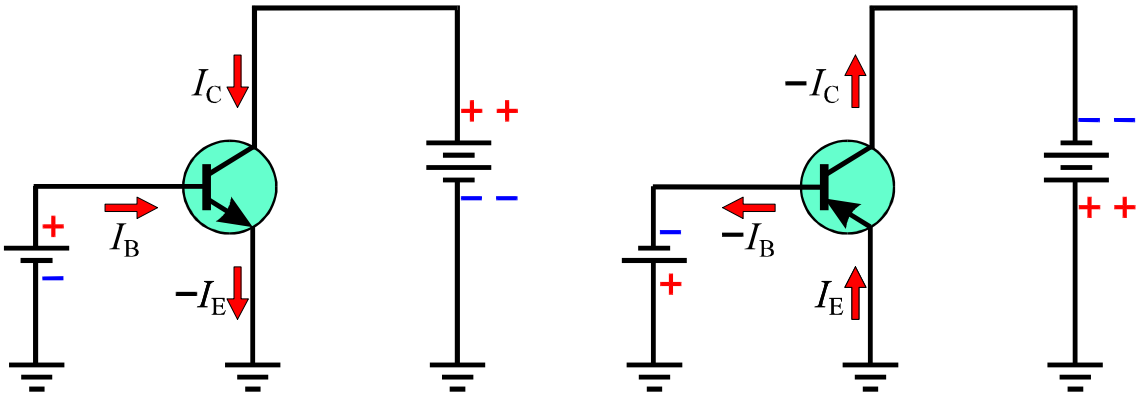


Fig.10 Sentido real das correntes nos transistores *npn* e *pnp* para operação na região ativa.

O princípio básico que explica a origem das correntes no transistor é o mesmo para estruturas *npn* e *pnp*, e a análise do movimento de portadores de carga pode ser realizada tomando-se como exemplo qualquer das duas estruturas. Isso é feito a seguir para a análise das correntes em um transistor *pnp* posto em operação na região ativa.

CORRENTE DE BASE

A corrente de base é produzida pela aplicação de uma tensão que polariza diretamente a junção base-emissor e cujo efeito é semelhante àquele observado em um diodo semicondutor polarizado diretamente.

Como ilustrado na **Fig.11**, a aplicação de uma tensão positiva

$$V_{EB}=V_E-V_B$$

com um valor superior ao potencial de barreira da junção base-emissor, facilita a injeção de lacunas do emissor para a base e de elétrons livres no sentido inverso. Como no caso de uma junção semicondutora comum, o potencial de barreira é tipicamente 0,6 a 0,7 V para o silício e 0,2 a 0,3V para o germânio.

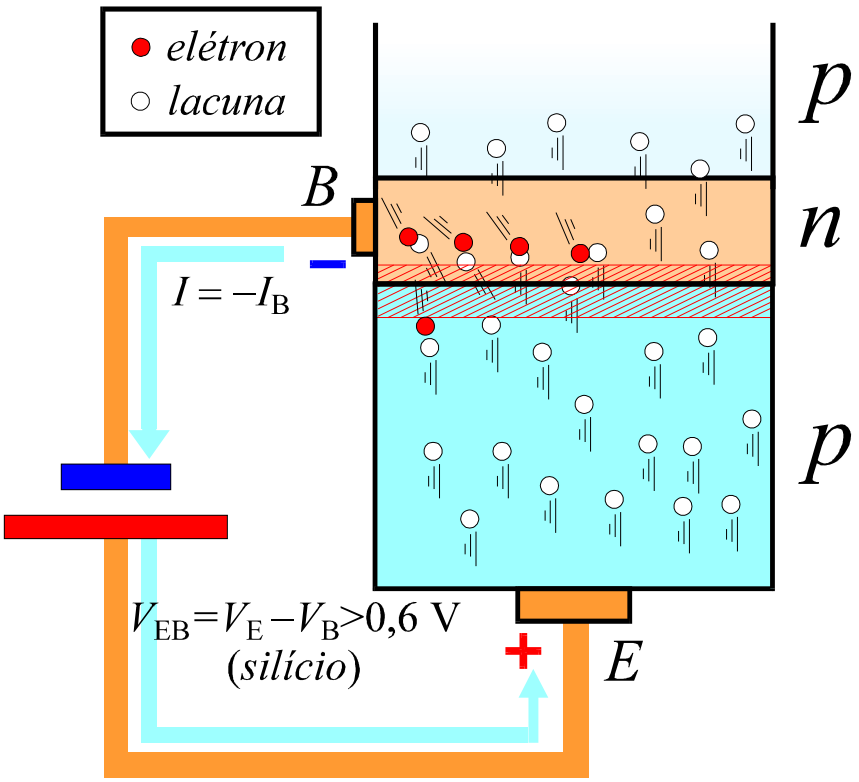


Fig.11 Movimento de portadores nas proximidades da junção base-emissor quando esta é polarizada diretamente.

Transistores são construídos com o emissor tendo um grau de dopagem muito superior àquele da base. Dessa forma o fluxo de portadores ocorre predominantemente por parte das lacunas injetadas na base.

A pequena quantidade de elétrons disponíveis na base se recombina com parte das lacunas aí injetadas, dando origem à corrente de base. Com o pequeno grau de dopagem da base, poucas recombinações ocorrem, resultando em um pequeno valor para a corrente de base, normalmente na faixa de microampères a miliampères.

Assim, a maior parte das lacunas provenientes do emissor não se recombina com os elétrons da base, podendo portanto atingir a junção base-coletor.

Em um transistor pnp corrente de base é provocada pela aplicação de uma tensão $V_{EB} > 0$ ligeiramente superior ao potencial de barreira da junção base-emissor. Essa corrente é muito pequena devido ao pequeno grau de dopagem da base.

CORRENTE DE COLETOR

Devido à pequena espessura da região da base e também ao seu pequeno grau de dopagem, o excesso de lacunas que não se recombinaram com os elétrons naquela região atingem a junção base-coletor, conforme ilustrado na **Fig.12**. Como a junção base-coletor está inversamente polarizada, essas lacunas são aceleradas pela queda de potencial existente naquela junção, dando origem à corrente de coletor.

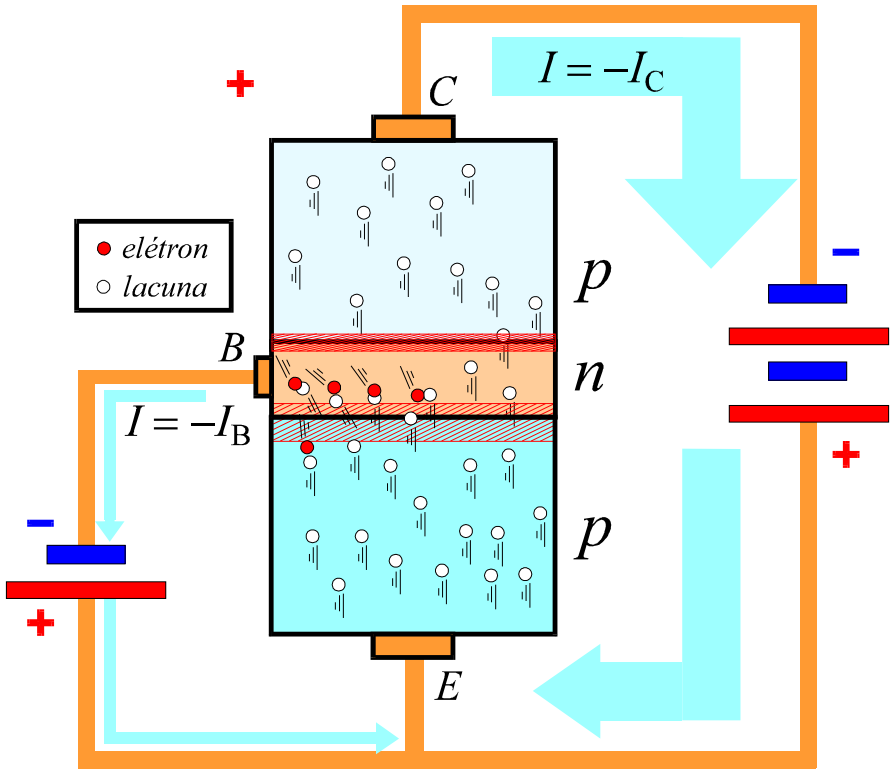


Fig.12 Movimento de portadores e correntes resultantes nos terminais de um transistor *pnp*.

A corrente de coletor tem um valor muito superior à corrente de base porque a grande maioria das lacunas provenientes do emissor não se recombinam com os elétrons da base, sendo portanto injetadas diretamente no coletor.

Tipicamente, um máximo de 5% do total de lacunas provenientes do emissor produz a corrente de base, com o restante dando origem à corrente de coletor. Essa grande diferença entre as correntes de base e de coletor está ilustrada na **Fig.13**.

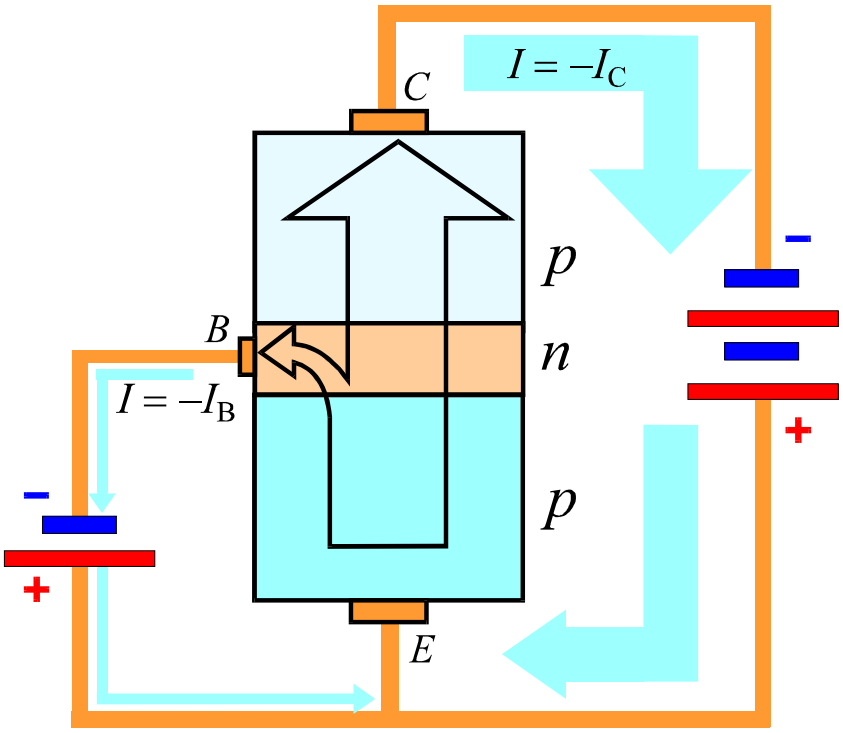


Fig.13 Comparação entre as correntes de base e de coletor em um transistor *pnp*.

CORRENTE DE EMISSOR

A partir da discussão das seções anteriores, e de acordo com o princípio da conservação da carga estabelecido pela **Eq.(5)**, a corrente de emissor pode ser obtida da relação

$$I_E = (-I_B) + (-I_C) \qquad (6)$$

De acordo com a convenção adotada para definir as correntes nos terminais do transistor, os sinais a elas atribuídos indicados na **Tabela 2**, são compatíveis com os sentidos dos fluxos de corrente, mostrados na **Fig.14**. Conseqüentemente, para o transistor *pnp* operando na região ativa:

- $I_B < 0 \Rightarrow (-I_B) > 0$, indicando que a corrente na base flui do terminal *B* para o circuito.
- $I_C < 0 \Rightarrow (-I_C) > 0$, indicando que a corrente no coletor flui do terminal *C* para o circuito.
- $I_E > 0$ indica que a corrente no emissor flui do circuito para o terminal *E*.

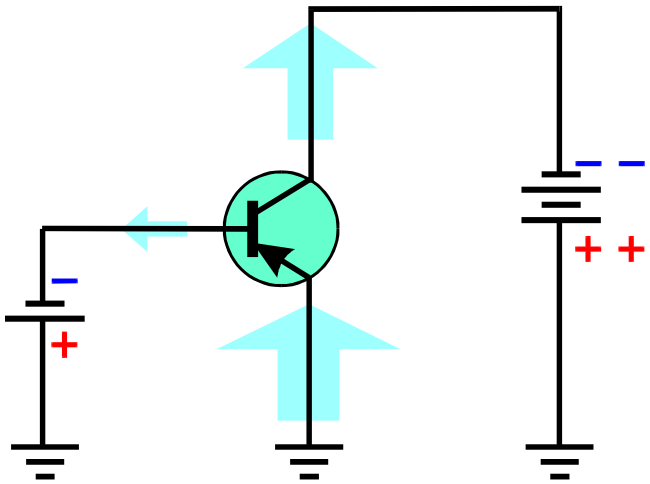


Fig.14 Sentidos das correntes em um transistor *pnp* operando na região ativa.

CONTROLE DE CORRENTE NO TRANSISTOR

A principal característica do transistor reside no fato de a corrente de base poder controlar eficientemente a corrente de coletor. A corrente de base pode ser modificada pelo ajuste externo da tensão na junção base-emissor, conforme ilustrado na **Fig.15**.

Dessa forma, qualquer variação na tensão da fonte aparece diretamente como uma variação na altura da barreira de potencial da junção base-emissor, fazendo que mais ou menos portadores provenientes do emissor sejam injetados na base. Como as correntes de base e de coletor variam em proporção direta com o número de portadores provenientes do emissor, conclui-se que variações na tensão aplicada à junção base-emissor, ou equivalentemente na corrente de base, causam variações na corrente de coletor.

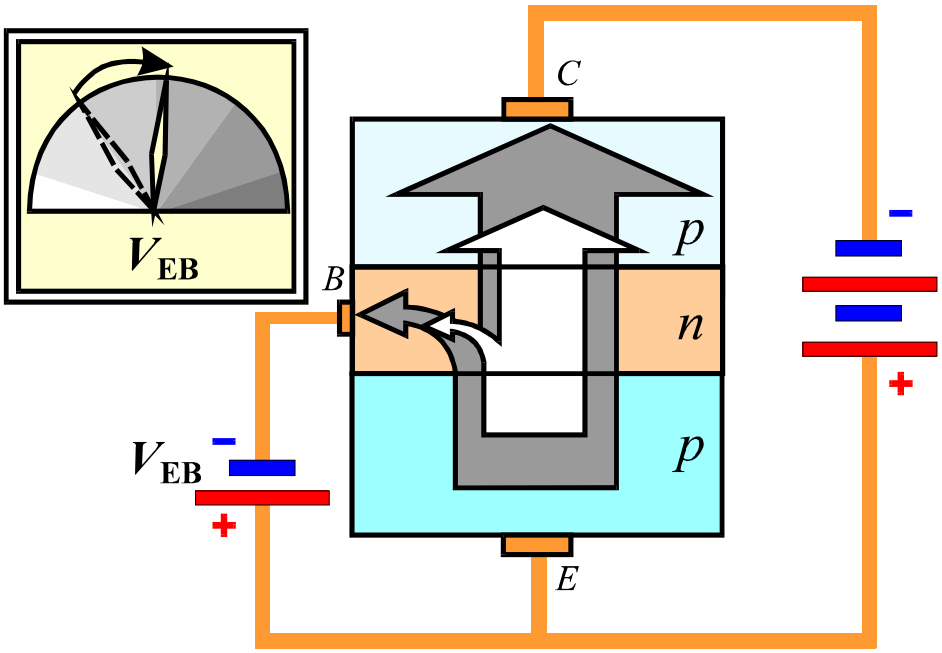


Fig.15 Influência da corrente de base na corrente de coletor de um transistor.

Nota-se que apesar de a corrente de base ser de pequeno valor, ela atua essencialmente de forma a liberar a passagem de mais ou menos corrente do emissor para o coletor. Dessa forma a corrente de base atua como corrente de controle, e a corrente de coletor, como corrente controlada.

GANHO DE CORRENTE DO TRANSISTOR

Como discutido na seção anterior, através de um transistor é possível utilizar um pequeno valor de corrente I_B para controlar a circulação de uma corrente I_C, de valor bem mais elevado.

Uma medida da relação entre a corrente controlada I_C e a corrente de controle I_B pode ser obtida do parâmetro

$$\beta_{DC} \equiv \frac{I_C}{I_B} \qquad (7)$$

definido como o **ganho de corrente contínua entre base e coletor**.

Como na região ativa as correntes I_C e I_B têm o mesmo sinal, nesse regime de operação o parâmetro β_{DC} é um número positivo.

Cada transistor é fabricado com um valor bem definido para o parâmetro β_{DC}, que depende das características materiais e estruturais do componente e do regime de operação do transistor. Da **Eq.(7)** tem-se que

$$I_C = \beta_{DC} I_B \qquad (8)$$

A **Eq.(8)** mostra que a corrente de coletor é diretamente proporcional à corrente de base, e que I_C pode ser calculado a partir do conhecimento dos valores de β_{DC} e I_B.

É importante salientar que o fato de o transistor permitir a obtenção de um ganho de corrente entre base e coletor não implica em criação de correntes no interior da estrutura. **Todas as correntes que circulam em um transistor são provenientes das fontes de alimentação, com a corrente de base atuando no sentido de liberar a passagem de mais ou menos corrente do emissor para o coletor.**

Os transistores não geram ou criam correntes internamente, atuando apenas como controladores do nível de corrente fornecido externamente.

QUESTIONÁRIO

1. De que forma deve-se polarizar os transistores *pnp* e *npn* para operação na região ativa?

2. Quais os sentidos reais das correntes em um transistor *pnp* polarizado na região ativa?

3. Repetir a questão anterior para o caso de um transistor *npn*.

4. Qual o valor típico da tensão V_{BE} de um transistor *pnp* para operação na região ativa?

5. Repetir a questão anterior para o caso de um transistor *npn*.

6. Que fração típica da corrente proveniente do emissor de um transistor *pnp* flui para a base quando o componente opera na região ativa?

7. Para um transistor *npn* operando com I_B = 10 μA e I_C = 1 mA, calcule o ganho de corrente contínua entre base e coletor.

O circuito do coletor

Na grande maioria dos circuitos transistorizados, o coletor do transistor é conectado à fonte de alimentação através de um **resistor de coletor**, representado pelo parâmetro R_C, conforme ilustrado na **Fig.1**.

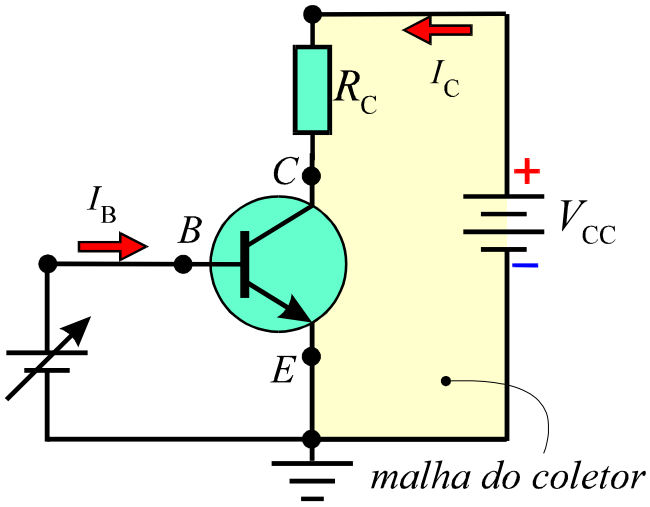


Fig.1 Circuito a transistor com resistor de coletor.

O resistor de coletor completa a **malha do coletor**, ilustrada na **Fig.1,** que é a porção do circuito composta pelo grupo de componentes onde circula a corrente de coletor. Como pode ser aí observado estes componentes são o resistor R_C, a fonte de alimentação V_{CC} e a porção do transistor entre os terminais do coletor e do emissor.

Com base na **Fig.2**, a aplicação da segunda lei de Kirchhoff à malha do coletor fornece

$$V_{CC} = V_{Rc} + V_{CE} \qquad (1)$$

onde:

- V_{CC} representa a tensão da fonte de alimentação.
- V_{Rc} representa a queda de tensão no resistor R_C.
- V_{CE} representa a tensão coletor-emissor.

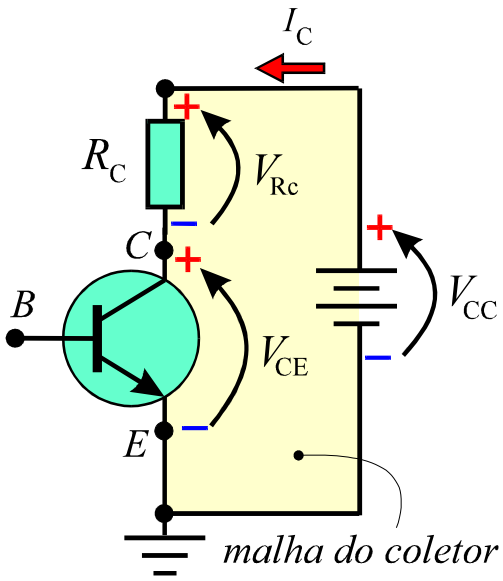


Fig.2 Parâmetros de circuito da malha do coletor.

Desprezando-se a resistência interna da fonte de alimentação, a tensão por ela fornecida independe da corrente solicitada pelo circuito. Da lei de Ohm, a queda de tensão no resistor de coletor é relacionada à corrente na malha pela relação

$$V_{Rc} = R_C I_C \qquad (2)$$

Como se pode notar da **Eq.(2)**, a queda de tensão no resistor varia proporcionalmente à corrente de coletor.

A tensão coletor-emissor V_{CE} é o último termo da equação da malha de coletor. A partir da **Eq.(1)**, tem-se que

$$V_{CE} = V_{CC} - R_C I_C \qquad (3)$$

o que indica que a tensão coletor-emissor depende dos valores da tensão de alimentação e da queda de tensão no resistor R_C.

O exemplo a seguir ilustra o emprego das equações da malha do coletor.

Exemplo 1: Para o circuito da **Fig.3**, o resistor de coletor é de 680Ω. Com a fonte de alimentação fornecendo uma tensão de 12 V, a corrente de coletor é de 6 mA. Determinar a tensão coletor-emissor.

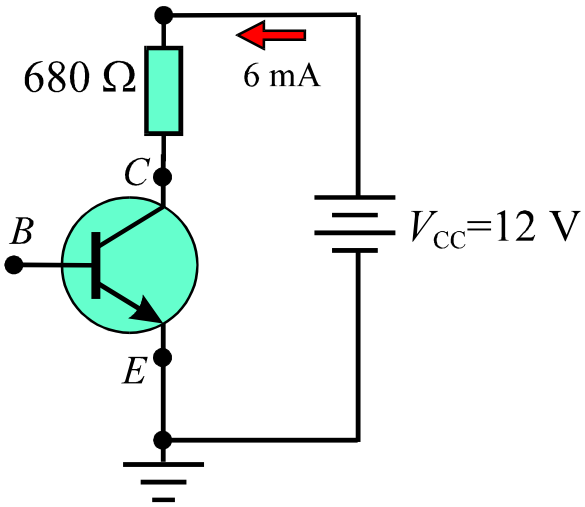


Fig.3 Circuito a transistor para o **Exemplo 1**.

A queda de tensão no resistor de coletor pode ser calculada da **Eq.(2)** resultando em

$$V_{Rc} = 680\Omega \times 0{,}006\text{A} = 4{,}08\text{ V}$$

Utilizando $V_C = 12$ V e o valor obtido para a tensão no resistor de coletor na **Eq.(3)** tem-se que

$$\boxed{V_{CE} = 12\text{V} - 4{,}08\text{V} = 7{,}92\text{V}}$$

Influência da corrente de base

Como discutido em fascículos anteriores, na região ativa a corrente de coletor é proporcional a corrente de base de acordo com a relação

$$I_C = \beta I_B \tag{4}$$

com β representando o ganho de corrente do transistor.

Pela **Eq.(2)** a queda de tensão no resistor de coletor também é proporcional à corrente de coletor. A forma que a tensão V_{Rc} é influenciada pela corrente de base pode ser determinada inserindo a **Eq.(4)** na **Eq.(2)**, fornecendo

$$V_{Rc} = R_C I_C = R_C (\beta I_B)$$

ou alternativamente

$$V_{Rc} = (\beta R_C) I_B \tag{5}$$

A **Eq.(5)** mostra que com valores constantes do resistor de coletor e do ganho de corrente do transistor na região ativa, a tensão no resistor de coletor é diretamente proporcional à corrente de base.

A forma que a tensão coletor-emissor é influenciada pela corrente de base pode ser obtida inserindo a **Eq.(5)** na **Eq.(3)**, resultando em

$$V_{CE} = V_{CC} - (\beta R_C) I_B \tag{6}$$

O sinal negativo na frente do segundo termo do segundo membro da **Eq.(6)** indica que a tensão coletor-emissor diminui quando a corrente de base aumenta e aumenta quando a corrente de base diminui.

A influência da corrente de base nos parâmetros da malha do coletor, definida a partir das **Eqs.(4)** a **(6)**, pode ser representada diagramaticamente como indicado na **Tabela 1**.

Tabela 1 Influência da corrente de base nos parâmetros da malha do coletor.

I_B	I_C	V_{Rc}	V_{CE}
⇑	⇑	⇑	⇓
⇓	⇓	⇓	⇑

Exemplo 2: Para o circuito representado na **Fig.4**, a base do transistor é conectada à fonte V_{BB} por um resistor limitador R_B. Determinar os parâmetros da malha do coletor para: (a) $I_B = 40\ \mu A$, (b) $I_B = 70\ \mu A$.

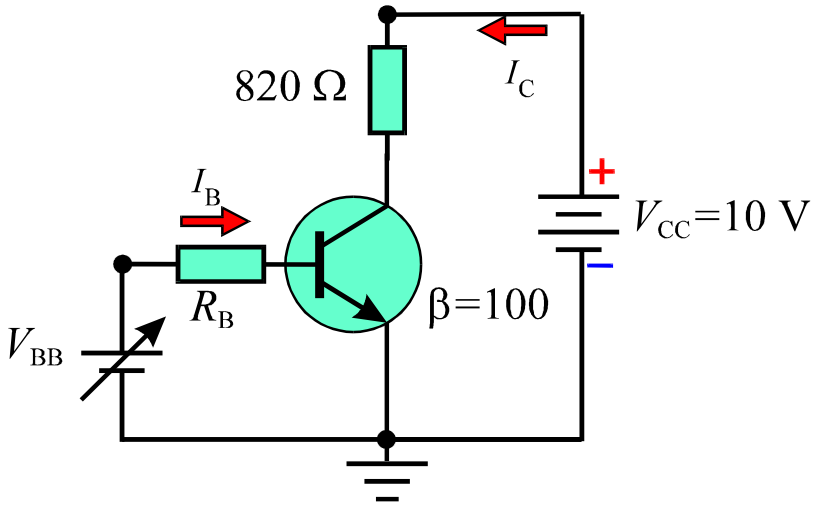


Fig.4 Circuito a transistor para o **Exemplo 2**.

(a) $I_B = 40\ \mu A$:

Da **Fig.4** tem-se que, $R_C = 820\ \Omega$, $V_{CC} = 10$ V, $\beta = 100$. Da **Eq.(4)** resulta

$$I_C = 100 \times 40\,\mu A = 4000\,\mu A = 4\ mA$$

Da **Eq.(2)** obtém-se

$$V_{Rc} = 820\,\Omega \times 0{,}004\ A = 3{,}24\ V$$

Da **Eq.(6)** tem-se que

$$V_{CE} = 10\ V - 3{,}24\ V = 6{,}76\ V$$

(b) $I_B = 70\ \mu A$:

Repetindo o mesmo procedimento do item (a), obtém-se

$$I_C = 7\ \text{mA}\ ,\ V_{Rc} = 5{,}74\ \text{V}\ ,\ V_{CE} = 4{,}26\ \text{V}$$

Nota-se portanto que o aumento da corrente de base causa as variações nos parâmetros da malha do coletor, indicadas na **Tabela 1**. Dos resultados obtidos nos itens (a) e (b) vale observar que um aumento de apenas 70 μA − 40 μA = 30 μA, na corrente de base provoca um aumento de 7 mA−4 mA = 3 mA, na corrente de coletor.

QUESTIONÁRIO

1. Repita o **Exemplo 1** utilizando I_C = 5 mA.

2. Repita o **Exemplo 2** utilizando I_B = 50 μA e R_B = 500 Ω.

Configurações do transistor

Existem três possibilidades de configurar um transistor em um circuito. O nome dado a cada configuração é definido com base no terminal do transistor que é comum às duas malhas do circuito. Dessa forma, três configurações são possíveis:

- **Configuração emissor comum:** o terminal do emissor é comum às duas malhas do circuito, como mostrado na **Fig.1a**.
- **Configuração base comum:** o terminal da base do transistor é comum às duas malhas do circuito, como ilustrado na **Fig.1b**.
- **Configuração coletor comum:** o terminal do coletor é comum às duas malhas do circuito, como na **Fig.1c**.

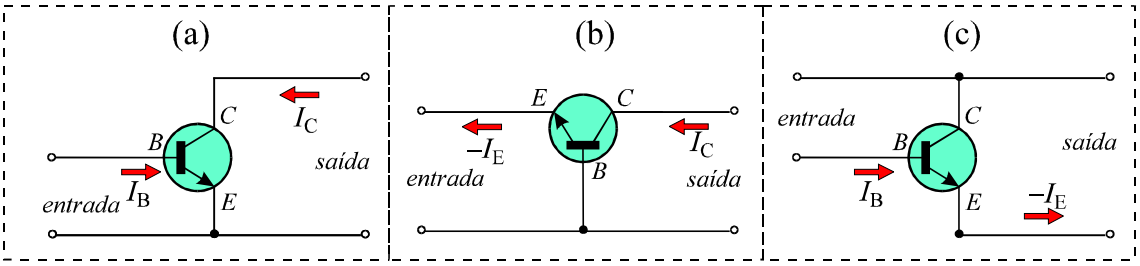


Fig.1 Configurações de um transistor em um circuito.

Curvas características

O comportamento de um componente eletrônico pode ser obtido aplicando-se uma tensão entre seus terminais, e medindo-se a corrente através do componente. Dessa forma geram-se pares de valores de corrente e de tensão que podem ser representados graficamente através da curva característica do dispositivo.

No diodo semicondutor, por exemplo, a corrente depende do valor e da polaridade da tensão aplicada aos seus terminais, conforme mostrado na **Fig.2**

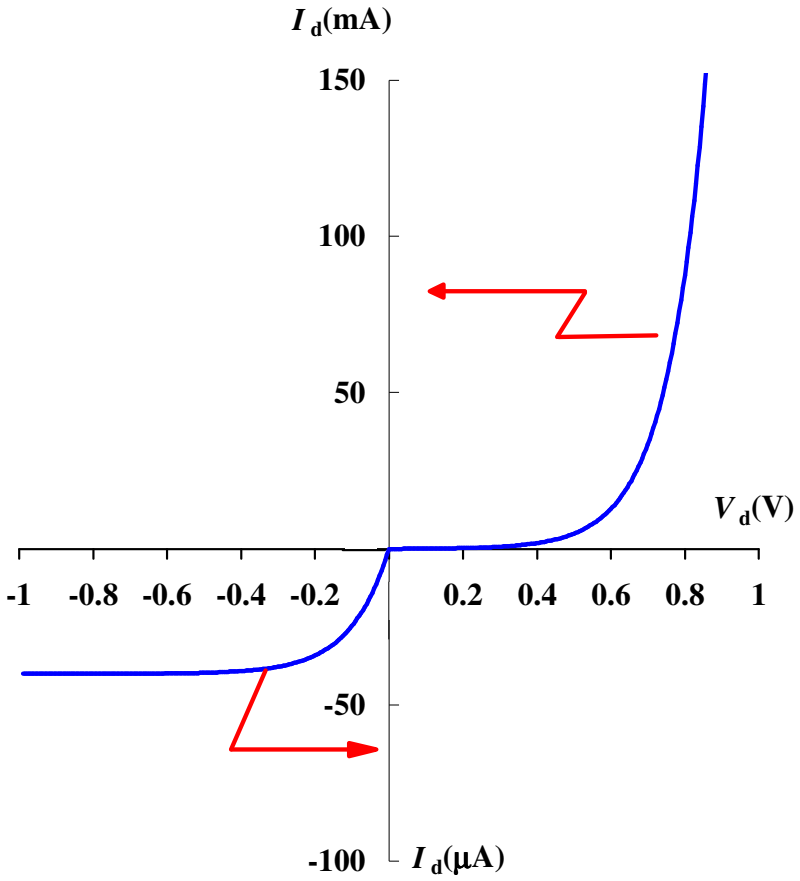


Fig.2 Curva característica de um diodo semicondutor.

O comportamento do transistor também é expresso através de curvas características. Estas são obtidas através de medidas elétricas sob condições controladas de tensão e de corrente.

O emprego das curvas características do transistor é de grande importância no projeto de circuitos, pois permite obter o comportamento do componente em uma ampla faixa de condições de operação.

PARÂMETROS DAS CURVAS CARACTERÍSTICAS

Nos componentes semicondutores com apenas dois terminais, a tensão entre terminais e a corrente através do componente são utilizados na representação gráfica da curva característica.

Como o transistor é um componente de três terminais, cada par de terminais está associado a uma corrente e uma tensão. Dessa forma, podem-se em princípio utilizar os seis parâmetros definidos a seguir para representar as propriedades do transistor:

- I_B = corrente de base.
- I_C = corrente de coletor.
- I_E = corrente de emissor.
- V_{CB} = tensão coletor-base.
- V_{CE} = tensão coletor-emissor.
- V_{BE} = tensão base-emissor.

Os seis parâmetros representativos do transistor estão mostrados na **Fig.3**. Alguns desses parâmetros juntamente com outros não elétricos, tais como temperatura, podem ser utilizados em uma série de curvas características que expressam o comportamento do transistor nas mais diversas condições de operação.

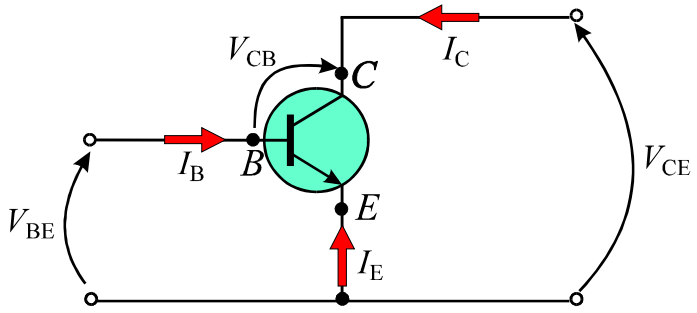


Fig.3 Parâmetros elétricos representativos do transistor.

CURVAS CARACTERÍSTICAS NA CONFIGURAÇÃO EMISSOR COMUM

O tipo de ligação mais utilizado em circuitos transistorizados é a configuração emissor comum, mostrada na **Fig.4**. As curvas características dos transistores, fornecidas pelos fabricantes, geralmente se referem a esse tipo de configuração.

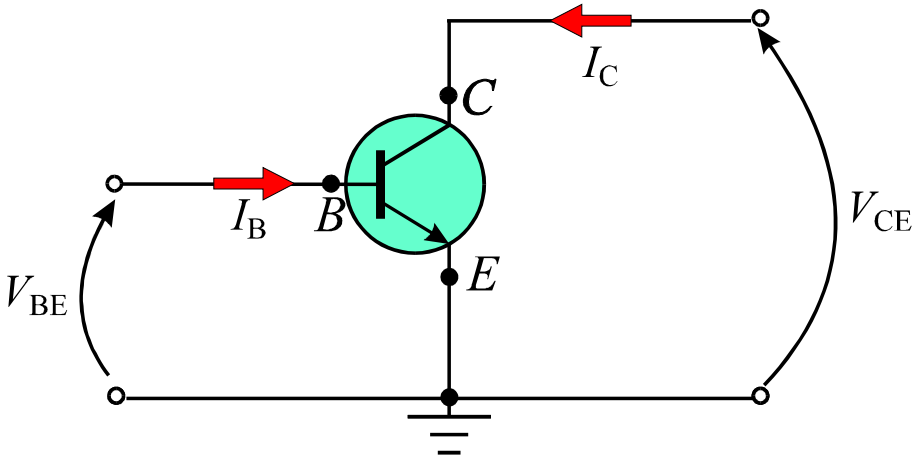


Fig.4 Configuração emissor comum.

Analisando a **Fig.4**, verifica-se que, na configuração emissor comum, apenas quatro parâmetros são suficientes para descrever o comportamento do transistor. Uma escolha possível corresponde aos parâmetros, V_{BE}, I_B, V_{CE} e I_C. Uma vez conhecidos esses quatro parâmetros os dois restantes podem ser obtidos utilizando as leis de Kirchhoff.

Com essa escolha, os parâmetros $\boldsymbol{V_{BE}}$ e $\boldsymbol{I_B}$ são denominados de **parâmetros de entrada** com $\boldsymbol{V_{CE}}$ e $\boldsymbol{I_C}$ representando os **parâmetros de saída**.

Portanto, para representar graficamente o comportamento do transistor na configuração emissor comum são necessários dois conjuntos de curvas características:

- Uma curva que expressa a relação entre os parâmetros de entrada, denominada de **curva característica de entrada**.

- Um conjunto de curvas que expressam as relações entre os parâmetros de saída, denominadas de **curvas características de saída**.

CURVAS CARACTERÍSTICAS DE SAÍDA

A influência da corrente de base na corrente de emissor torna maior a importância das curvas características de saída na representação das propriedades elétricas do transistor. Essas curvas características são também denominadas de **curvas características do coletor**.

Sabendo que para cada valor do parâmetro V_{CE} a corrente I_C é dependente do valor da corrente I_B, cada curva característica de saída é construída de forma a representar graficamente a relação entre I_C e V_{CE} para um determinado valor de I_B. A **Fig.5** mostra as curvas características de saída típicas de um transistor *npn*.

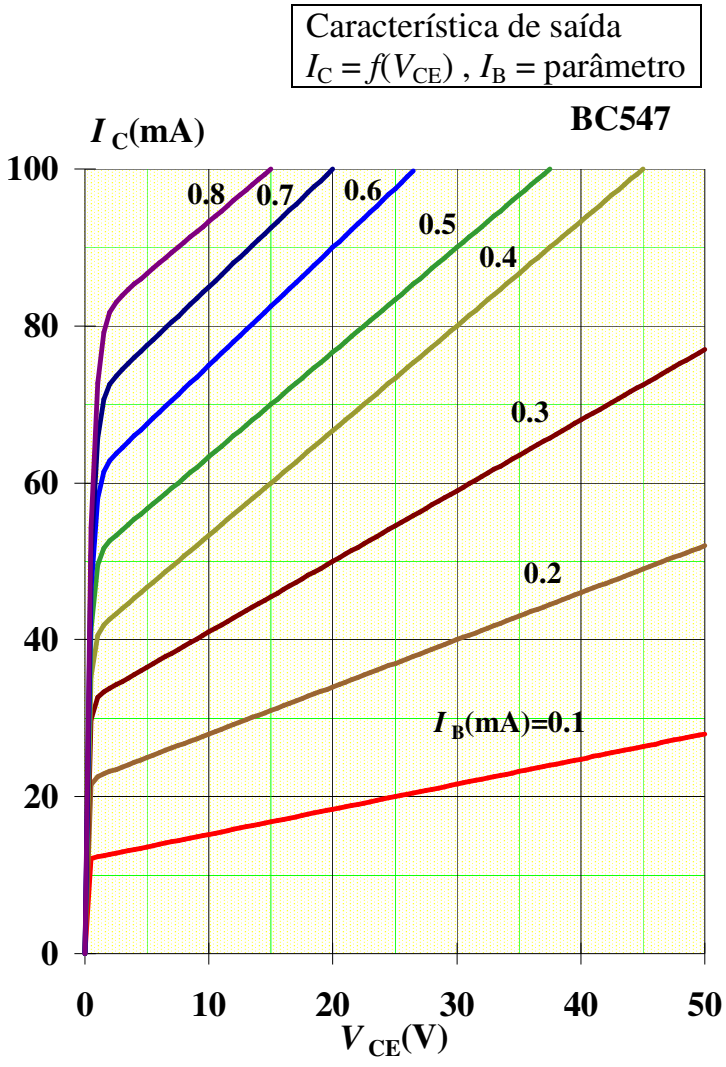


Fig.5 Curvas características de saída de um transistor *npn*.

Cada curva representada na **Fig.5** mostra a dependência da corrente de coletor I_C com a tensão coletor-emissor V_{CE}, para um determinado valor fixo da corrente de base. Em folhetos de especificações técnicas, o topo do gráfico indica que I_C é uma função de V_{CE} para cada valor fixo de I_B, através da representação:

$$I_C = f(V_{CE}) \text{ , } I_B = \text{parâmetro}$$

Deve-se observar que, de acordo com a convenção adotada para representação das correntes e tensões em um transistor, nos transistores *pnp* os parâmetros I_B, I_C e V_{CE} são negativos pois em condições normais de operação, o coletor é polarizado negativamente em relação ao emissor e as correntes de coletor e de base fluem dos terminais do transistor para as malhas do circuito, conforme mostrado na **Fig.6**.

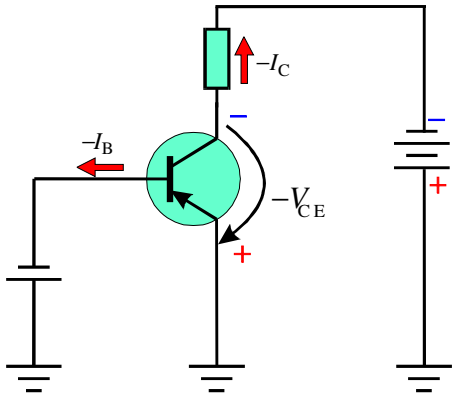


Fig.6 Polarizações e sentidos reais das correntes em um transistor *pnp*.

Dessa forma, as curvas características de saída para transistores *pnp* são representações gráficas de $(-I_C) \times (-V_{CE})$ para cada valor de $(-I_B)$, como mostrado na **Fig.7**.

Outro aspecto de importância no que se refere às curvas características fornecidas pelos fabricantes é que essas curvas representam o comportamento médio de um grande número de transistores de mesma especificação. Isso significa que, na prática, as propriedades elétricas do componente podem apresentar pequenos desvios em relação ao comportamento previsto pelas curvas características.

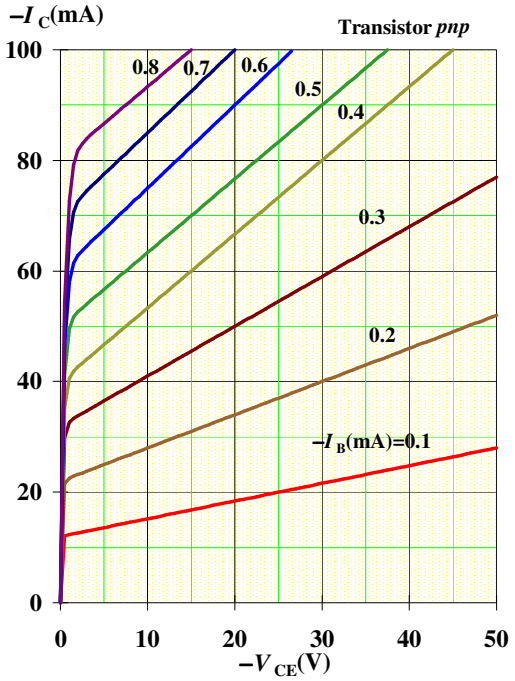


Fig.7 Curvas características de saída de um transistor *pnp*.

As curvas características fornecidas pelo fabricante representam o comportamento médio de um grupo de componentes de mesma especificação.

UTILIZAÇÃO DAS CURVAS CARACTERÍSTICAS DE SAÍDA

Com o uso das curvas características é possível determinar as condições de operação de um transistor em um circuito. Isso é feito utilizando-se o conceito de **reta de carga**, examinado a seguir.

Reta de carga

Para o caso de um transistor *npn* conectado ao circuito mostrado na **Fig.8**, aplicando-se a 2ª. Lei de Kirchhoff à malha de coletor tem-se que

$$V_{CC} = V_{CE} + R_C I_C \qquad (1)$$

ou alternativamente

$$V_{CE} = V_{CC} - R_C I_C \qquad (2)$$

Para valores fixos dos parâmetros V_{CC} e R_C, a **Eq.(2)** representa uma relação linear entre a tensão coletor-emissor V_{CE} e a corrente de coletor I_C.

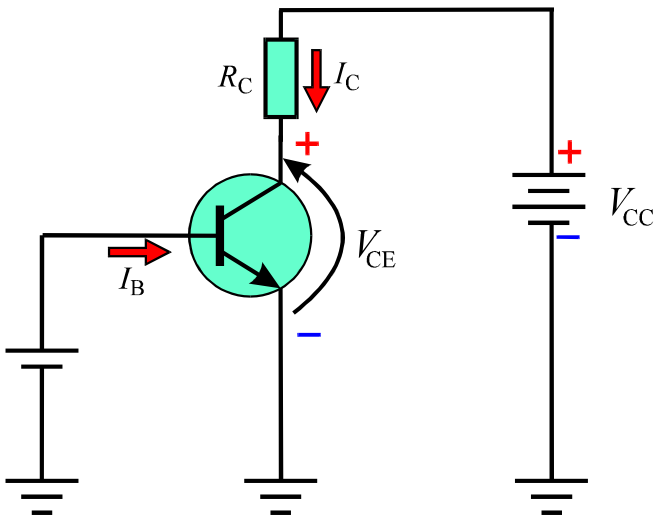


Fig.8 Circuito com transistor *npn* na configuração emissor comum.

A relação entre V_{CE} e I_C expressa pela **Eq.(2)** é representada graficamente por um segmento de reta em um diagrama $I_C \times V_{CE}$. Esse segmento de reta, denominado de **reta de carga**, pode ser traçado conhecendo-se apenas dois de seus pontos. Estes são obtidos diretamente da **Eq.(2)**, observando-se que:

- **Interseção com o eixo horizontal** $\Rightarrow I_C = 0 \Rightarrow V_{CE} = V_{CC}$.
- **Interseção com o eixo vertical** $\Rightarrow V_{CE} = 0 \Rightarrow I_C = \dfrac{V_{CC}}{R_C}$.

A **Fig.9** mostra a representação gráfica da reta de carga prevista pela **Eq.(2)**, e que corresponde à linha traçada entre os pontos de interseção com os dois eixos do gráfico.

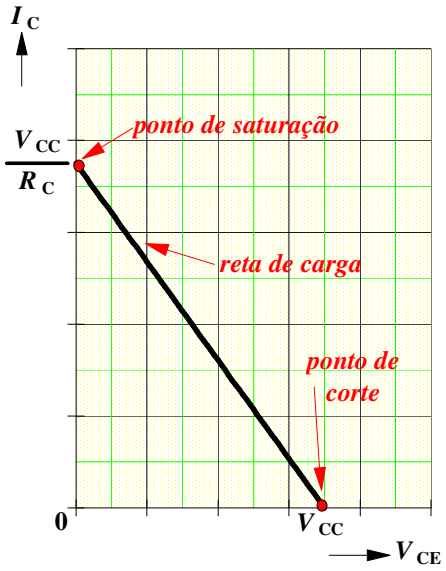


Fig.9 Reta de carga representada no diagrama $I_C \times V_{CE}$.

Para o circuito da **Fig.8**, duas condições de operação definem os pontos de interseção da reta de carga com os eixos na **Fig.9**:

- **Condição de corte**.
- **Condição de saturação**.

Condição de corte

A condição de corte ocorre quando a corrente de base no transistor é nula. A partir da relação entre correntes já derivada anteriormente,

$$I_C = \beta I_B + (\beta + 1) I_{CBO} \qquad (3)$$

Desprezando-se a corrente de fuga no coletor, a condição I_B=0 fornece I_C=0 que define o **ponto de corte** mostrado na **Fig.9**.

Condição de saturação

A condição de saturação ocorre quando a corrente de base é suficientemente alta de forma a anular a tensão coletor-emissor. Dessa forma, impondo V_{CE} = 0 na **Eq.(2)** resulta $I_C = \frac{V_{CC}}{R_C}$, que corresponde ao **ponto de saturação** mostrado na **Fig.9**. Essa situação equivale à existência de um curto entre os terminais do coletor e do emissor no circuito da **Fig.8**, de forma que toda a tensão da fonte de alimentação se transfere diretamente para o resistor de coletor.

Ponto de operação

Uma vez traçada a reta de carga pode-se determinar graficamente os valores de V_{CE} e de I_C, para um dado valor da corrente de base I_B na configuração emissor comum.

O procedimento gráfico pode ser descrito com base no circuito mostrado na **Fig.10a**, onde admite-se que a corrente de base esteja estabelecida em um valor $I_B = I_{BQ}$. A **Fig.10b** mostra as curvas características de saída que incluem aquela referente ao valor $I_B = I_{BQ}$.

(a) (b)

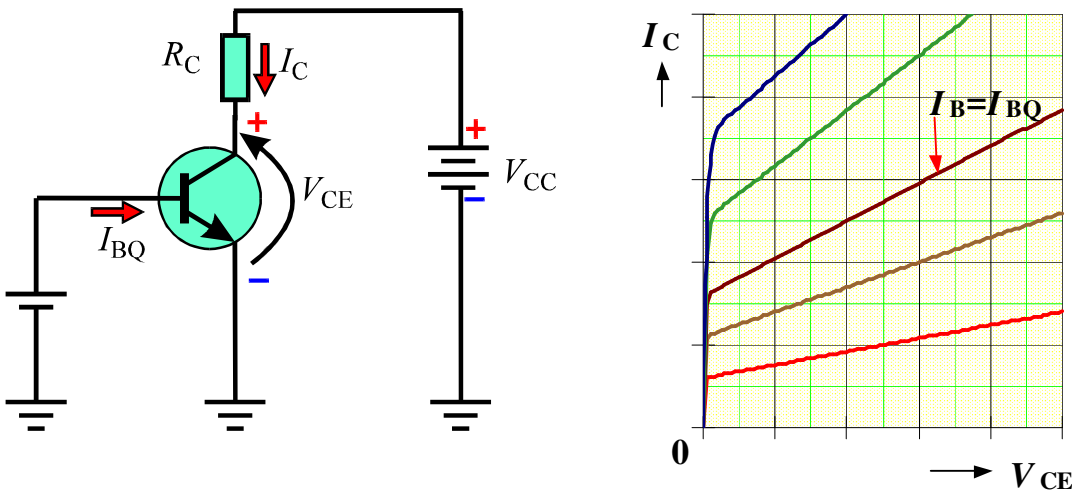


Fig.10 Circuito e curvas características de saída de um circuito transistorizado na configuração emissor comum.

Como se pode verificar na **Fig.10b**, qualquer ponto sobre a curva característica pode ser utilizado para representar os valores da corrente de coletor e da tensão coletor-emissor no circuito da **Fig.10a**. A questão portanto a se considerar é a seguinte:

Conhecidos os valores de V_{CC} e R_C no circuito da Fig.10a, quais são os valores resultantes da corrente de coletor e da tensão coletor-emissor?

A resposta a essa questão só pode ser obtida se for utilizada mais uma informação. Esta informação adicional é fornecida pela reta de carga do circuito, incorporada ao gráfico das características de saída, conforme ilustrado na **Fig.11**.

Ou seja, da mesma forma que os valores de corrente e tensão para o circuito definem algum ponto na curva característica, a solução deve também estar em algum ponto da reta de carga. Só existe portanto um ponto que pode existir simultaneamente na reta de carga e na curva característica correspondente a uma corrente de base I_{BQ}. Esse ponto, mostrado na **Fig.11,** é o **ponto de operação ou ponto quiescente *Q***.

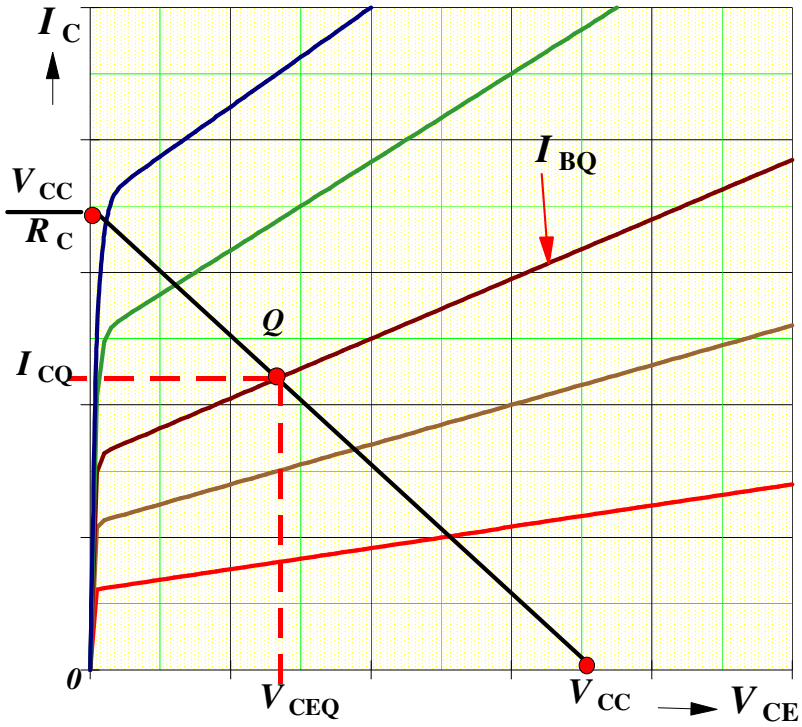


Fig.11 Determinação gráfica do ponto quiescente de um circuito transistorizado.

Determinado o ponto quiescente do circuito, obtêm-se diretamente do gráfico os valores quiescentes da corrente de coletor e da tensão coletor-emissor, representados pelos parâmetros I_{CQ} e V_{CEQ}, respectivamente. A queda de tensão sobre o resistor de coletor no ponto quiescente fica assim determinada pela expressão

$$V_{RcQ} = V_{CC} - V_{CEQ} \qquad (4)$$

O exemplo seguinte ilustra o cálculo numérico do ponto quiescente de um circuito transistorizado.

Exemplo1: O circuito mostrado na **Fig.12** utiliza um transistor BC146. Para uma corrente de base de 100µA determinar os parâmetros I_C, V_{CE} e V_{Rc}.

As curvas características do transistor BC146 estão representadas no gráfico da **Fig.12(b)**, juntamente com a reta de carga do circuito. A interseção da reta de carga com a curva correspondente a uma corrente de base de 100 µA ocorre no ponto quiescente *Q*. Como pode ser aí observado, os valores de corrente e tensão são,

$$I_{CQ} = 22 \text{ mA}, \; V_{CEQ} = 3{,}4 \text{ V}$$

A tensão no resistor de coletor é obtida da **Eq.(4)**, resultando em

$$V_{RcQ} = 6 - 3{,}4 = 2{,}6 \text{ V}$$

(a) (b)

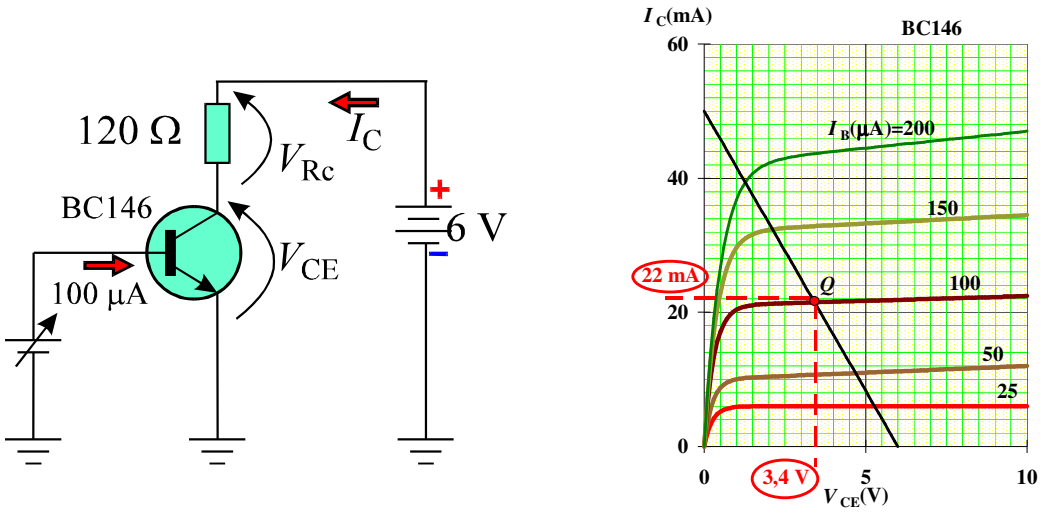


Fig.12 **(a)** Circuito transistorizado referente ao **Exemplo 1**. **(b)** Curvas características do transistor BC146 e reta de carga do circuito.

CURVA DE DISSIPAÇÃO MÁXIMA

Utilizando o valor da potência de dissipação máxima do transistor, pode-se definir, no diagrama das curvas características de saída, as faixas de valores de corrente de coletor e de tensão coletor-emissor que assegurem a operação do transistor dentro de seus limites de dissipação de potência.

Como já discutido no fascículo anterior, a potência de dissipação máxima do transistor é dada aproximadamente pela expressão

$$P_{C,máx} = V_{CE} I_C \tag{5}$$

A relação dada pela **Eq.(5)** pode também ser escrita na forma

$$I_C = \frac{P_{C,máx}}{V_{CE}} \tag{6}$$

A **Eq.(6)** estabelece a dependência da corrente de coletor com a tensão coletor-emissor para um dado valor da potência de dissipação máxima. Dessa forma, conhecido o valor de $P_{C,máx}$, fornecido pelo fabricante, e atribuindo-se valores ao parâmetro V_{CE}, os valores correspondentes de I_C podem ser calculados da **Eq.(6)**.

Por exemplo, considerando o caso do transistor BC547 com a especificação $P_{C,máx}$ = 500mW a 25ºC, tem-se

$$I_C = \frac{0{,}5\ \text{W}}{V_{CE}} \tag{7}$$

Utilizando o conjunto de valores de V_{CE} listados na 2ª. coluna da **Tabela 1**, obtêm-se os valores de I_C da 3ª. coluna daquela tabela.

Tabela 1 Alguns valores de V_{CE} e I_C correspondentes à dissipação máxima de 500 mW no transistor BC547.

Ponto	V_{CE}	I_C
1	5 V	0,1A = 100 mA
2	10 V	0,05 A = 50 mA
3	20 V	0,025 A = 25 mA
4	40 V	0,0125 A = 12,5 mA

Representando-se os quatro pontos no diagrama $I_C \times V_{CE}$, obtém-se o gráfico mostrado na **Fig.13**. A curva que passa pelos quatro pontos é a representação gráfica da relação entre os parâmetros I_C e V_{CE}, definida pela **Eq.(7)**.

A curva de dissipação máxima do transistor define o limite entre duas regiões, indicadas na **Fig.14**. A região localizada acima da curva de dissipação máxima representa a **região de dissipação excessiva** do transistor, pois os valores de V_{CE} e I_C naquela região fornecem uma potência de dissipação superior à potência de dissipação máxima do componente.

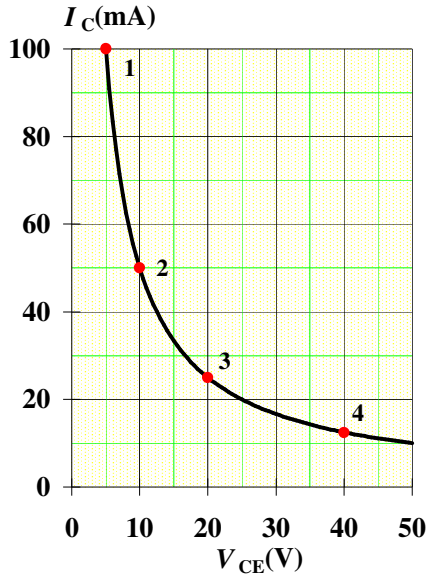


Fig.13 Representação gráfica da **Eq.(7)** para o transistor BC547.

A região abaixo da curva representa a **região de funcionamento normal** do componente, pois valores de V_{CE} e I_C no interior dessa região correspondem a uma potência de dissipação inferior à potência de dissipação máxima do transistor.

Para operação do componente a temperaturas diferentes de 25 °C, deve-se utilizar a potência de dissipação máxima na temperatura de trabalho para então calcular a curva de dissipação máxima a partir da **Eq.(6)**.

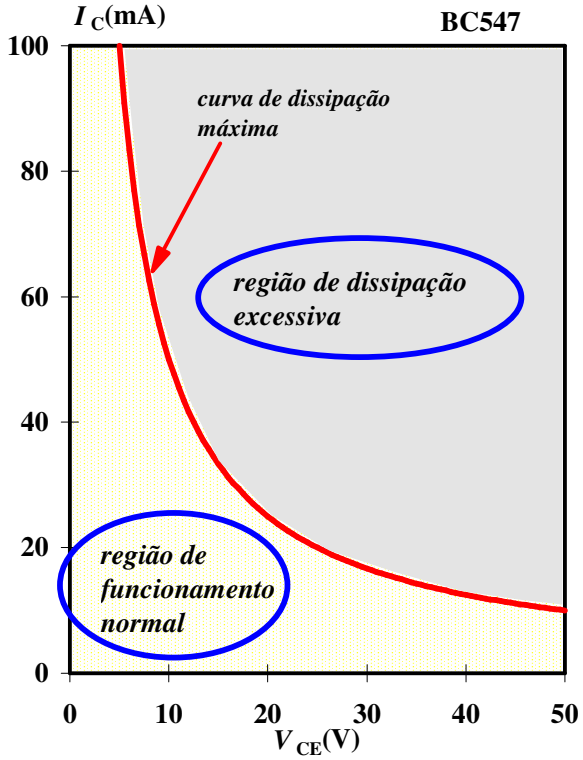


Fig.14 Regiões definindo o regime de operação do transistor BC547.

LIMITAÇÃO DA DISSIPAÇÃO DE POTÊNCIA SOBRE A RETA DE CARGA

A reta de carga expressa todas as possibilidades de funcionamento de um transistor para um determinado valor do resistor de coletor e da tensão de alimentação. Como a curva de dissipação máxima estabelece o limite da região de funcionamento normal do transistor, faz-se necessário que a reta de carga esteja sempre situada abaixo daquela curva.

A **Fig.15a** representa o trecho de um circuito alimentando um transistor *npn* BC547 na configuração emissor comum. Na **Fig.15b** está traçada a curva de dissipação máxima de 500 mW referente a uma temperatura de 25ºC. No mesmo gráfico estão representadas as retas de carga obtidas atribuindo-se para V_{CC} os valores de 40 V e 30 V, respectivamente, com R_C fixado em 500 Ω em ambos os casos.

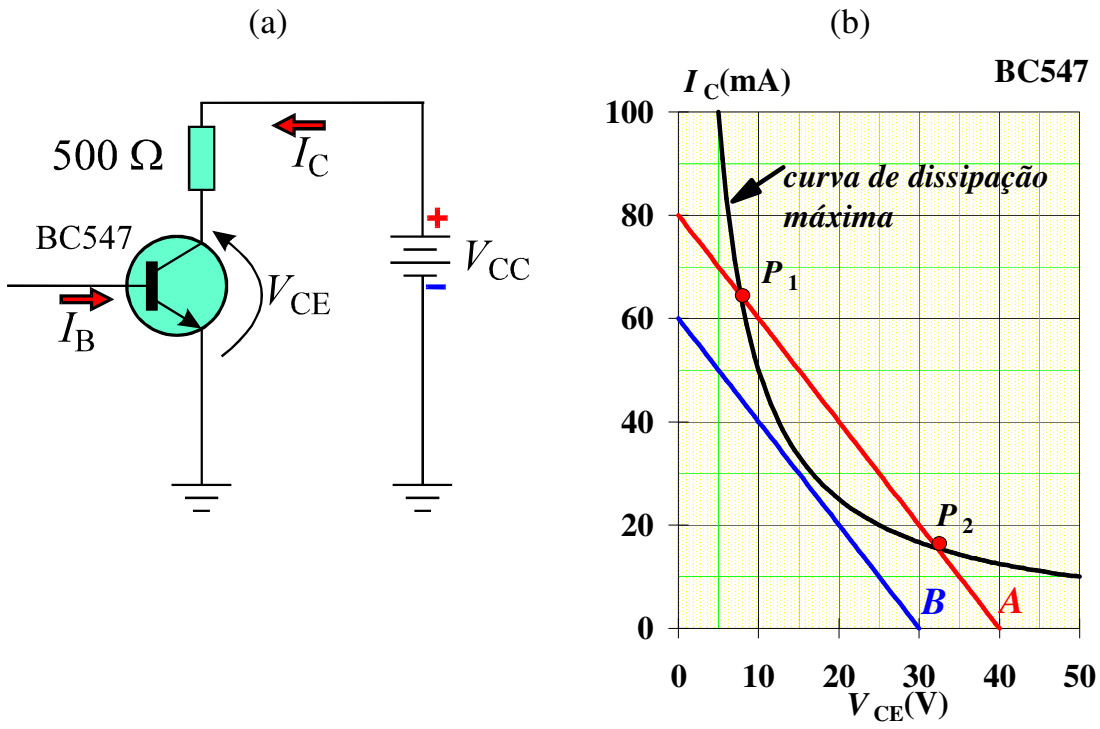


Fig.15 **(a)**Transistor na configuração emissor comum. **(b)**Curva de dissipação máxima e retas de carga: *A*(V_{CC}=40 V, R_C=500 Ω), *B* (V_{CC}=30 V, R_C=500 Ω).

Observa-se na **Fig.15b** que a reta de carga *B* está situada totalmente abaixo da curva de dissipação máxima do transistor. Dessa forma, qualquer

valor de corrente de base pode ser utilizado no circuito da **Fig.15a** sem que a potência de dissipação máxima do componente seja superada.

Por outro lado, examinando-se a reta de carga *A* da **Fig.15b**, observa-se que sobre o trecho entre os pontos P_1 e P_2 a potência dissipada supera o valor máximo definido pela curva de dissipação máxima do componente. Dessa forma, os parâmetros de circuito referentes à curva *A* não possibilitariam a operação segura do componente para um valor arbitrário da corrente de base.

Para evitar a possibilidade de dissipação excessiva de um transistor, os parâmetros de circuito devem ser escolhidos de forma que a reta de carga correspondente esteja situada totalmente abaixo da curva de dissipação máxima do componente.

QUESTIONÁRIO

1. Cite as configurações de um transistor em um circuito, caracterizando-as.

2. Para um transistor na configuração emissor comum, quais são os parâmetros de entrada e saída?

3. Para um transistor na configuração emissor comum, como são representadas as curvas características de saída?

4. O que é a reta de carga de um circuito transistorizado na configuração emissor comum?

5. Qual a denominação dos pontos de interseção da reta de carga com os eixos vertical e horizontal do diagrama $I_C \times V_{CE}$?

6. Para as condições estabelecidas no **Exemplo 1**, utilize o gráfico da **Fig.12b** para determinar:

   (a) I_C no ponto de saturação.

   (b) V_{CE} no ponto de corte.

7. Para operação segura de um transistor, qual deve ser a disposição da reta de carga com respeito à curva de dissipação máxima do transistor?

Polarização de base por corrente constante

Denomina-se de **polarização de base** o processo de obtenção da corrente de base necessária para levar o transistor ao ponto de operação desejado. Entre os processos de polarização de base, o mais simples é o de polarização por corrente constante.

Através do traçado da reta de carga e da determinação do ponto de operação *Q* fica determinada a corrente de base quiescente I_{BQ}, conforme ilustrado na **Fig.1**.

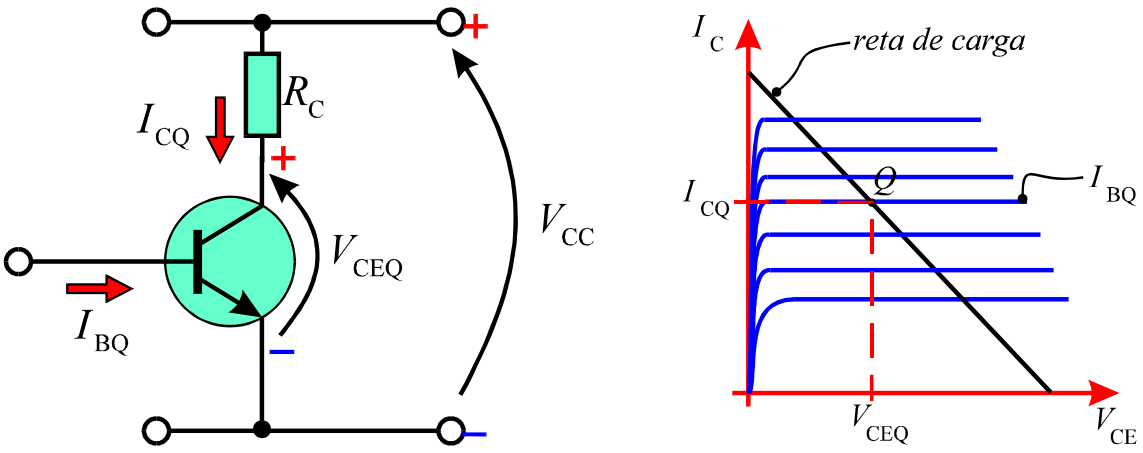


Fig.1 Determinação gráfica do ponto quiescente de um circuito transistorizado.

No método de polarização de base por corrente constante, a corrente de base quiescente I_{BQ} é obtida pelo uso de um **resistor de base**. Como mostrado na **Fig.2**, esse resistor é ligado entre a base e o terminal positivo da fonte de alimentação.

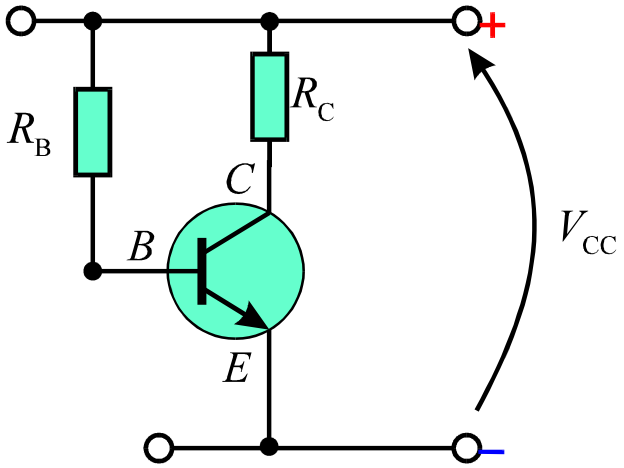


Fig.2 Emprego de um resistor para obtenção da corrente de base quiescente.

ANÁLISE DA MALHA DA BASE

Como mostrado na **Fig.3**, a **malha da base**, é composta pelo arranjo série do resistor de base R_B e da junção base-emissor, que se completa juntamente com a fonte de alimentação

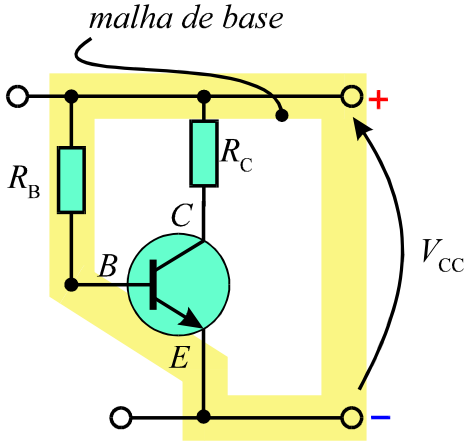


Fig.3 Malha da base de um transistor.

Considerando que a junção base-emissor do transistor se comporta como um diodo, o circuito equivalente da malha da base é aquele mostrado na **Fig.4**.

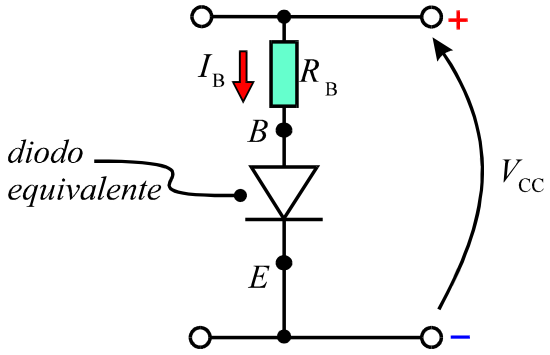


Fig.4 Circuito equivalente da malha da base do transistor.

Observando o circuito equivalente da **Fig.4**, verifica-se que o diodo representativo da junção base-emissor é polarizado diretamente, permitindo a circulação de corrente de base através do resistor.

DETERMINAÇÃO DO RESISTOR DE BASE

A corrente de base I_B depende dos seguintes parâmetros:

- Resistência R_B.
- Tensão de alimentação V_{CC}.
- Tipo de transistor.

Com base no circuito equivalente mostrado na **Fig.4**, a corrente de base quiescente é obtida da relação

$$I_{BQ} = \frac{V_{CC} - V_{BE}}{R_B} \qquad (1)$$

Dessa forma, conhecidos os valores de I_{BQ}, da tensão de alimentação V_{CC} e da tensão base-emissor V_{BE}, a resistência R_B pode ser derivada da **Eq.(1)**, resultando em

$$R_B = \frac{V_{CC} - V_{BE}}{I_{BQ}} \qquad (2)$$

O exemplo a seguir ilustra o procedimento de determinação da resistência R_B.

Exemplo 1: Um transistor de silício BC200 é utilizado no circuito da **Fig.5a**. Com base na curva característica do componente mostrada na **Fig.5b**,

determinar o valor de R_B necessário à obtenção de uma tensão coletor-emissor no ponto quiescente, $V_{CEQ} = -3V$.

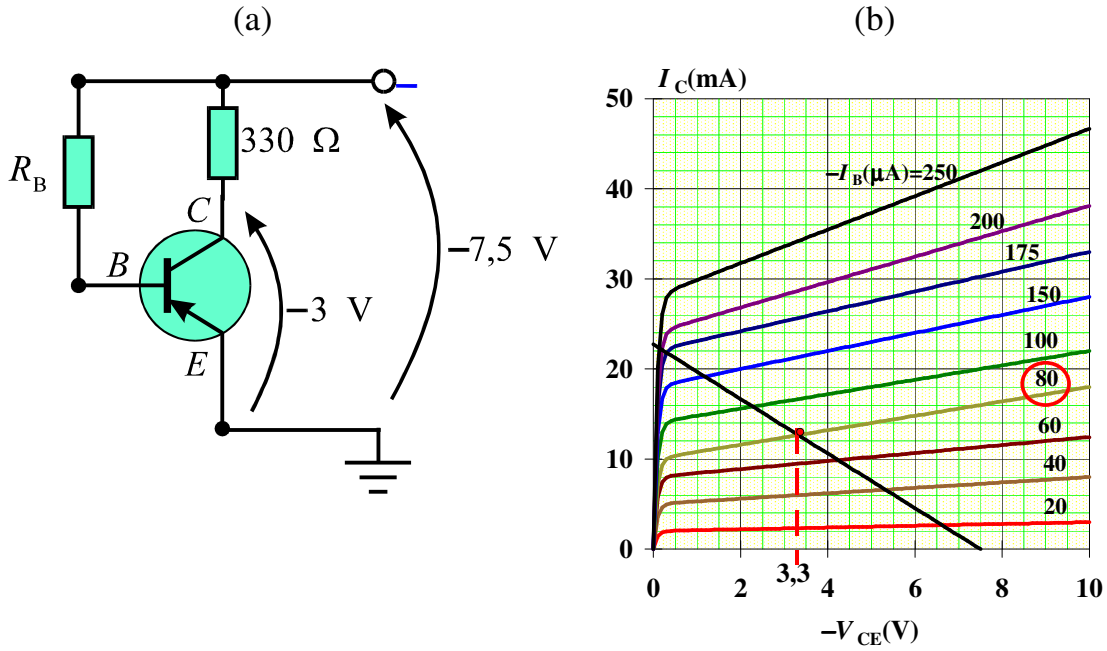


Fig.5 Circuito e curva característica para o **Exemplo 1**.

A reta de carga correspondente ao resistor R_C = 330 Ω mostrado na **Fig.5a** já está traçada na **Fig.5b**. A interseção dessa reta com a curva correspondente a $-I_B$ = 80μA, define um valor $-V_{CEQ} \approx 3{,}3$ V. Esse valor difere cerca de 10% do valor definido originalmente e pode ser considerado admissível para esse exemplo.

Utilizando na **Eq.(2)**, $-I_{BQ}$ = 0.08 mA e o valor $-V_{BE}$ = 0,6 V correspondente ao silício, obtém-se

$$R_B = \frac{-7{,}5-(-0{,}6)}{-0{,}08} = \frac{-6{,}9}{-0{,}08} = 86.250\,\Omega$$

Do resultado do **Exemplo 1**, observa-se que o resistor R_B é normalmente de resistência elevada pois as correntes de base em transistores são usualmente baixas.

Regiões de operação de um transistor

A localização do ponto de operação de um estágio transistorizado sobre a reta de carga define três regiões de operação descritas a seguir.

REGIÃO DE CORTE

Um transistor está na região de corte quando a base é polarizada de forma a tornar a corrente de coletor praticamente nula. Essa condição é obtida na iminência de polarização inversa da junção base-emissor, conforme ilustrado na **Fig.11a**.

Na região de corte a corrente de base é reduzida a um valor praticamente nulo. Da relação entre correntes no transistor dada pela **Eq.(3)** e reproduzida a seguir

$$I_C = \beta I_B + (\beta + 1) I_{CBO} \tag{7}$$

a condição $I_B \approx 0$ fornece

$$I_{C,corte} = (\beta + 1) I_{CBO} = I_{CEO} \tag{8}$$

Dessa forma, a corrente de coletor corresponde à corrente de fuga, com um valor da ordem de alguns microampères para transistores de silício.

Devido ao pequeno valor da corrente de coletor, a queda de tensão no resistor de coletor é praticamente nula e a tensão coletor-emissor torna-se

$$V_{CE,corte} \approx V_{CC} \tag{9}$$

No diagrama $I_C \times V_{CE}$, a região de corte está localizada bem próxima ao eixo horizontal, conforme mostrado na **Fig.11b**.

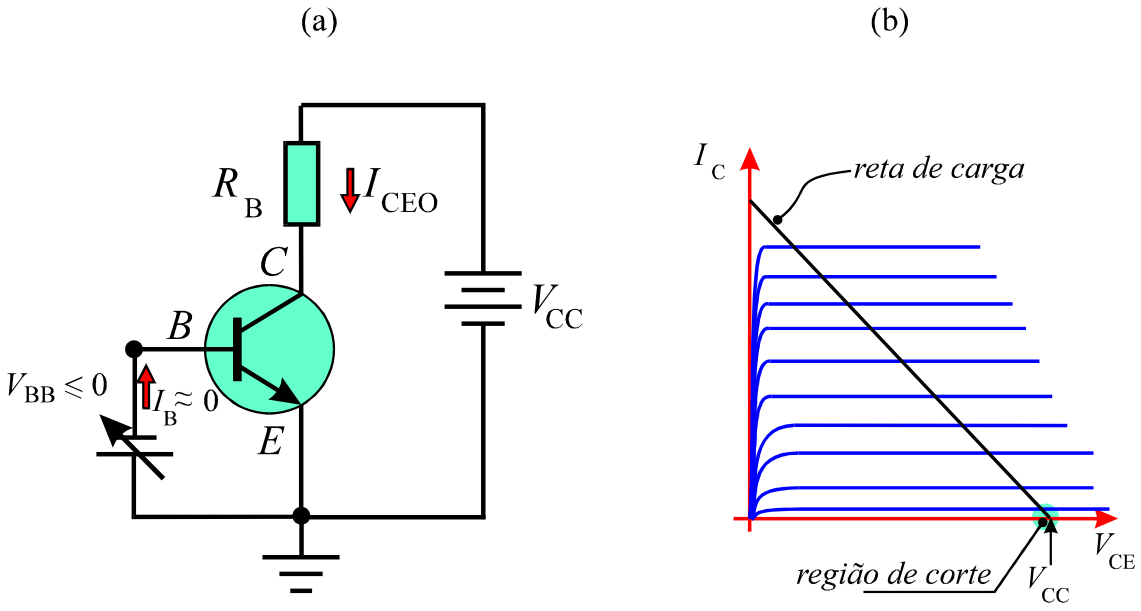


Fig.11 **(a)** Circuito transistorizado operando na condição de corte. **(b)** Região de corte no diagrama da característica de saída do transistor.

As características da região de corte estão sumarizadas na **Tabela 4**.

Tabela 4 Características da região de corte.

Junção coletor-base: inversamente polarizada.
Junção base-emissor: na iminência de polarização inversa.
Corrente de base: $I_B \approx 0$.
Corrente de coletor: $I_C = I_{CEO}$.
Tensão coletor-emissor: $V_{CE} \approx V_{CC}$.

Nos transistores de silício basta anular-se a corrente de base para levar o transistor à condição de corte.

REGIÃO DE SATURAÇÃO

Um transistor está na região de saturação quando a junção base-emissor está diretamente polarizada com a condição adicional de a tensão V_{CE} tornar-se inferior a tensão V_{BE}.

As conseqüências decorrentes dessa condição podem ser analisadas com base no transistor *npn* mostrado na **Fig.12**. A relação entre tensões nos terminais do transistor pode ser posta na forma

$$V_{CB} = V_{CE} - V_{BE} \tag{10}$$

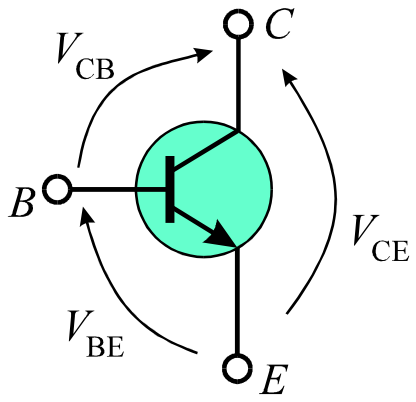


Fig.12 Tensões entre terminais em um transistor *npn*.

Da **Eq.(10)** nota-se que a condição $V_{CE} < V_{BE}$ fornece

$$V_{CE} - V_{BE} < 0 \Rightarrow V_{CB} < 0$$

Tendo a base do transistor *npn* polaridade positiva em relação ao coletor, a junção base-coletor fica diretamente polarizada. Portanto, na região de saturação a corrente de coletor pode ser razoavelmente elevada.

No gráfico com as curvas características de saída do transistor, a região de saturação fica localizada nas proximidades do eixo vertical. Para auxiliar o exame das curvas características naquela região, os folhetos de especificações técnicas fornecem um gráfico adicional detalhando a região de saturação, do tipo mostrado na **Fig.13**.

Naquela porção do diagrama da **Fig.13**, os valores de V_{CE} são geralmente inferiores ao potencial de barreira de uma junção semicondutora. Note-se que nessa região a corrente de coletor é influenciada tanto pelo valor da tensão V_{CE} como pelo valor da corrente de base.

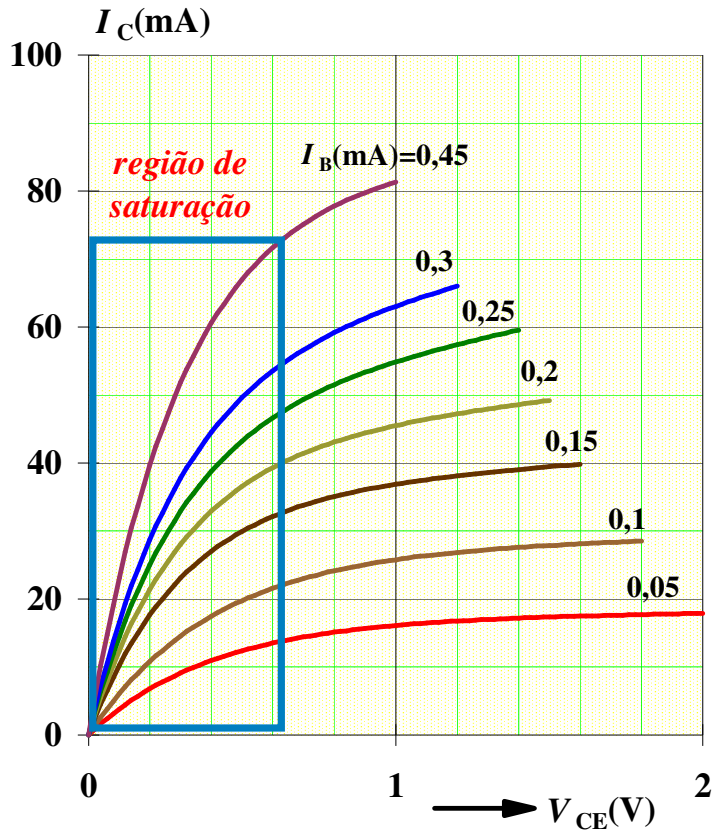


Fig.13 Gráfico detalhando a região de saturação de um transistor.

As características da região de saturação estão sumarizadas na **Tabela 5**.

Tabela 5 Características da região de saturação.

Junção coletor-base: diretamente polarizada.
Junção base-emissor: diretamente polarizada com $V_{BE}>V_{CE}$.
Corrente de coletor: influenciada pelos valores de I_B e de V_{CE}.

REGIÃO ATIVA

A região ativa corresponde a todo o trecho da reta de carga situado entre as regiões de corte e de saturação, conforme ilustrado na **Fig.14**.

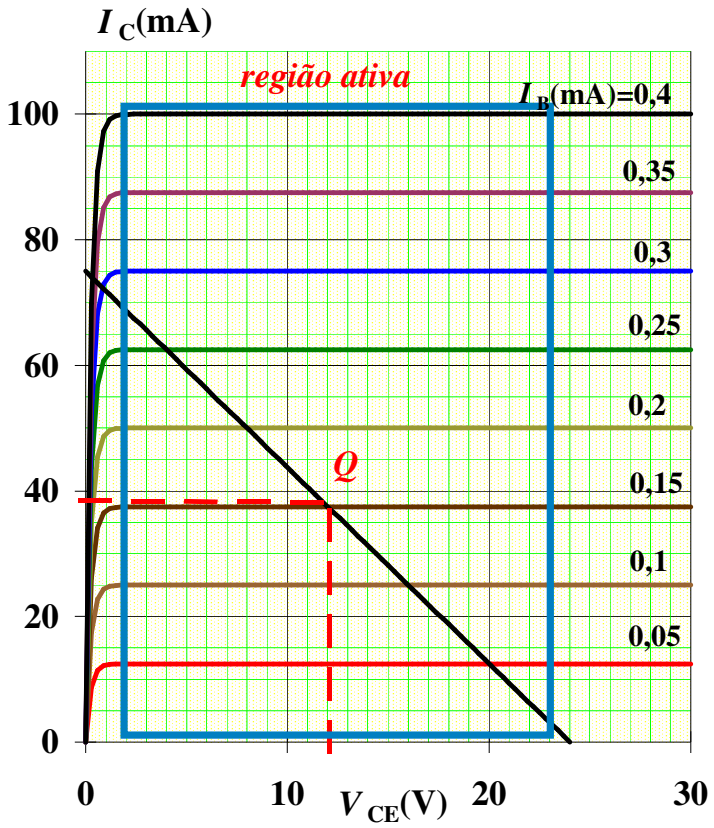


Fig.14 Região ativa no gráfico das curvas características de um transistor.

Essa é a região característica de funcionamento dos estágios amplificadores, pois é aí que a corrente de coletor é controlada apenas pela corrente de base, não sofrendo praticamente nenhuma influência da tensão coletor-emissor. Para pontos de operação nessa região são válidas as regras de polarização delineadas na **Tabela 6**.

Tabela 6 Características da região ativa.

Junção coletor-base: inversamente polarizada.
Junção base-emissor: diretamente polarizada com $V_{BE} < V_{CE} < V_{CC}$.
Corrente de coletor: Influenciada apenas pela corrente de base.

QUESTIONÁRIO

1. O que se entende por polarização de base por corrente constante em um transistor?

2. Em um circuito transistorizado na configuração emissor comum, quais os elementos que compõem a malha da base?

3. Descreva de que forma a temperatura influencia o ponto de operação de um circuito transistorizado na configuração emissor comum.

4. O que é fator de estabilidade?

5. Qual a relação entre estabilidade térmica e fator de estabilidade em um circuito transistorizado?

6. Em que situações o método de polarização de base por corrente constante deve ser evitado? Por quê?

7. Descreva que alterações são produzidas no ponto de operação de um transistor na configuração emissor comum, nas seguintes situações:

   (a) ganho real > ganho médio.

   (b) ganho real < ganho médio.

8. Quais as regiões de operação de um transistor e onde estão situadas no diagrama $I_C \times V_{CE}$?

9. Qual a região que deve ser utilizada para o emprego de transistores em estágios amplificadores?

Polarização por divisor de tensão

A polarização da base de um transistor pode ser feita a partir da utilização de um divisor de tensão, através do qual aplica-se uma tensão V_{BE} entre a base e o emissor do transistor.

A **Fig.1** mostra um circuito transistorizado que emprega esse tipo de polarização. Essa técnica é denominada de **polarização de base por divisor de tensão**.

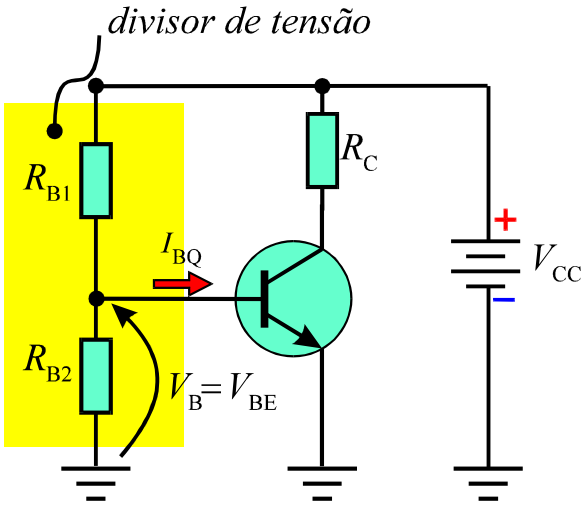


Fig.1 Circuito transistorizado com base polarizada por divisor de tensão.

Do divisor de tensão mostrado na **Fig.1** resulta um potencial V_B no terminal base do transistor que polariza diretamente a junção base-emissor, produzindo assim a corrente de base quiescente I_{BQ}.

A finalidade do divisor de tensão é polarizar diretamente a junção base-emissor.

Como se pode observar na **Fig.1**, com o emissor aterrado, o potencial da base V_B corresponde à tensão V_{BE} aplicada à junção base-emissor do transistor. Dessa forma, o controle da corrente I_{BQ} é obtido ajustando-se a tensão V_{BE} fornecida pelo divisor.

Normalmente os circuitos polarizados por divisão de tensão têm ainda um resistor de emissor R_E, como mostrado na **Fig.2**. Esse resistor tem por finalidade melhorar a estabilidade térmica do circuito.

A inclusão de um resistor de emissor no circuito de polarização de um transistor melhora a estabilidade térmica do circuito.

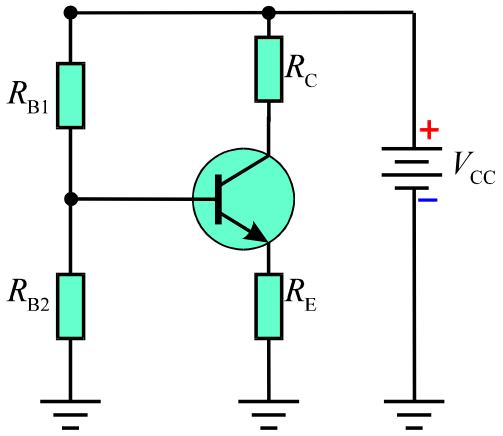


Fig.2 Emprego de um resistor de emissor em um circuito transistorizado.

O uso conjunto de um divisor de tensão e de um resistor de emissor propicia um alto grau de estabilidade térmica no circuito. Outra característica importante desse tipo de polarização é a menor variação dos parâmetros de polarização quando o transistor é substituído.

ANÁLISE DO CIRCUITO DO COLETOR

Nos circuitos polarizados por divisor de tensão, a malha de coletor, mostrada na **Fig.3**, é composta dos seguintes elementos:

- Fonte de alimentação.
- Resistor de coletor.
- Transistor.
- Resistor de emissor.

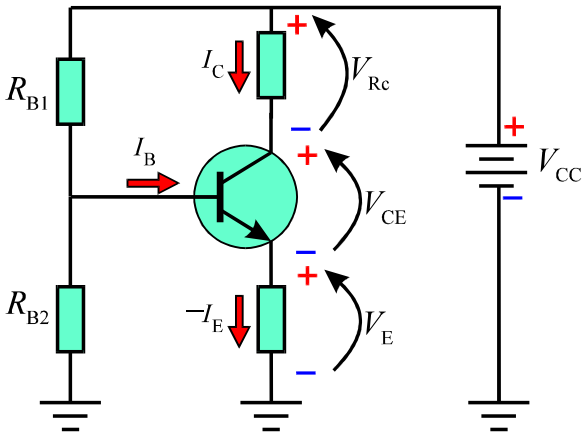


Fig.3 Malha de coletor de um transistor polarizado por divisor de tensão.

Como se pode observar na **Fig.3**, a tensão fornecida pela fonte distribui-se sobre os elementos da malha do coletor na forma

$$V_{CC} = V_R + V_{CE} + V_E \qquad (1)$$

onde

$$V_{\mathrm{Rc}} = R_{\mathrm{C}} I_{\mathrm{C}} \tag{2}$$

$$V_{\mathrm{E}} = R_{\mathrm{E}} (-I_{\mathrm{E}}) \tag{3}$$

Na **Eq.(1)** a dependência da tensão V_{CE} na corrente de coletor é determinada através das curvas características de saída do transistor.

A **Eq.(3)** pode ser reescrita na forma

$$V_{\mathrm{E}} = R_{\mathrm{E}} (I_{\mathrm{C}} + I_{\mathrm{B}}) \tag{4}$$

Como a corrente de base é geralmente muito inferior à corrente de coletor, é válida a seguinte aproximação:

$$I_{\mathrm{C}} + I_{\mathrm{B}} \approx I_{\mathrm{C}}$$

e a **Eq.(4)** pode ser posta na forma

$$V_{\mathrm{E}} \approx R_{\mathrm{E}} I_{\mathrm{C}} \tag{5}$$

A seguir é apresentado um exemplo de utilização das equações do circuito do coletor.

Exemplo 1: Para o circuito mostrado na **Fig.4**, determinar os valores de V_{Rc}, V_{E} e V_{CE}.

As tensões nos resistores de coletor e de emissor são obtidas das **Eqs.(2)** e **(5)**, resultando em

$$V_{\mathrm{Rc}} = 1.000\ \Omega \times 0{,}004\ \mathrm{A} = 4\ \mathrm{V}$$

$$V_{\mathrm{E}} = 270\ \Omega \times 0{,}004\ \mathrm{A} = 1{,}08\ \mathrm{V}$$

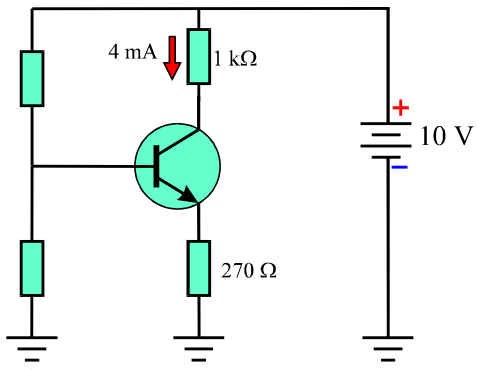


Fig.4 Circuito transistorizado do **Exemplo1**.

A tensão V_{CE} é obtida da **Eq.(1)**:

$$V_{\mathrm{CC}} = V_{\mathrm{Rc}} + V_{\mathrm{CE}} + V_{\mathrm{E}} \Rightarrow V_{\mathrm{CE}} = V_{\mathrm{CC}} - V_{\mathrm{Rc}} - V_{\mathrm{E}} \Rightarrow V_{\mathrm{CE}} = 10 - 4 - 1{,}08$$

$$\Rightarrow V_{CE} = 4{,}92\ \text{V}$$

O CIRCUITO DA BASE

O circuito da base, que compreende o divisor de tensão, tem por finalidade polarizar diretamente a junção base-emissor do transistor e estabelecer o valor quiescente da corrente de base I_{BQ}.

A tensão base-emissor V_{BE} é a diferença de potencial entre os terminais B e E do transistor. Como se pode observar na **Fig.5**

$$V_{BE} = V_B - V_E \qquad (6)$$

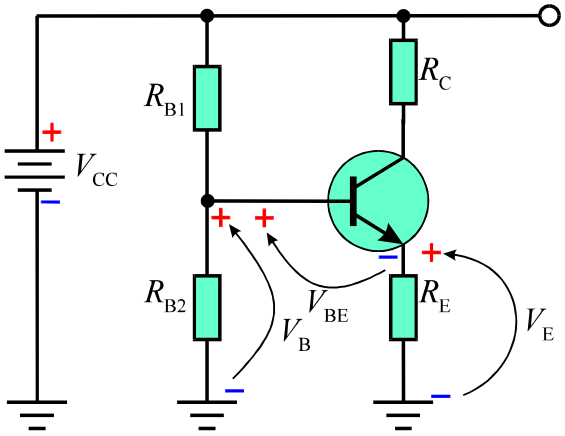


Fig.5 Circuito transistorizado com base polarizada por divisor de tensão.

A tensão V_{BE} aplicada à junção base-emissor dá origem a uma corrente de base que pode ser obtida a partir da curva característica da junção. Dessa forma, a junção base-emissor se comporta efetivamente como um diodo diretamente polarizado, conforme ilustrado na **Fig.6**.

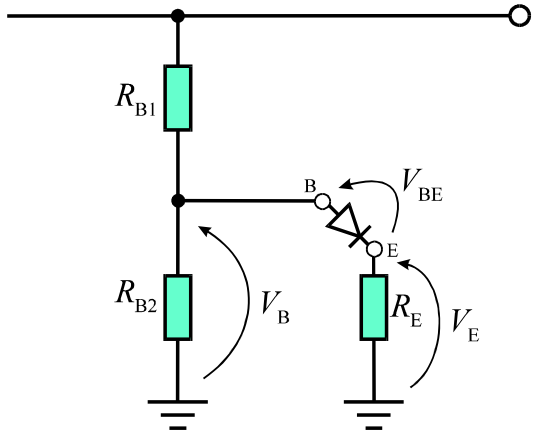


Fig.6 Circuito equivalente da junção base-emissor, com base polarizada por divisor de tensão.

DETERMINAÇÃO DOS ELEMENTOS DE CIRCUITO

A inclusão do resistor de emissor torna o circuito mais estável termicamente, o que é interessante do ponto de vista prático. Entretanto, essa adição modifica a análise gráfica do circuito, pois a reta de carga deve levar em conta a presença daquele novo elemento no circuito. Por essa razão, a determinação dos valores dos resistores de polarização é usualmente feita matematicamente.

Para simplificar a análise matemática, podem ser consideradas algumas aproximações e estimativas, que em nada prejudicam os resultados obtidos, como delineado a seguir.

CORRENTE DE EMISSOR

A pequena diferença existente entre I_C e I_E permite utilizar a aproximação

$$I_E \approx I_C$$

cujo erro é pequeno comparado com a tolerância de 5 a 10% dos resistores do circuito.

GANHO DO TRANSISTOR

O ganho de transistores que empregam a polarização por divisor de tensão usualmente satisfaz a condição $\beta \geq 100$.

PARÂMETROS DE ENTRADA

Na determinação dos valores dos elementos de circuito, mostrados na **Fig.7**, os parâmetros de entrada são geralmente:

- A tensão de alimentação, V_{CC}.
- A corrente de coletor quiescente, I_{CQ}.
- A tensão quiescente sobre o resistor de coletor, V_{RcQ}.

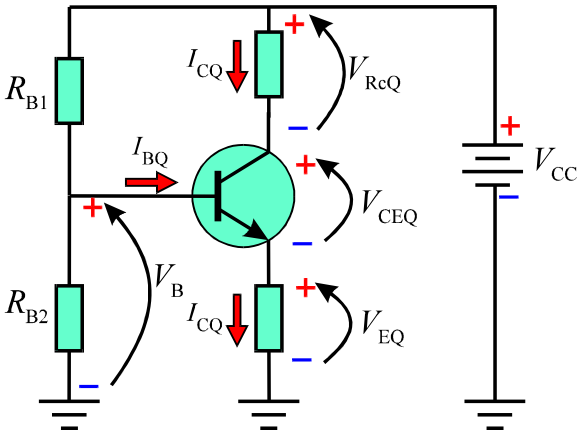


Fig.7 Alguns parâmetros do circuito transistorizado.

A corrente de coletor I_{CQ} nos estágios transistorizados polarizados por divisor de tensão assume normalmente valores que variam de 1 a 10 mA.

O parâmetro V_{RcQ} é diretamente relacionado à tensão de alimentação. Na prática adota-se normalmente uma tensão no resistor de coletor próxima à metade da tensão de alimentação, ou seja,

$$V_{RcQ} \approx \frac{V_{CC}}{2} \qquad (7)$$

PARÂMETROS DA MALHA DO COLETOR

Dispondo dos valores V_{CC}, I_{CQ} e V_{RcQ} pode-se determinar os valores dos componentes da malha do coletor, mostrados na **Fig.8**.

Resistor de coletor: É calculado através da Lei de Ohm, utilizando os valores conhecidos de I_{CQ} e V_{RcQ}, resultando em

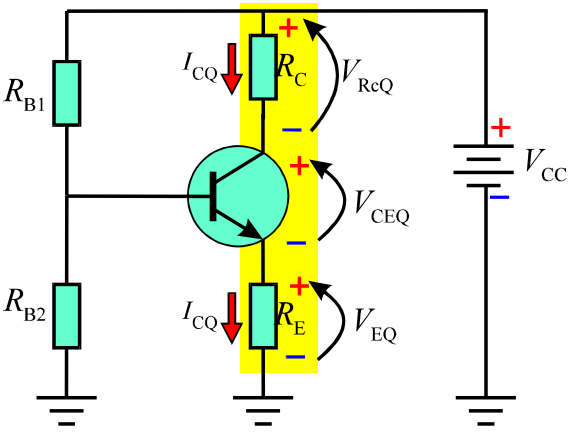


Fig.8 Parâmetros da malha do coletor no circuito transistorizado.

$$R_C \approx \frac{V_{RcQ}}{I_{CQ}} \tag{8}$$

Resistor de emissor: Observa-se na prática que o emprego de um resistor de emissor tal que a queda de tensão satisfaça à condição

$$V_{EQ} \approx 0{,}1V_{CC} \tag{9}$$

permite a obtenção de um fator de estabilidade ótimo, usualmente na faixa de valores $10 \leq S \leq 15$. Nessa condição, o resistor de emissor é determinado da expressão

$$R_E \approx \frac{0{,}1V_{CC}}{I_{CQ}} \tag{10}$$

Resistores de base: O divisor de tensão formado pelos resistores de base tem por finalidade fornecer a tensão V_B à base do transistor, como mostrado na **Fig.9**.

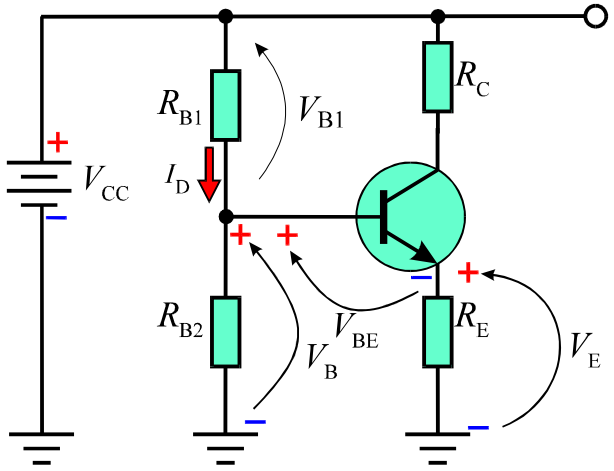


Fig.9 Tensão fornecida pelo divisor à base do transistor.

Para que a junção base-emissor conduza, a tensão fornecida à base deve corresponder à soma

$$V_B = V_{BEQ} + V_{EQ} \tag{11}$$

Com base na **Fig.9**, a queda de tensão sobre R_{B1} pode ser obtida de

$$V_{B1} = V_{CC} - V_B \tag{12}$$

Dispondo dos dois valores de tensão sobre os resistores, deve-se assumir um valor conhecido para a corrente I_D através do divisor. Esse valor deve ser suficientemente grande para que pequenas variações na corrente de base não alterem significativamente a proporção de divisão da tensão sobre os resistores. Dessa forma, é prática usual adotar uma corrente através do divisor satisfazendo à condição

$$I_D = 0{,}1 I_{CQ} \tag{13}$$

Com essa escolha, considerando-se que o transistor tenha um ganho de pelo menos 100, a corrente do divisor é pelo menos 10 vezes superior à corrente de base.

Uma vez obtidos os parâmetros V_{B1} e V_B por intermédio das **Eqs.(11)** e **(12)**, utiliza-se a **Eq.(13)** para se obterem os valores de resistência do divisor, resultando em

$$R_{B1} = \frac{V_{CC} - V_B}{I_D} \tag{14}$$

$$R_{B2} = \frac{V_{BEQ} + V_{EQ}}{I_D} \tag{15}$$

As expressões utilizadas na determinação dos parâmetros do circuito transistorizado com polarização por divisor de tensão estão sumarizadas na **Tabela 1.**

Tabela 1 Sumário das expressões utilizadas na determinação dos parâmetros de um circuito transistorizado com polarização por divisor de tensão.

Parâmetros de entrada	
Tensão de alimentação	V_{CC}
Tensão no resistor de coletor ou tensão coletor-emissor	V_{RcQ} ou V_{CEQ}
Corrente de coletor	I_{CQ}
Parâmetros de saída	
Parâmetro	Equação
Tensão no resistor de emissor	$V_{EQ} \approx 0{,}1V_{CC}$
Tensão no resistor de coletor, conhecida a tensão coletor-emissor	$V_{RcQ} = V_{CC} - V_{CEQ} - V_{EQ}$
Resistor de coletor	$R_C \approx \frac{V_{RcQ}}{I_{CQ}}$
Resistor de emissor	$R_E \approx \frac{0{,}1V_{CC}}{I_{CQ}}$
Tensão no resistor R_{B2}	$V_B = V_{BEQ} + V_{EQ}$
Tensão no resistor R_{B1}	$V_{B1} = V_{CC} - V_B$
Corrente no divisor	$I_D = 0{,}1I_{CQ}$
Resistor R_{B2}	$R_{B2} = \frac{V_{BEQ} + V_{EQ}}{I_D}$
Resistor R_{B1}	$R_{B1} = \frac{V_{CC} - V_B}{I_D}$

Os exemplos a seguir ilustram o emprego das expressões do circuito transistorizado com polarização por divisor de tensão.

Exemplo 1: Para o circuito mostrado na **Fig.10**, determinar os valores de R_C, R_E, R_{B1} e R_{B2} para que o circuito opere com uma corrente de coletor de 5,8 mA e uma tensão no resistor de coletor de 10 V.

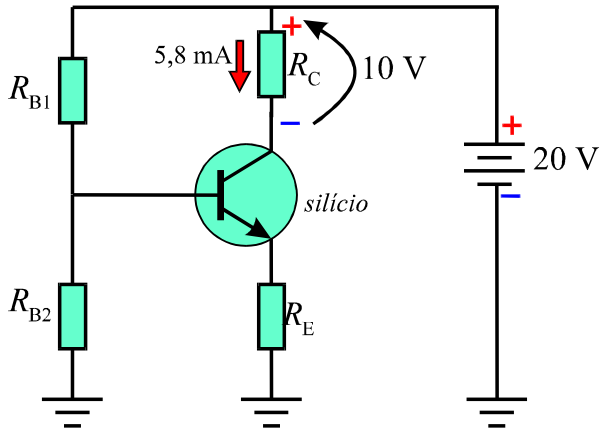


Fig.10 Circuito transistorizado para o **Exemplo 1**.

Utilizando a **Tabela 1** resulta:

Parâmetros de entrada	
Tensão de alimentação	$V_{CC} = 20$ V
Tensão no resistor de coletor	$V_{RcQ} = 10$ V
Corrente de coletor	$I_{CQ} = 5{,}8$ mA
Parâmetros de saída	
Resistor de coletor	$R_C \approx \frac{10}{0{,}0058} = 1.724\,\Omega$
Tensão no resistor de emissor	$V_{EQ} \approx 0{,}1 \times 20 = 2$ V
Resistor de coletor	$R_C \approx \frac{10}{0{,}0058} = 1.724\,\Omega$
Resistor de emissor	$R_E \approx \frac{2}{0{,}0058} = 344\,\Omega$
Tensão no resistor R_{B2}	$V_B = 0{,}6 + 2 = 2{,}6$ V
Tensão no resistor R_{B1}	$V_{B1} = 20 - 2{,}6 = 17{,}4$ V
Corrente no divisor	$I_D = 0{,}1 \times 5{,}8 = 0{,}58$ mA
Resistor R_{B2}	$R_{B2} = \frac{0{,}6 + 2}{0{,}00058} = 4{,}48$ kΩ
Resistor R_{B1}	$R_{B1} = \frac{20 - 2{,}6}{0{,}00058} = 30$ kΩ

Exemplo 2: Para o circuito mostrado na **Fig.11**, determinar os valores de R_C, R_E, R_{B1} e R_{B2} para obter uma tensão coletor-emissor de 7 V e uma corrente de coletor de 12 mA.

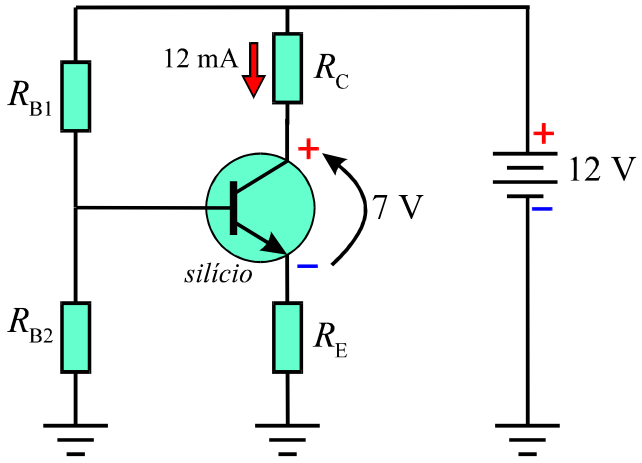


Fig.11 Circuito transistorizado para o **Exemplo 2**.

Utilizando a **Tabela 1** resulta:

Parâmetros de entrada	
Tensão de alimentação	$V_{CC} = 12$ V
Tensão coletor-emissor	$V_{CEQ} = 7$ V
Corrente de coletor	$I_{CQ} = 12$ mA
Parâmetros de saída	
Tensão no resistor de emissor	$V_{EQ} \approx 0{,}1 \times 12 = 1{,}2$ V
Tensão no resistor de coletor	$V_{RcQ} = 12 - 7 - 1{,}2 = 3{,}8$ V
Resistor de emissor	$R_{EQ} \approx \dfrac{1{,}2}{0{,}012} = 100\ \Omega$
Resistor de coletor	$R_C \approx \dfrac{3{,}8}{0{,}012} = 317\ \Omega$
Tensão no resistor R_{B2}	$V_B = 0{,}6 + 1{,}2 = 1{,}8$ V
Tensão no resistor R_{B1}	$V_{B1} = 12 - 1{,}8 = 10{,}2$ V
Corrente no divisor	$I_D = 0{,}1 \times 12 = 1{,}2$ mA
Resistor R_{B2}	$R_{B2} = \dfrac{0{,}6 + 1{,}2}{0{,}0012} = 1.500\ \Omega$
Resistor R_{B1}	$R_{B1} = \dfrac{12 - 1{,}8}{0{,}0012} = 8.500\ \Omega$

MODIFICAÇÃO DO PONTO DE OPERAÇÃO

Os estágios transistorizados polarizados por divisor de tensão possuem ótima estabilidade térmica, não necessitando de correções quando submetidos a variações de temperatura. Dessa forma, a alteração intencional do ponto de operação só pode ser obtida pela modificação de alguns elementos de circuito.

A discussão a seguir ilustra a forma de obtenção de um aumento ou diminuição da tensão coletor-emissor de um estágio polarizado por divisor de tensão com os parâmetros indicados na **Fig.12**.

Seja, por exemplo, a situação em que se deseja aumentar a tensão V_{CE} do transistor. Para isso é necessário reduzir a queda de tensão nos resistores R_E e R_C, como sugere a **Fig.13**.

As tensões V_{Rc} e V_E são proporcionais à corrente I_C, e portanto uma redução nos valores de V_{Rc} e V_E pode ser obtida pela redução de I_C.

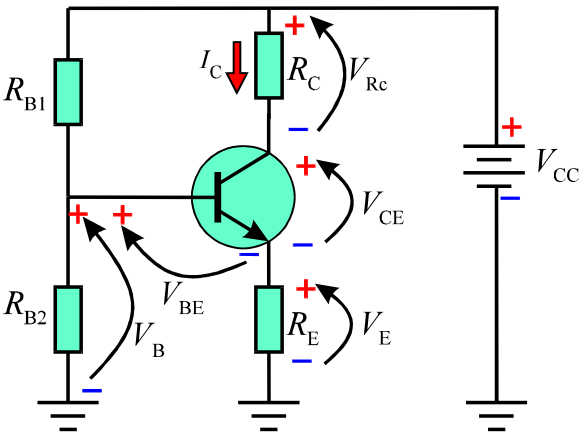


Fig.12 Estágio transistorizado com base polarizada por divisor de tensão.

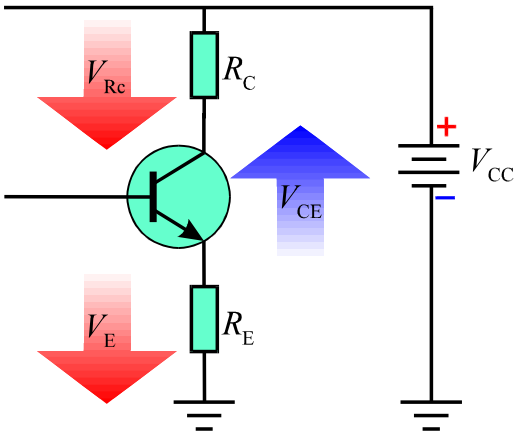
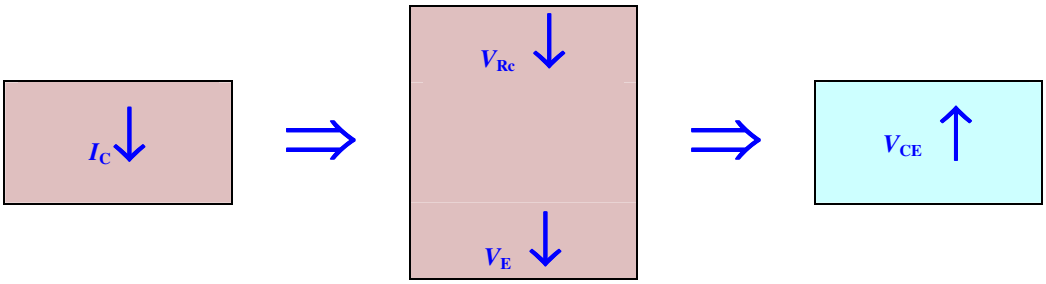


Fig.13 Aumento de V_{CE} pela diminuição dos parâmetros V_{Rc} e V_E.



Como a corrente I_C é proporcional a I_B , para reduzir I_C deve-se reduzir I_B.

A corrente I_B varia com a tensão V_{BE} de acordo com a curva mostrada na **Fig.14** e, portanto, uma redução na corrente I_B pode ser obtida diminuindo-se a tensão V_{BE}.

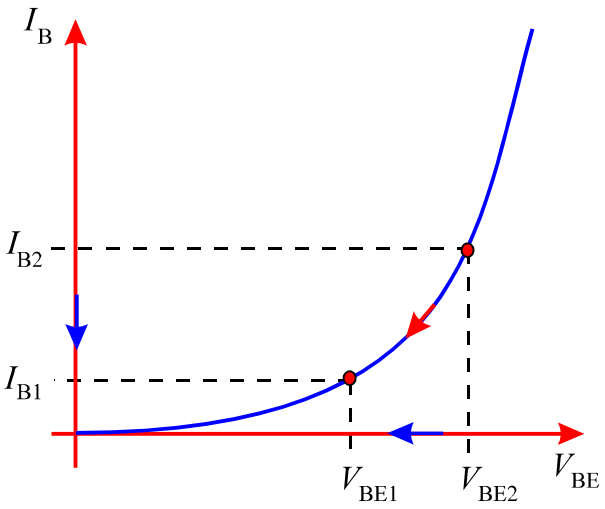


Fig.14 Curva característica $I_B \times V_{BE}$.

Como mostra a **Fig.15**, a tensão V_{BE} corresponde à diferença de potencial entre os terminais da base e do emissor. Com V_E já tendo sido reduzido pela redução de I_C, deve-se também reduzir V_B para obter-se a diminuição desejada em V_{BE}.

Como se pode observar na **Fig.15**, a tensão V_B é aquela fornecida pelo divisor de tensão e corresponde à queda de tensão sobre o resistor R_{B2}. Assim a diminuição de V_{BE} pode ser obtida diminuindo o valor de R_{B2} e aumentando o valor de R_{B1}, de forma a garantir que a corrente I_D não sofra nenhuma modificação substancial. Esse efeito está ilustrado no diagrama seguinte.

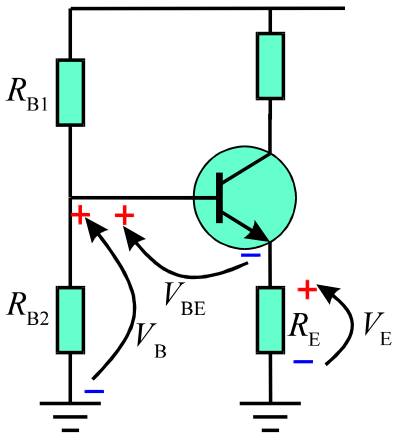
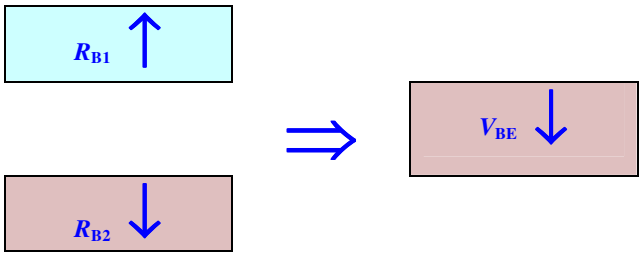


Fig.15 Trecho do estágio transistorizado e relação entre tensões na malha da base.



O processo de diminuição da tensão V_{CE} pela alteração dos resistores do divisor está representado diagramaticamente na **Fig.16**.

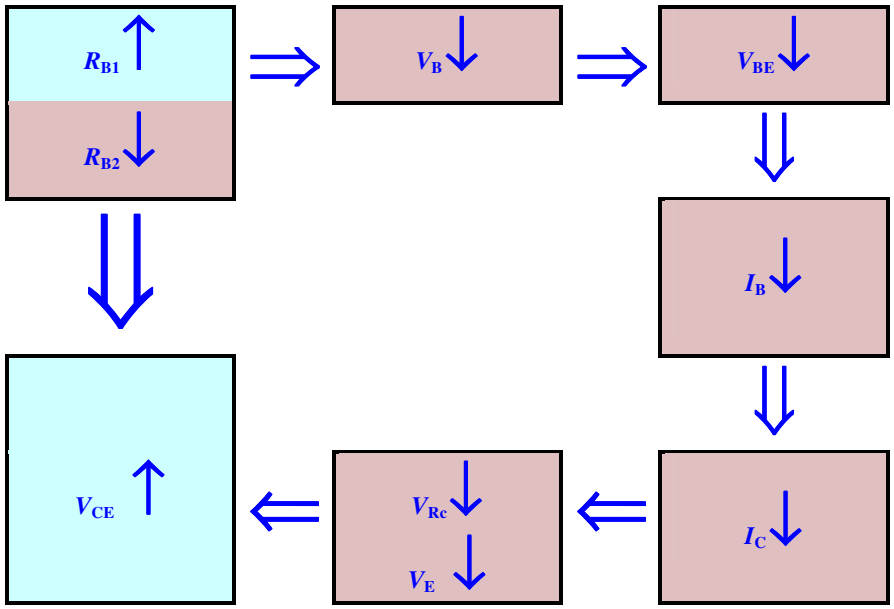


Fig.16 Diagrama representativo do processo de aumento da tensão V_{CE}.

Para se obter uma redução na tensão V_{CE} do transistor, deve-se reduzir R_{B1} e aumentar R_{B2}, como sugere o diagrama mostrado na **Fig.17**.

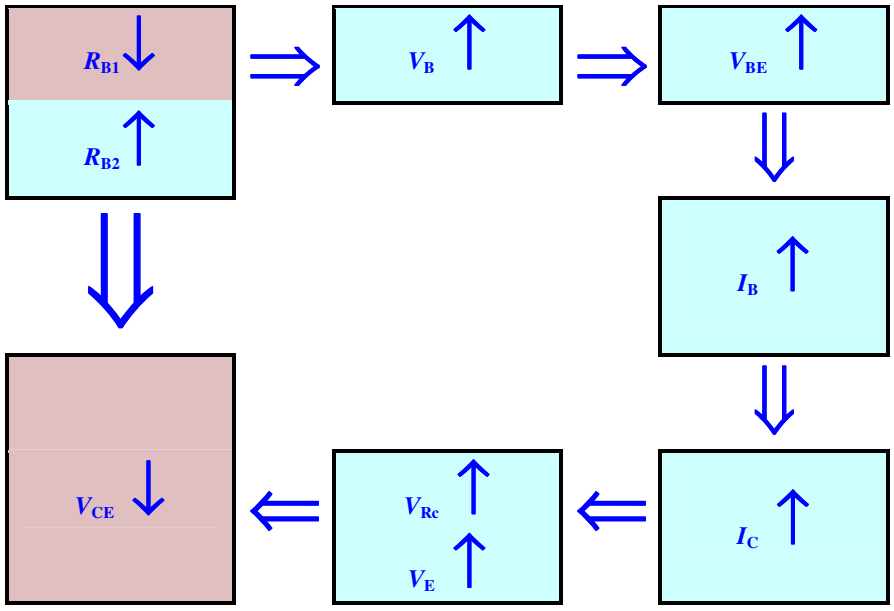


Fig.17 Diagrama representativo do processo de redução da tensão V_{CE}.

FATOR DE ESTABILIDADE

Os circuitos polarizados por divisor de tensão exibem um fator de estabilidade *S* de bom a ótimo. A alta estabilidade térmica desse método de polarização deve-se, principalmente, à inclusão do resistor de emissor.

O fator de estabilidade para esse tipo de circuito pode ser calculado da expressão

$$S = \frac{R_E + R_B}{R_E + \left(\frac{R_B}{\beta + 1}\right)} \qquad (16)$$

onde R_B é a resistência equivalente do divisor, dada por

$$R_B = \frac{R_{B1} R_{B2}}{R_{B1} + R_{B2}} \qquad (17)$$

O PROCESSO DE ESTABILIZAÇÃO TÉRMICA

As variações de temperatura influenciam a corrente de coletor do circuito, através da corrente de fuga I_{CBO}. Essa afirmação é o resultado da relação entre correntes no transistor

$$I_C = \beta I_B + (\beta + 1) I_{CBO} \qquad (18)$$

variável com a temperatura

A componente de fuga da corrente de coletor não pode ser alterada externamente pois se deve a fenômenos internos ao transistor. A polarização por divisor de tensão atua, no entanto, na parcela de I_C que é dependente da corrente de base, fazendo que as variações na corrente de fuga sejam compensadas por variações opostas na corrente I_B.

Utilizando a condição de alto ganho, i.e., $\beta >> 1$, a **Eq.(18)** pode ser aproximada pela expressão

$$I_C = \beta (I_B + I_{CBO}) \qquad (19)$$

variações em I_{CBO} são compensadas por variações opostas em I_B

A correção automática sugerida na **Eq.(19)** pode ser facilmente compreendida analisando-se o comportamento do circuito mostrado na **Fig.18**, quando sujeito a variações térmicas.

A partir do momento em que a temperatura aumenta, a corrente de coletor I_C tende a aumentar como

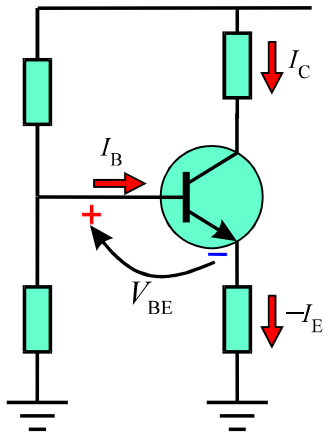
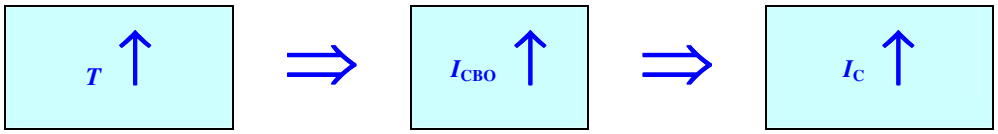
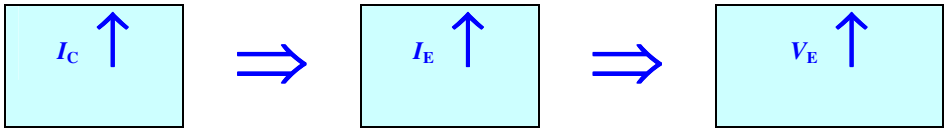


Fig.18 Circuito transistorizado com base polarizada por divisor de tensão.

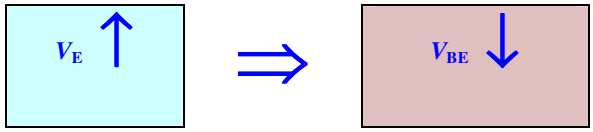
conseqüência do aumento da corrente de fuga I_{CBO}.



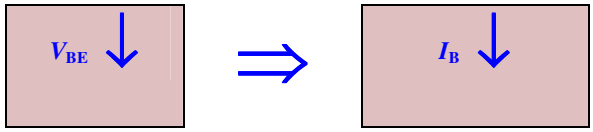
A modificação produzida em I_C aumenta a corrente I_E, visto que $I_E \approx I_C$, que por sua vez provoca um acréscimo na tensão $V_E = R_E I_E$.



Da **Eq.(6)** verifica-se que a tensão V_{BE} diminui com o aumento da tensão V_E, para um valor fixado da tensão V_B do divisor.



Com base na curva característica mostrada na **Fig.14**, essa diminuição na tensão V_{BE} provoca um decréscimo na corrente de base I_B.



A redução em I_B provoca uma diminuição na corrente I_C. Esse processo de compensação se repete até que a corrente de coletor atinja o valor estabelecido inicialmente. Dessa forma o circuito é praticamente insensível às variações de temperatura.

A **Fig.19** mostra a seqüência de eventos que compõem o processo de estabilidade térmica de um circuito transistorizado com polarização de base por divisor de tensão.

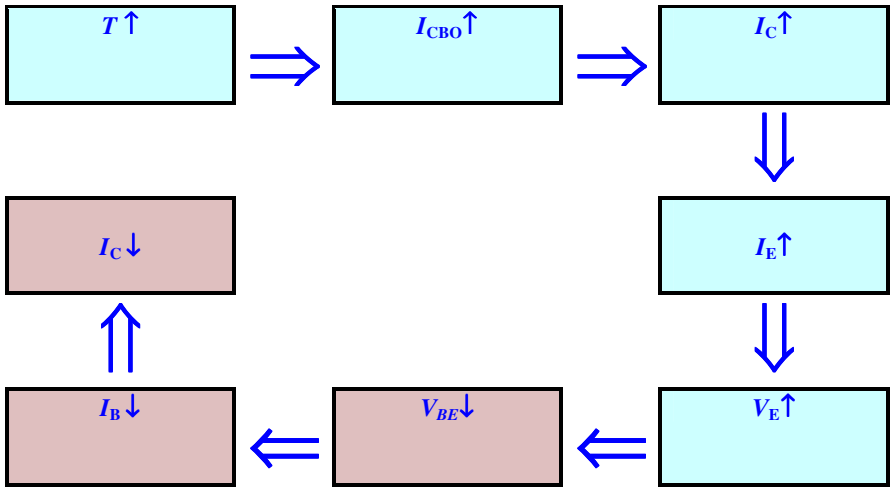


Fig.19 Seqüência de eventos que provocam a estabilização térmica de um circuito transistorizado com polarização de base por divisor de tensão.

QUESTIONÁRIO

1. Quais são os elementos básicos que compõem um circuito transistorizado com base polarizada por divisor de tensão?

2. Qual a finalidade do divisor de tensão nesses tipos de circuito?

3. Qual a finalidade do resistor R_E nesses circuitos?

4. Repita o **Exemplo 1** para o caso $I_C = 6$ mA.

5. Na análise de um circuito transistorizado polarizado por divisor de tensão:

   (a) quais são os parâmetros de entrada?

   (b) quais são os parâmetros da malha do coletor?

   (c) quais são os parâmetros de saída?

6. Qual a principal característica térmica de um circuito transistorizado polarizado por divisor de tensão?

7. Calcule o fator de estabilidade térmica de um circuito transistorizado polarizado por divisor de tensão com os seguintes parâmetros: $R_E = 100\ \Omega$, $R_{B1} = 8{,}5\ k\Omega$, $R_{B2} = 1{,}5\ k\Omega$, $\beta = 100$.

Regulação de tensão em fontes de alimentação

A necessidade de projetar e montar fontes reguladas de boa qualidade provém do fato de as fontes não reguladas nem sempre atenderem aos requisitos exigidos na maioria das aplicações. Existem fundamentalmente duas razões pelas quais as fontes não reguladas são inadequadas em certas aplicações:

Regulação pobre: Como resultado de uma regulação pobre, verifica-se uma variação na tensão de saída quando a carga é alterada. A influência de uma regulação pobre no desempenho de uma fonte *cc* pode ser observada através de dois gráficos: um correspondente a uma fonte ideal e o outro, a uma fonte real, conforme ilustrado na **Fig.1**.

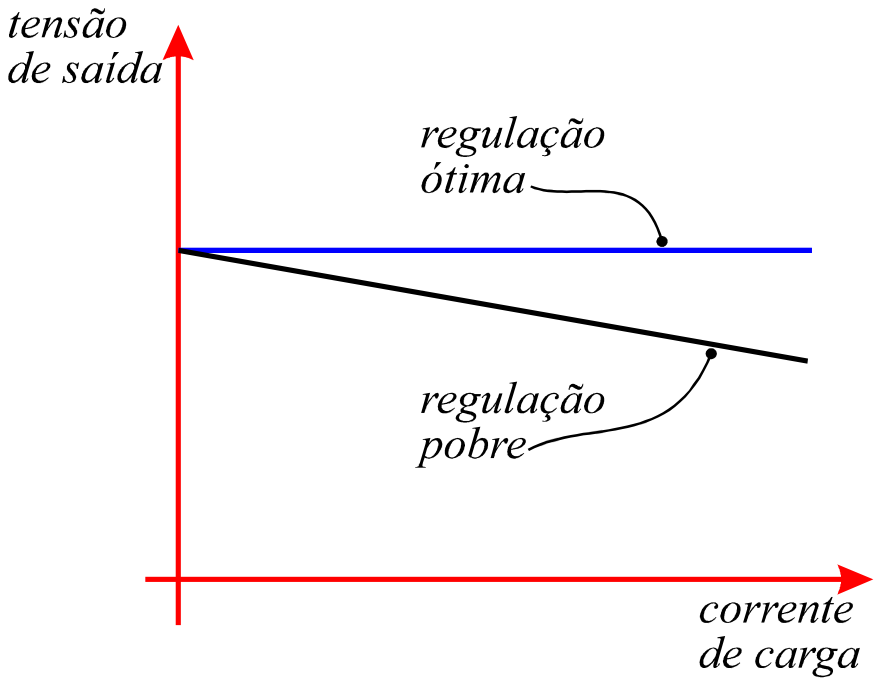


Fig.1 Dependência da tensão de saída com a corrente de carga para uma fonte ideal e uma fonte real.

Estabilização pobre: Nas fontes não reguladas, a tensão de saída acompanha as variações na tensão de entrada, conforme ilustrado na **Fig.2**.

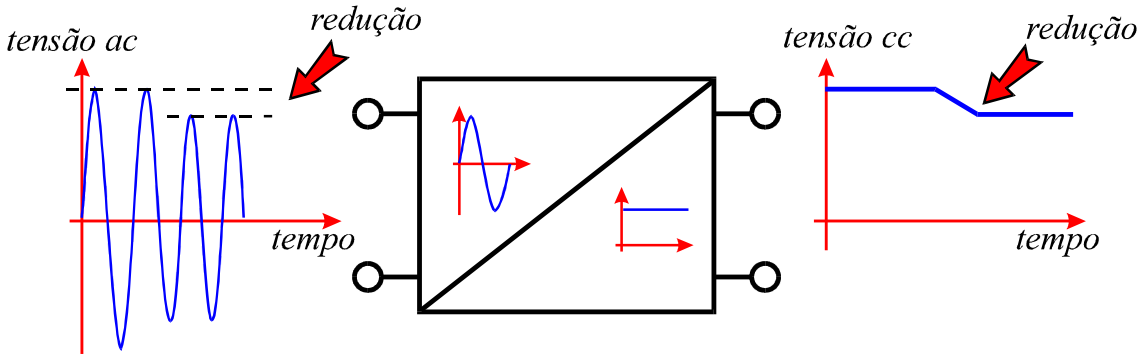


Fig.2 Redução na tensão de saída provocada por uma redução no nível de entrada.

A finalidade de um regulador de tensão é melhorar o desempenho das fontes de alimentação, fornecendo um valor preestabelecido de tensão na saída, independentemente das variações na corrente de carga ou no nível da tensão *ca*, como mostrado na **Fig.3**.

Fig.3 Efeito de um circuito regulador sobre a tensão de saída de uma fonte retificada.

É importante considerar que não existe um sistema regulador de tensão perfeito. As variações na tensão de entrada sempre provocam pequenas alterações na tensão de saída. Os sistemas reguladores devem funcionar de tal forma que a variação na tensão de saída seja a menor possível.

Circuitos reguladores

Os circuitos reguladores são classificados em dois grupos, segundo a posição do elemento regulador em relação à carga. Um dos grupos é denominado de **regulador paralelo**, pois o elemento regulador é disposto em paralelo com a carga, conforme ilustrado na **Fig.4**. Um exemplo típico de um circuito pertencente a esse grupo é o regulador a diodo Zener.

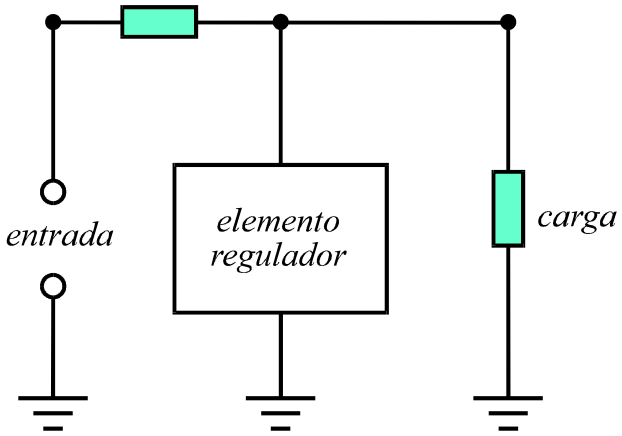


Fig.4 Modelo de um regulador paralelo.

O segundo grupo, denominado de **regulador série**, corresponde a uma configuração em que o elemento regulador fica disposto em série com a carga, como mostrado na **Fig.5**.

Como ilustrado na **Fig.5**, na regulação série, variações na tensão de entrada são transferidas para o elemento regulador, com a tensão de saída permanecendo praticamente constante.

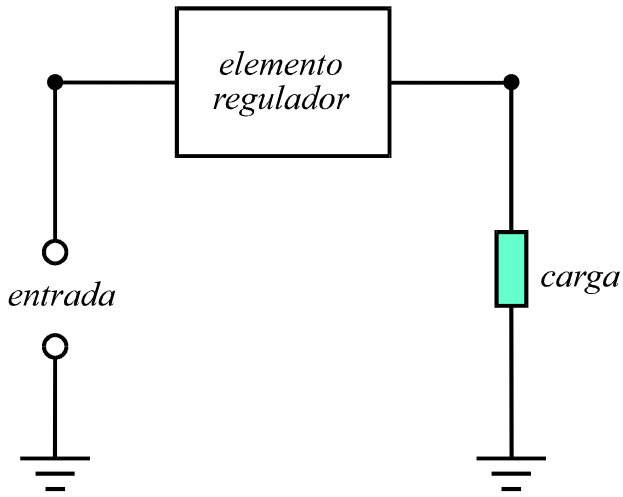


Fig.5 Modelo de um regulador série.

REGULAÇÃO SÉRIE COM TRANSISTOR

Os reguladores de tensão do tipo série com transistor são largamente empregados na alimentação de circuitos eletrônicos por apresentarem uma boa

capacidade de regulação. Na **Fig.6** está apresentado o modelo mais simples de um regulador série a transistor.

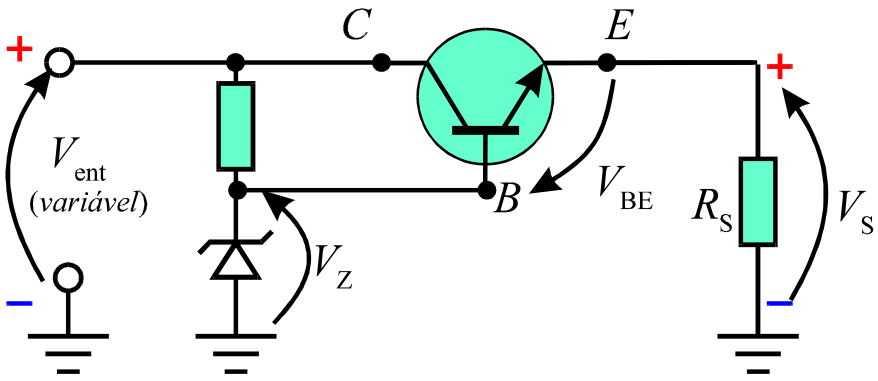


Fig.6 Modelo simples de um regulador série a transistor.

PRINCÍPIO DE FUNCIONAMENTO

O princípio de funcionamento do regulador série a transistor pode ser compreendido analisando-se as tensões nos vários elementos do circuito mostrado na **Fig.7**. Como pode ser aí observado, a associação diodo Zener/resistor, conectada à tensão de entrada, permite a obtenção de uma tensão constante V_Z independentemente das variações da tensão de entrada.

A tensão constante do diodo Zener, mostrado na **Fig.7**, é aplicada à base do transistor, ou seja, a tensão de base do transistor é dada por

$$V_B = V_Z \tag{1}$$

A tensão na carga é relacionada à tensão base-emissor e a tensão na base pela relação

$$V_S = V_Z - V_{BE} \tag{2}$$

Como mostrado na **Fig.7**, a diferença entre a tensão de entrada e a tensão na carga fica aplicada entre os terminais do coletor e do emissor, ou equivalentemente,

$$V_S = V_{ent} - V_{CE} \tag{3}$$

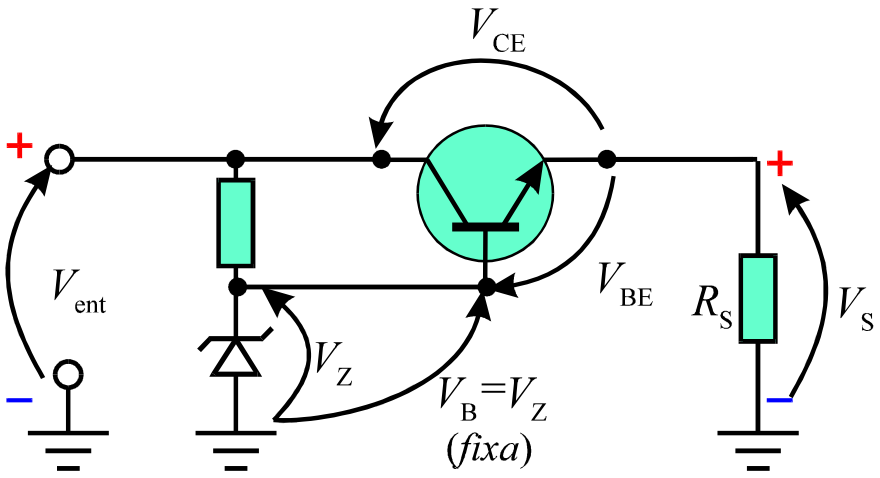


Fig.7 Tensões no regulador série a transistor.

ESTABILIZAÇÃO

No regulador série a transistor, a tensão aplicada à base do transistor corresponde à tensão Zener e pode ser considerada constante. Nessas condições, a tensão na carga também se mantém constante com um valor de 0,2 a 0,7 V inferior à tensão Zener.

Como ilustrado na **Fig.8** as variações na tensão de entrada são assimiladas pelo transistor através de modificações na tensão coletor-emissor. Como pode ser aí observado, a tensão de entrada é sempre superior à tensão de saída. Essa condição é necessária pois garante que a tensão coletor-emissor do transistor possa variar sem alterar a tensão de saída do circuito. Em geral, a tensão de entrada é aproximadamente 50% superior à tensão regulada na saída.

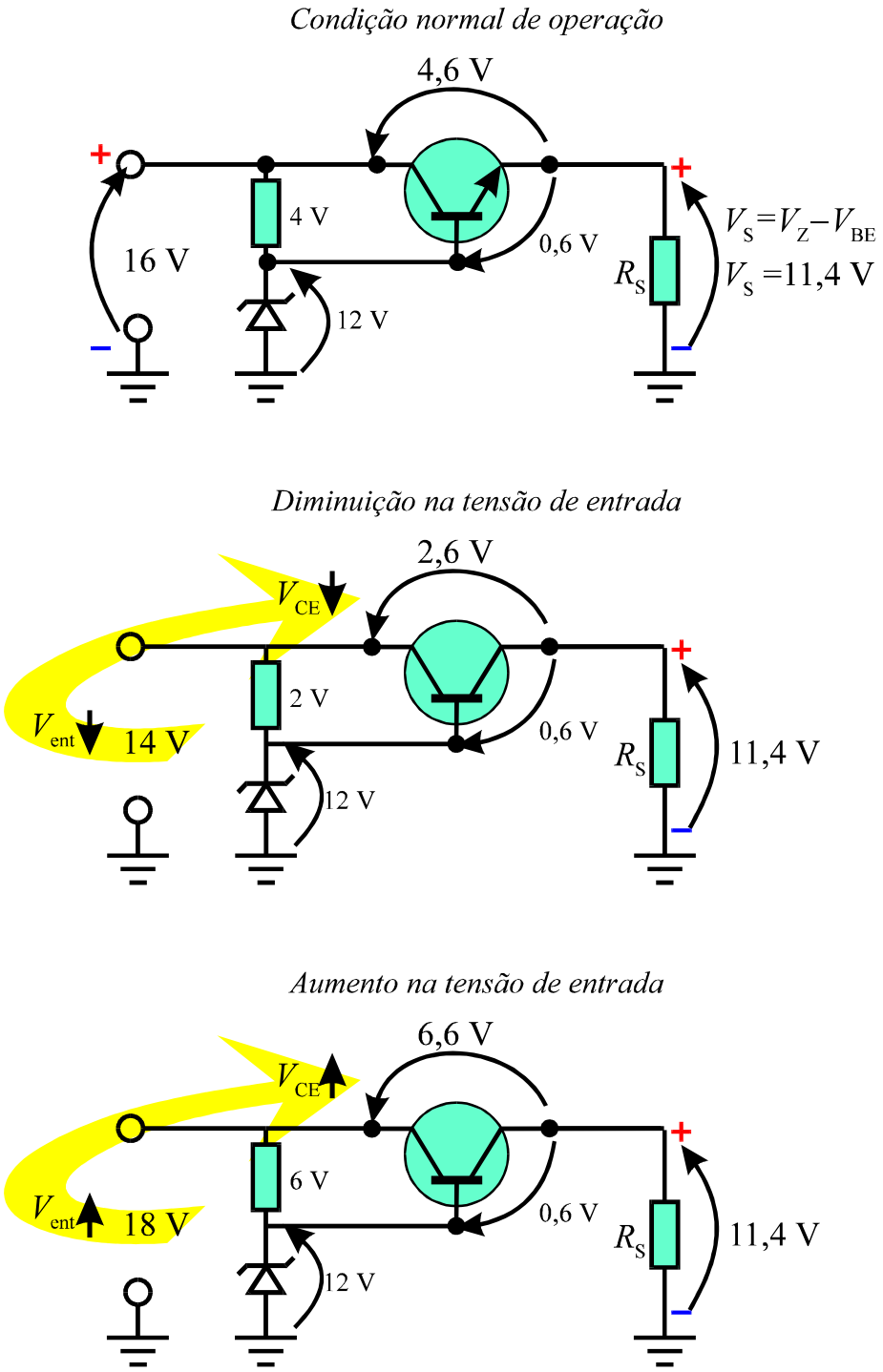


Fig.8 Exemplo ilustrando as modificações nas tensões no regulador decorrentes de variações na tensão de entrada.

REGULAÇÃO

A observação do comportamento das correntes do circuito permite analisar a forma como o regulador reage às variações na corrente de carga.

As correntes do circuito regulador estão mostradas na **Fig.9**, onde se considera que a corrente de carga esteja inicialmente em um valor I_S. Considera-se que a corrente de coletor seja igual à corrente de carga, devido à aproximação

$$I_S = I_E \approx I_C$$

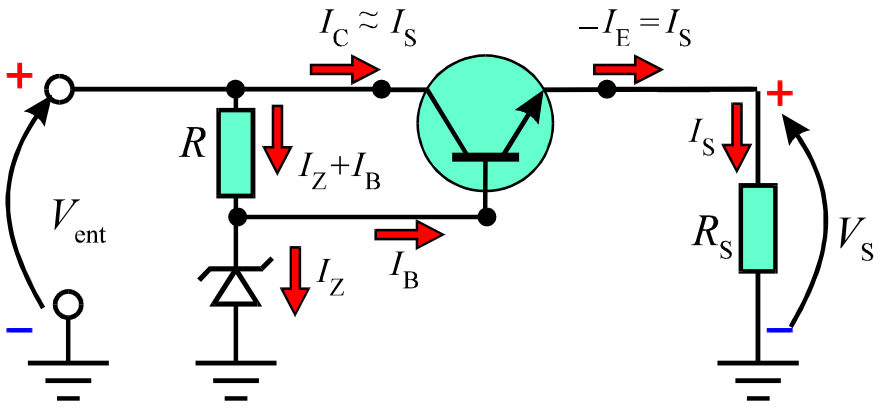
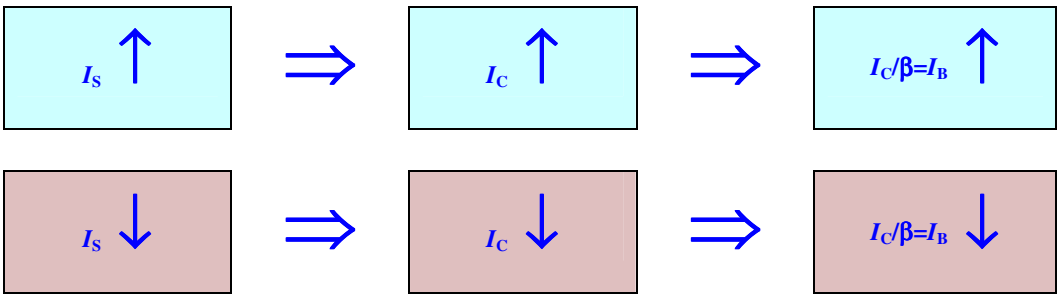


Fig.9 Correntes no regulador série a transistor.

Como se pode observar na **Fig.9**, a corrente de base necessária para que o transistor forneça a corrente de carga é obtida da combinação resistor/diodo Zener. Qualquer modificação no valor da carga altera a corrente de coletor o que produz uma variação na corrente de base na mesma proporção.



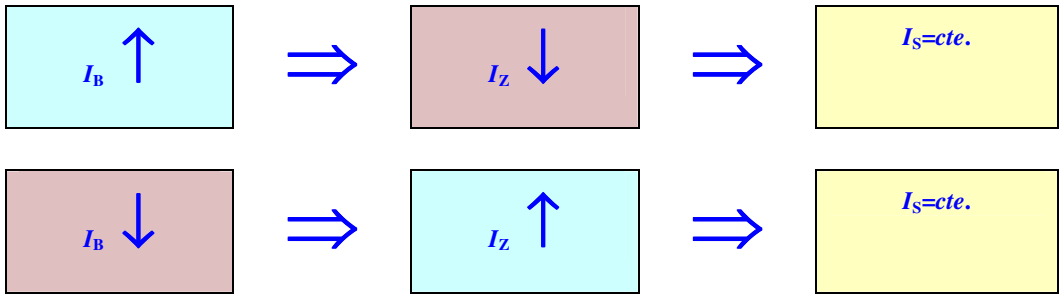
Fixando-se o valor da tensão de entrada V_{ent}, a corrente no resistor R da **Fig.9**

$$I_R = \frac{V_{ent} - V_Z}{R} \qquad (4)$$

permanece fixa, devido ao valor constante da tensão V_Z. Da **Fig.9** tem-se que

$$I_R = I_B + I_Z \qquad (5)$$

e as variações em I_B e I_Z ocorrem em sentidos opostos de forma a manter I_R no seu valor constante.



Dessa forma, cabe ao diodo Zener liberar mais ou menos corrente para a base do transistor de forma a manter a corrente de carga constante.

Verifica-se que no regulador série, a condição fundamental para manter a tensão de saída constante é o efeito regulador do diodo Zener. A tensão sobre o diodo deve manter-se no valor V_Z independentemente de variações na carga ou na tensão de entrada.

DIODO COMPENSADOR

A tensão de saída no regulador série pode ser obtida da **Eq.(2)**, que está reproduzida a seguir:

$$V_S = V_Z - V_{BE} \qquad (2)$$

A **Eq.(2)** mostra que a tensão de saída é sempre inferior à tensão Zener por uma quantidade igual à tensão base-emissor. Para compensar esse decréscimo na tensão de saída, é prática comum adicionar um **diodo**

compensador, diretamente polarizado, em série com o diodo Zener, como mostrado na **Fig.10**.

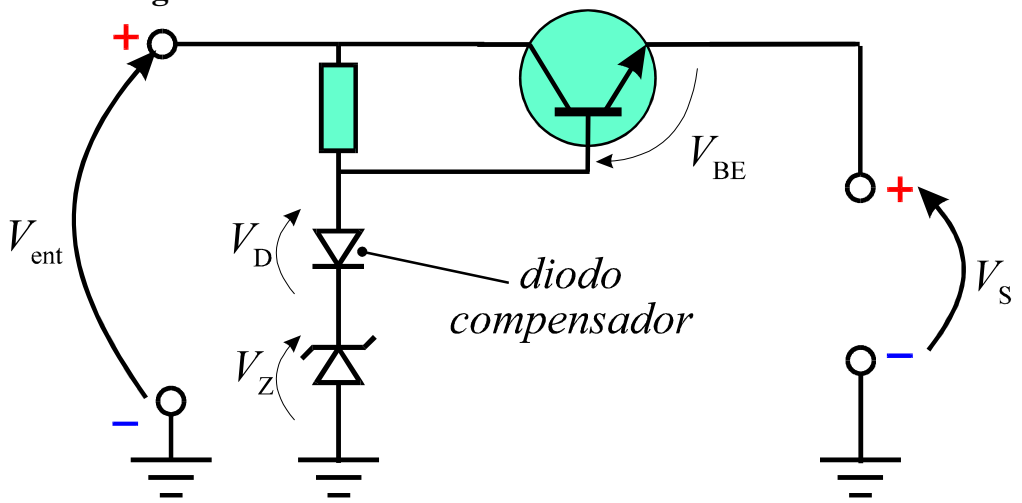


Fig.10 Regulador série com diodo compensador.

Com a adição do diodo, a tensão aplicada à base do transistor torna-se

$$V_B = V_Z + V_D \tag{6}$$

onde V_D é a queda de tensão no diodo diretamente polarizado. A tensão de saída nessa nova configuração torna-se

$$V_S = V_Z + V_D - V_{BE} \tag{7}$$

Sendo o diodo constituído do mesmo semicondutor utilizado na fabricação do transistor, tem-se que

$$V_D - V_{BE} = 0$$

e a **Eq.(7)** fornece

$$V_S = V_Z \tag{8}$$

QUESTIONÁRIO

1. Qual a principal finalidade de um regulador em uma fonte de alimentação?

2. Que componente pode ser empregado para se fazer um regulador paralelo?

3. No regulador série transistorizado como se comporta a corrente no diodo Zener perante variações na corrente de carga?

4. Qual a função do diodo compensador em um regulador série transistorizado?

5. Qual a finalidade dos dissipadores de calor acoplados a componentes semicondutores?

6. Cite cinco providências que devem ser tomadas para otimizar a transferência de calor entre um componente semicondutor e o ambiente externo.

Circuitos comparadores transistorizados

Os comparadores são circuitos eletrônicos que recebem uma amostra de sinal, comparam essa amostra com um valor de referência e produzem, na sua saída, um sinal proporcional à diferença entre o sinal de amostra e o sinal de referência, conforme ilustrado na **Fig.1**.

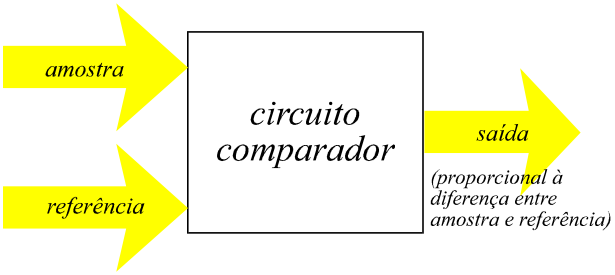


Fig.1 Modelo simplificado de um circuito comparador.

Os circuitos comparadores são muito utilizados em fontes de alimentação.

ELEMENTOS DO CIRCUITO COMPARADOR

Um circuito comparador pode ser implementado com o uso de um transistor ligado na configuração emissor comum, conforme mostrado na **Fig.2**.

O **sinal de referência** necessário para o funcionamento do circuito comparador consiste em uma fonte de tensão constante.

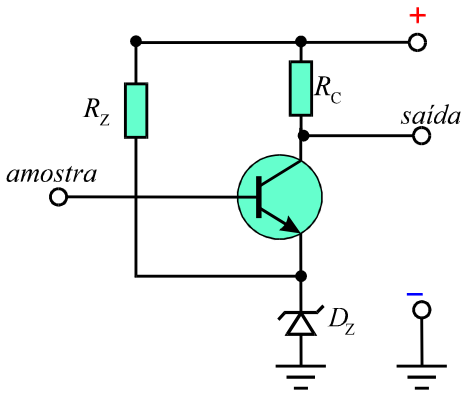


Fig.2 Circuito comparador transistorizado.

Como mostrado na **Fig.3**, o diodo Zener fornece uma tensão constante ao emissor do transistor. A tensão do emissor naquela configuração corresponde ao sinal de referência do circuito.

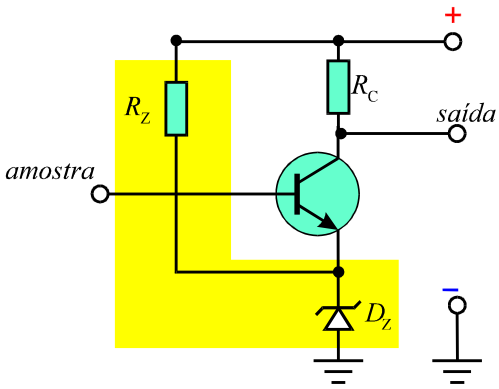


Fig.3 A região delimitada do circuito fornece a referência do comparador.

A **amostra** é geralmente fornecida ao circuito comparador por um divisor de tensão resistivo, como indicado na **Fig.4**.

Pela própria característica de funcionamento do divisor de tensão, a amostra é uma réplica da forma de onda do sinal.

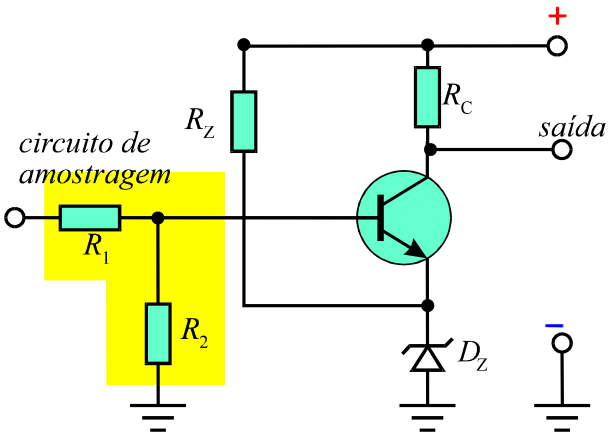


Fig.4 A região delimitada do circuito fornece a amostra do sinal.

PRINCÍPIO DE FUNCIONAMENTO

A operação do circuito comparador baseia-se na variação da tensão base-emissor do transistor provocada pela variação do sinal de amostra.

No circuito da **Fig.5**, a tensão do emissor tem sempre o valor de referência fixado pelo diodo Zener, de forma que a tensão base-emissor do transistor

$$V_{BE} = V_{am} - V_Z \qquad (1)$$

dependa apenas da tensão aplicada à base, esta última representando o sinal de amostra.

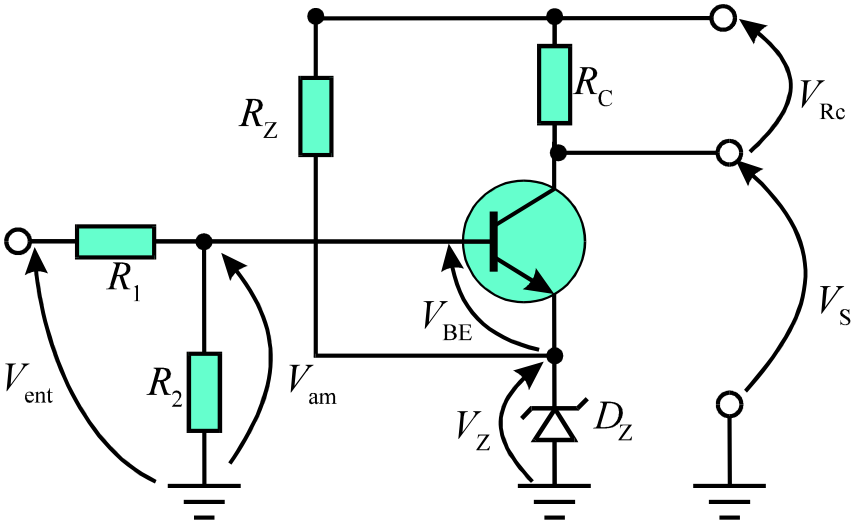
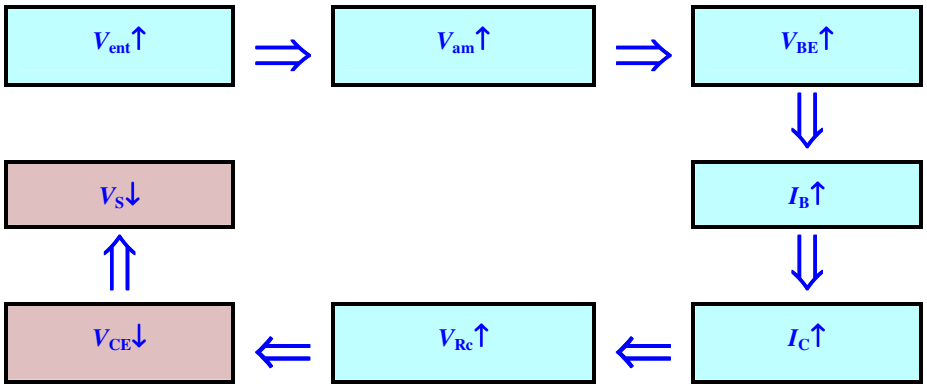


Fig.5 Parâmetros elétricos do circuito comparador.

A tensão na saída do circuito comparador V_S depende da tensão base-emissor do transistor. Se a tensão no ponto onde é feita a tomada da amostra sofre, por exemplo, um pequeno aumento, ocorre a seguinte seqüência de eventos no comparador:



Devido ao alto ganho do transistor, uma pequena elevação na amostra do sinal provoca uma grande redução na tensão de saída do circuito.

Se por outro lado, a amostra do sinal sofre uma pequena redução, isso provoca um grande aumento na tensão de saída do circuito.

Conclui-se portanto que o circuito comparador, além de detectar a variação na amostra do sinal, fornece na saída uma versão **amplificada invertida**, proporcional àquela variação.

COMPARADOR DE ATUAÇÃO INVERSA OU DIRETA

Um circuito comparador pode ser classificado como sendo de atuação direta ou inversa, dependendo da forma como o sinal de saída se comporta em relação ao sinal amostrado.

COMPARADOR DE ATUAÇÃO INVERSA

Um circuito comparador pode ser classificado como de **atuação inversa** quando o sinal de saída varia em sentido oposto à variação do sinal amostrado. Os circuitos comparadores compostos por apenas um transistor são sempre de atuação inversa, como indicado na **Fig.6**.

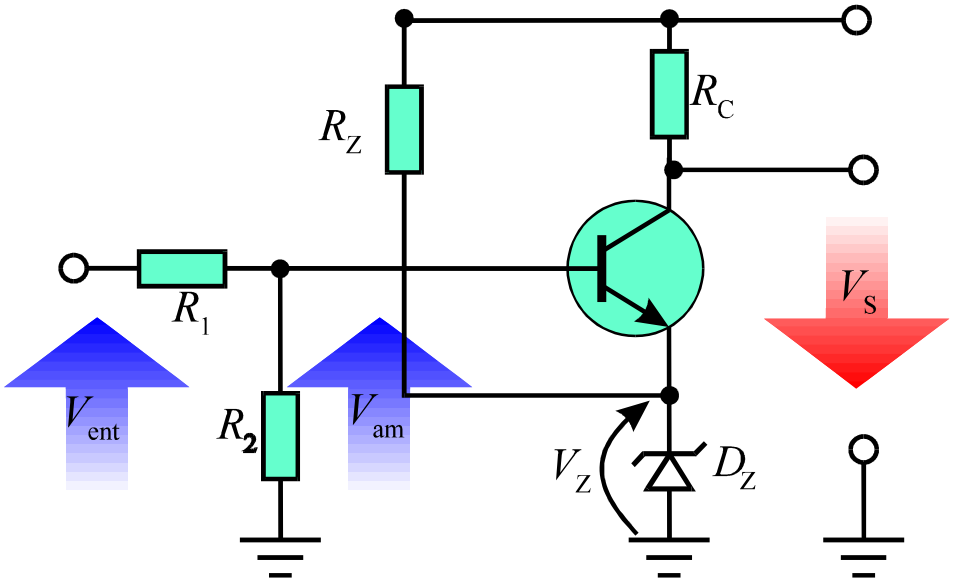


Fig.6 Comparador de atuação inversa.

COMPARADOR DE ATUAÇÃO DIRETA

O comparador de atuação direta fornece um sinal de saída que varia de forma proporcional e no mesmo sentido de variação da amostra do sinal. Esses comparadores são constituídos, normalmente, por circuitos mais complexos. Um dos mais simples comparadores de atuação direta é mostrado na **Fig.7**.

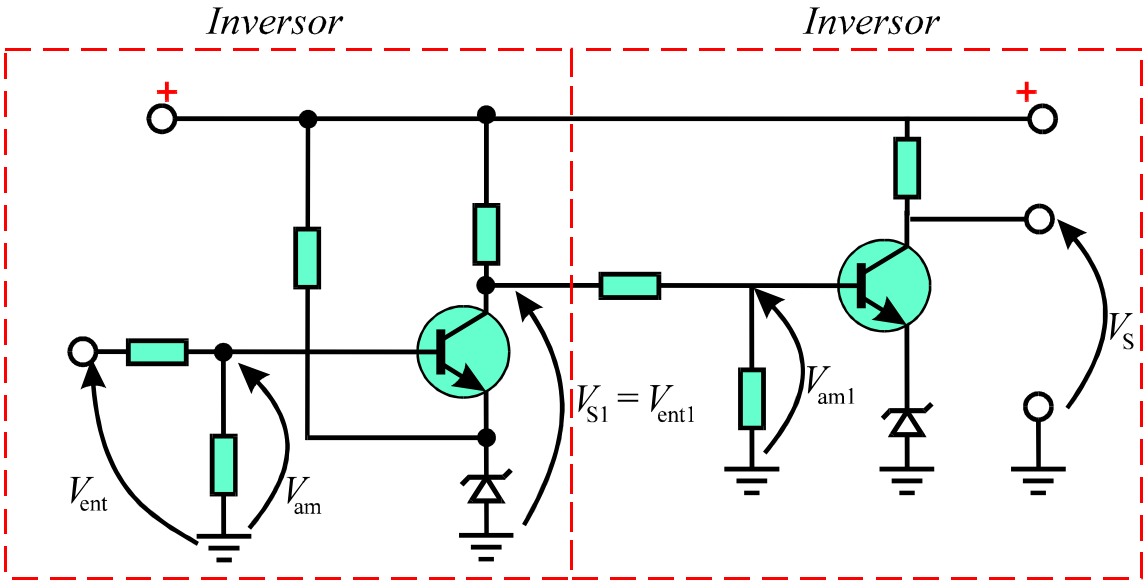


Fig.7 Circuito comparador de atuação direta empregando dois transistores.

O comparador mostrado na **Fig.7** é composto de dois comparadores de atuação inversa, configurados em cascata, de forma que a amostra do sinal V_{am} sofre duas inversões sucessivas para produzir na saída um sinal V_S que varia na **mesma proporção e no mesmo sentido** de variação do sinal de entrada V_{ent}.

O diagrama mostrado na **Fig.8** mostra o princípio de funcionamento do comparador de atuação direta submetido a um aumento no sinal de entrada.

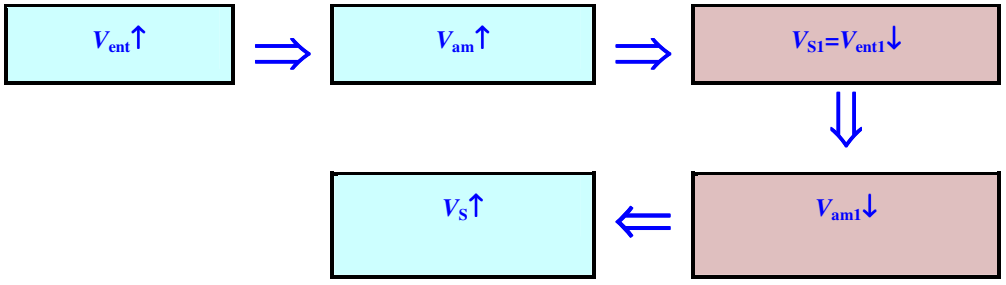


Fig.8 Atuação do comparador da **Fig.7** submetido a um aumento do sinal de entrada.

QUESTIONÁRIO

1. O que é um circuito comparador?

2. O que são comparadores de atuação inversa e direta?

Fonte regulada com comparador

A fonte regulada com comparador é um circuito eletrônico destinado a fornecer um valor de tensão contínua constante na saída, quando a corrente de carga e a tensão de entrada variarem entre valores limites preestabelecidos. Uma representação simplificada de uma fonte regulada com comparador está mostrada na **Fig.1**.

Fig.1 Bloco representativo da função de uma fonte regulada.

A fonte regulada com comparador é uma versão mais elaborada dos circuitos reguladores convencionais, sendo utilizada para alimentação de equipamentos que demandem uma alta estabilidade nas tensões de operação.

DIAGRAMA DE BLOCOS

A **Fig.2** mostra o diagrama de blocos completo de uma fonte regulada com comparador.

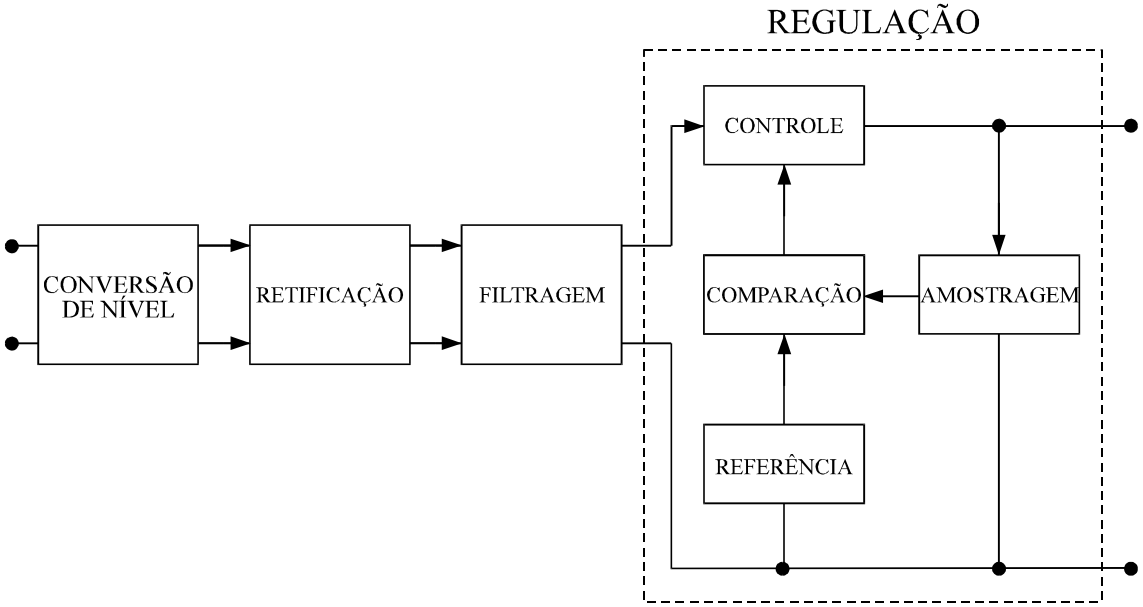


Fig.2 Diagrama de blocos de uma fonte regulada com comparador.

Os três primeiros blocos mostrados na **Fig.2** representam a transformação da tensão alternada da rede em tensão contínua filtrada, e desempenham as seguintes funções:

Conversão de nível: Esse bloco é utilizado para a obtenção do nível de tensão alternada necessário na retificação, a partir das tensões padronizadas das redes elétricas (110V, 220V).

Retificação: Esse bloco faz a transformação de tensão alternada em contínua pulsada. Esse processo é executado com o emprego de diodos, ligados de forma a fornecer uma retificação de meia onda ou de onda completa.

Filtragem: Esse bloco tem por objetivo aproximar a forma de tensão, na saída da retificação, de uma tensão contínua pura.

Os blocos restantes na **Fig.2** compõem o módulo **regulação** e desempenham as seguintes funções:
Referência: Esse bloco representa o componente ou circuito que tem por finalidade fornecer a tensão de referência necessária para o funcionamento do comparador.

Amostragem: A finalidade desse bloco é fornecer uma parcela da tensão de saída ao comparador.

Comparação: Esse bloco compara as tensões de amostra e referência, fornecendo na saída uma tensão proporcional à diferença entre aqueles dois sinais. O circuito comparador atua também como amplificador da diferença entre as tensões da amostra e da referência.

Controle: Representa o transistor regulador, que recebe na base a tensão de saída do comparador e realiza a correção na tensão de saída da fonte.

A compreensão da função desempenhada por cada bloco, bem como a identificação de seus componentes é muito importante, pois facilita a manutenção e reparo da fonte regulada.

DIAGRAMA DE CIRCUITO

A **Fig.3** apresenta o diagrama de circuito correspondente a fonte regulada com comparador.

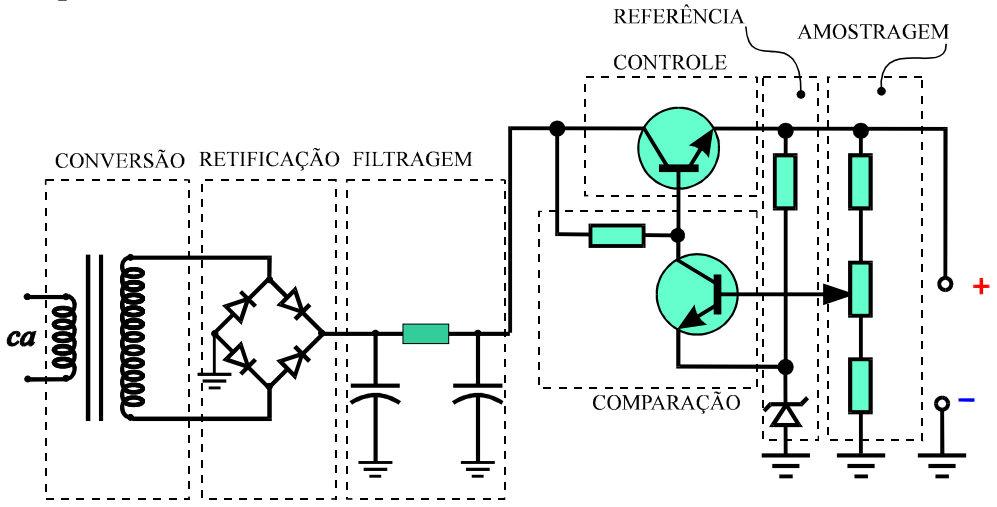


Fig.3 Circuito de uma fonte regulada com comparador.

As funções referentes a **amostragem**, **referência** e **controle** identificadas no diagrama de circuito da **Fig.3** são analisadas a seguir.

AMOSTRAGEM

Em um circuito de fonte de alimentação, a tensão definida como **tensão de saída** é a tensão *cc* fornecida pela fonte, conforme ilustrado na **Fig.4**.

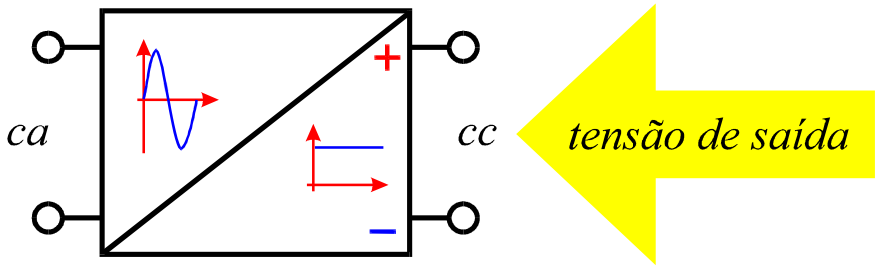


Fig.4 Definição da tensão de saída em uma fonte de alimentação *cc*.

Para obter informação do comportamento da tensão de saída é necessária a obtenção de uma **amostra** que represente, com fidelidade, possíveis variações que ocorram na saída. Nas fontes de alimentação utiliza-se um divisor de tensão para a obtenção da amostra, conforme ilustrado na **Fig.5**.

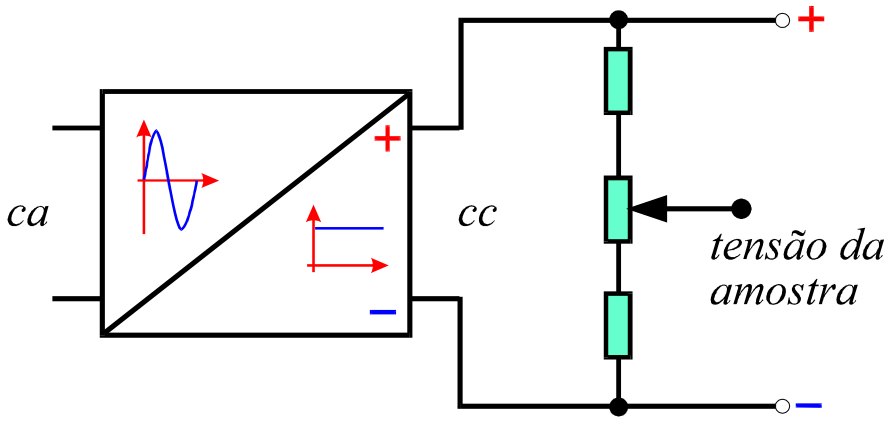


Fig.5 Divisor de tensão para obtenção de uma amostra da tensão de saída.

Como em muitas ocasiões é necessário ajustar o nível da tensão da amostra, os divisores de tensão usualmente dispõem de um potenciômetro ou *trimpot*, como se pode observar na **Fig.5**.

REFERÊNCIA

A **referência** consiste em uma tensão de valor constante, que independe das variações na corrente de carga ou no nível da tensão de entrada. Essa função pode ser obtida com o uso de um diodo Zener que fornece uma tensão fixa de

referência. A **Fig.6** mostra duas configurações que possibilitam a obtenção da tensão de referência.

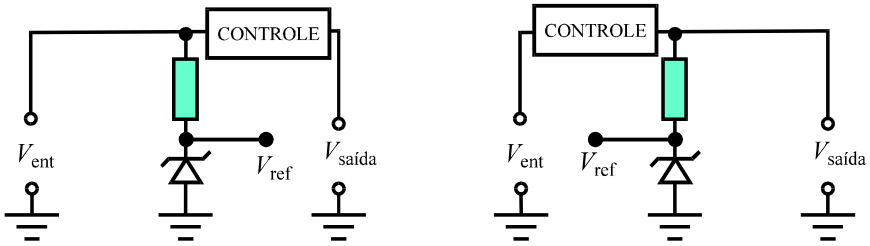


Fig.6 Dois arranjos possíveis para obtenção da tensão de referência.

COMPARAÇÃO

No circuito compondo a fonte de alimentação, o bloco do **circuito comparador** é configurado como mostrado na **Fig.7**.

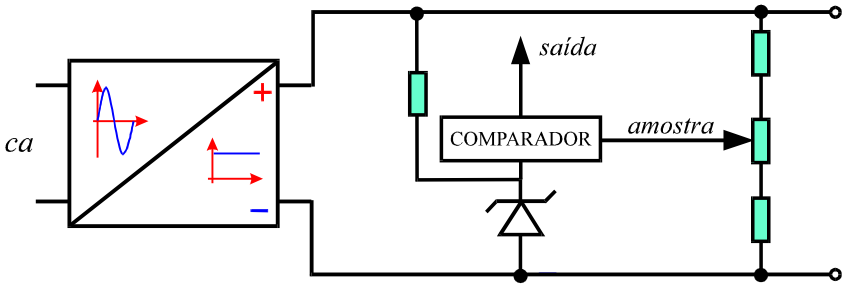


Fig.7 Configuração do circuito comparador na fonte de alimentação.

A função de comparação pode ser executada por apenas um transistor ou por circuitos mais elaborados. Quando apenas um transistor é empregado como comparador, a tensão de referência é aplicada ao emissor e a tensão da amostra é aplicada à base, como mostrado na **Fig.8**.

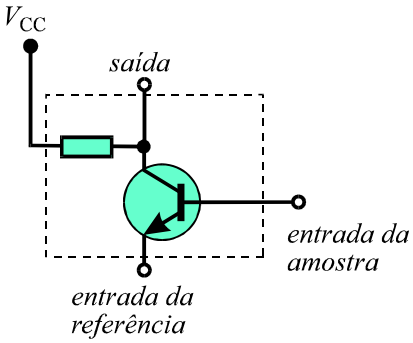


Fig.8 Circuito para a comparação entre amostra e referência.

Na configuração mostrada na **Fig.8**, a corrente drenada pelo coletor do transistor comparador depende da diferença entre as tensões da amostra e do emissor. Essa diferença corresponde à tensão V_{BE} do transistor.

CONTROLE

O elemento de **controle** da fonte de alimentação interpreta o sinal proveniente do comparador e efetua a correção de forma a manter a tensão de saída constante.

A **Fig.9** mostra os componentes do bloco de controle. O transistor de controle sofre variações na tensão V_{CE} entre coletor e emissor de forma a manter a tensão de saída sempre constante.

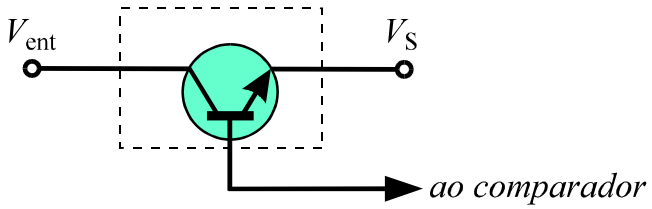


Fig.9 Porção de controle do circuito comparador.

PRINCÍPIO DE FUNCIONAMENTO DO CIRCUITO REGULADOR

O princípio de funcionamento do circuito regulador pode ser analisado sob dois aspectos distintos:

- Funcionamento com variação na tensão de entrada.
- Funcionamento com variação na corrente de carga.

VARIAÇÃO NA TENSÃO DE ENTRADA

Os efeitos decorrentes de variações na tensão de entrada podem ser analisados tomando-se como condição inicial os parâmetros elétricos definidos na **Fig.10**.

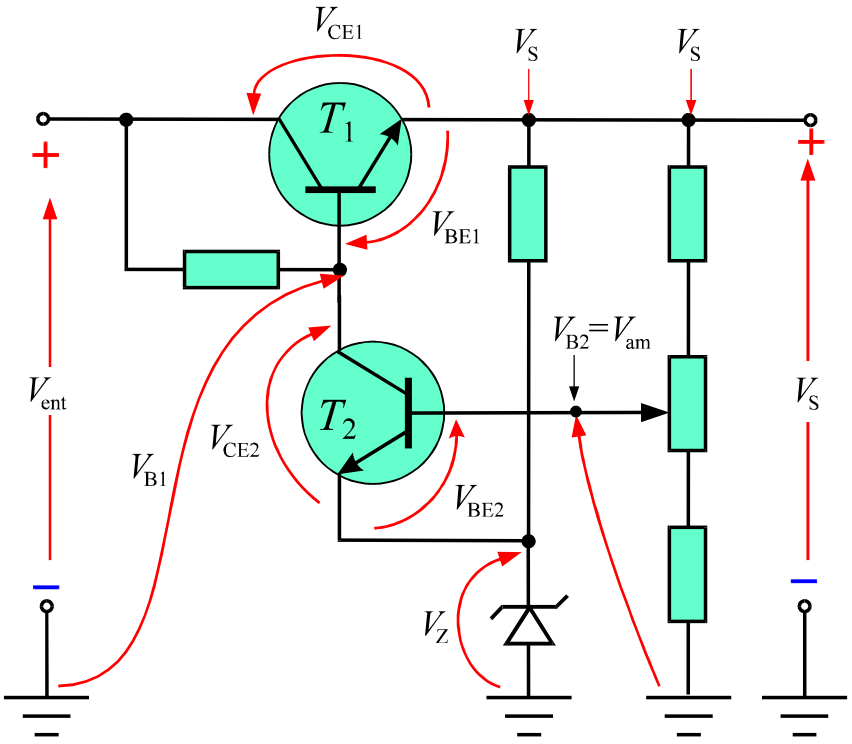


Fig.10 Bloco regulador da fonte *cc* e parâmetros elétricos correspondentes.

Quando ocorre um aumento na tensão de entrada V_{ent}, a tensão V_{B1}, na base do transistor T_1, tende a se elevar momentaneamente, fazendo que a tensão de saída V_S também aumente, como indicado na **Fig.11**.

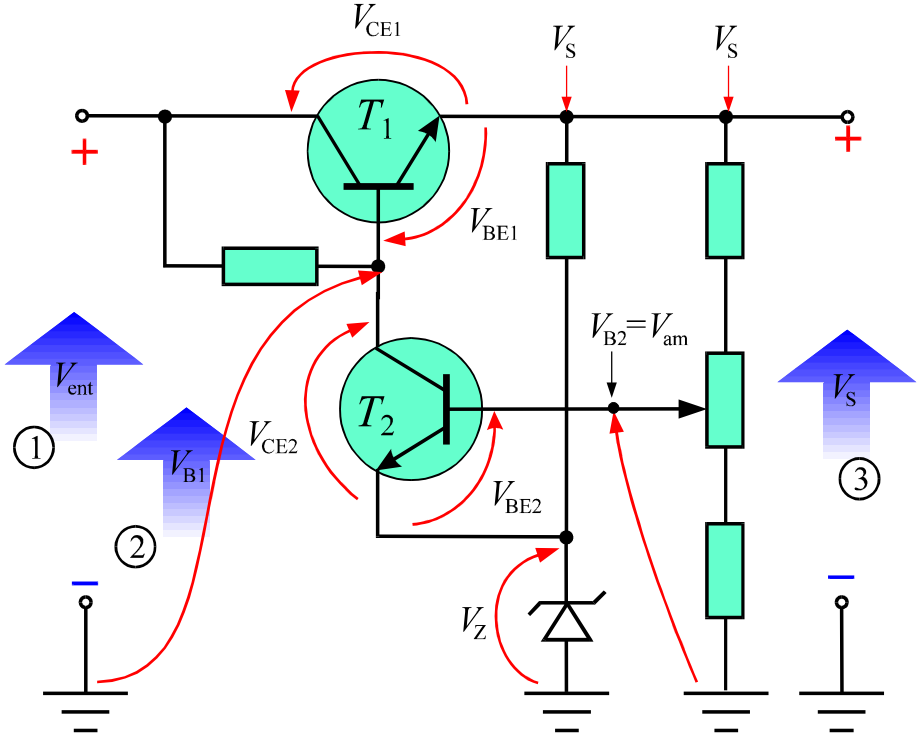


Fig.11 Efeito produzido por um aumento momentâneo na tensão de entrada.

Entretanto, a elevação na tensão de saída faz que a tensão V_{B2}, fornecida à base de T_2 pelo circuito de amostragem se eleve, resultando em uma elevação da tensão V_{BE2} do transistor T_2, como mostrado na **Fig.12**.

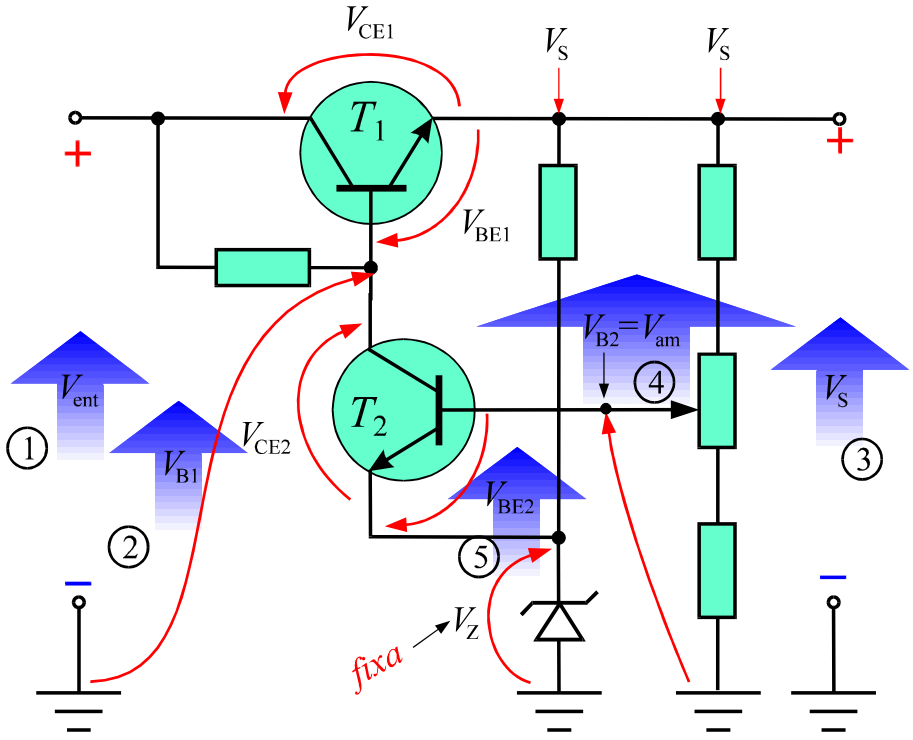


Fig.12 Aumento produzido na base do transistor T_2 devido ao aumento na tensão de saída.

O valor mais elevado da tensão V_{BE2} provoca um aumento na corrente de base do transistor T_2 e conseqüentemente ocorre um aumento na corrente drenada pelo coletor daquele transistor. Essa seqüência de eventos está representada no diagrama a seguir:

$$V_{B2}\uparrow \Rightarrow V_{BE2}\uparrow \Rightarrow I_{C2}\uparrow$$

Com o aumento na corrente I_{C2}, a tensão V_{CE2} que havia aumentado, agora diminui fazendo que a tensão na base do transistor T_1 retorne a um valor bem próximo do inicial, conforme indicado na **Fig.13**.

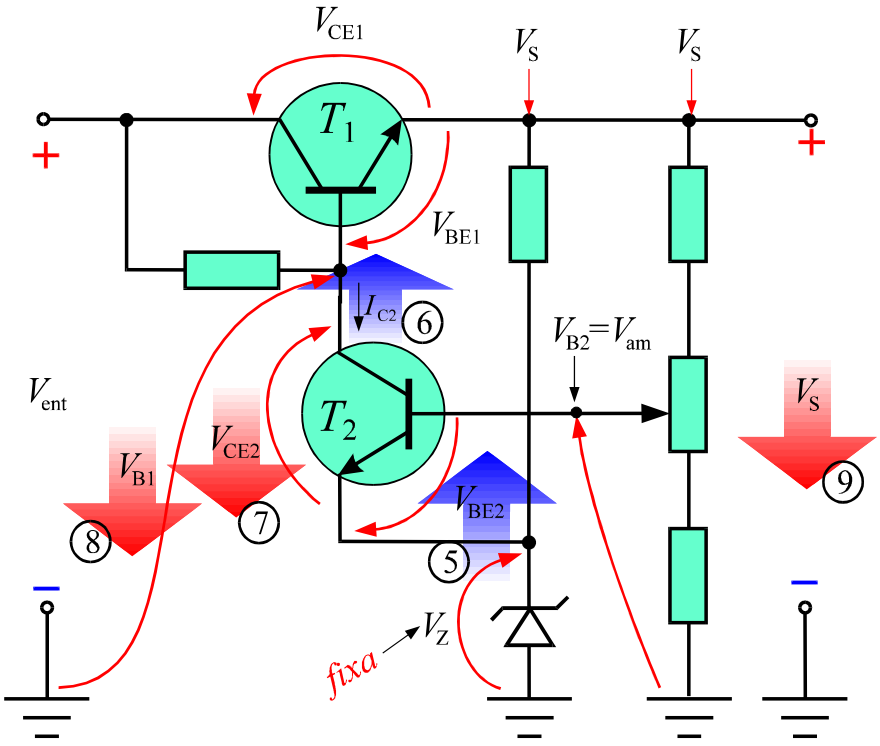


Fig.13 Efeito final produzido na tensão de saída após um aumento na tensão de entrada.

Todo o processo ocorrido após o aumento na tensão de entrada está sumarizado no diagrama de blocos mostrado na **Fig.14**.

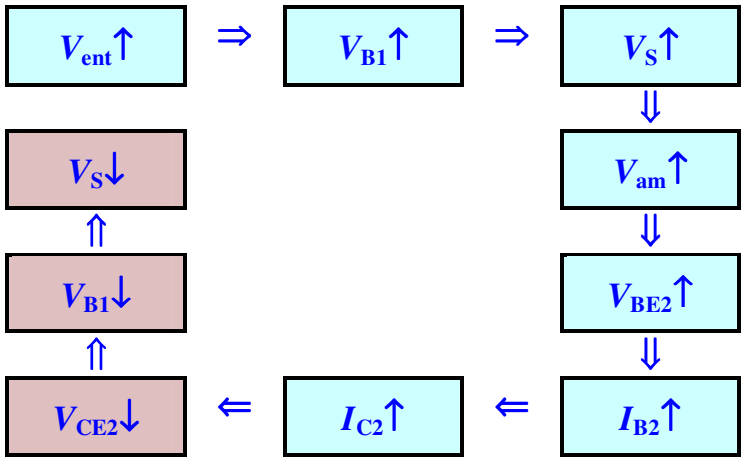


Fig.14 Diagrama de blocos representativo da seqüência de eventos decorrentes de um aumento na tensão de entrada do estágio regulador.

Se, por outro lado, a tensão de entrada diminui, o comportamento do circuito segue a seqüência de eventos mostrada na **Fig.15**.

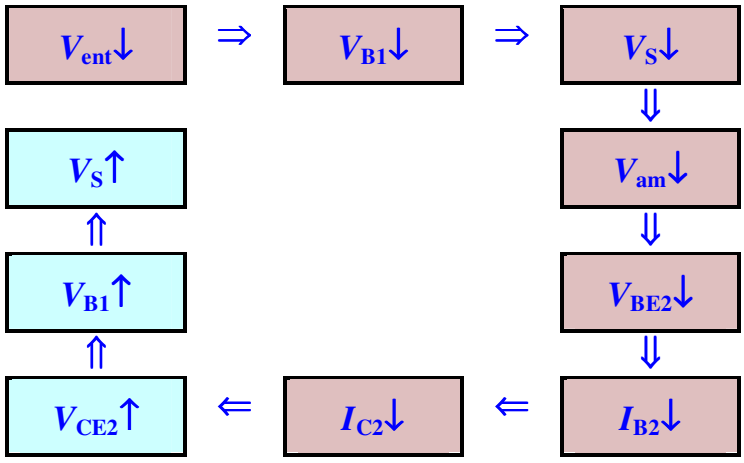


Fig.15 Diagrama de blocos representativo da seqüência de eventos decorrentes de uma diminuição na tensão de entrada do estágio regulador.

VARIAÇÃO NA CORRENTE DE CARGA

Os efeitos decorrentes de variações na corrente de carga podem ser analisados tomando-se como condição inicial os parâmetros elétricos definidos na **Fig.16**.

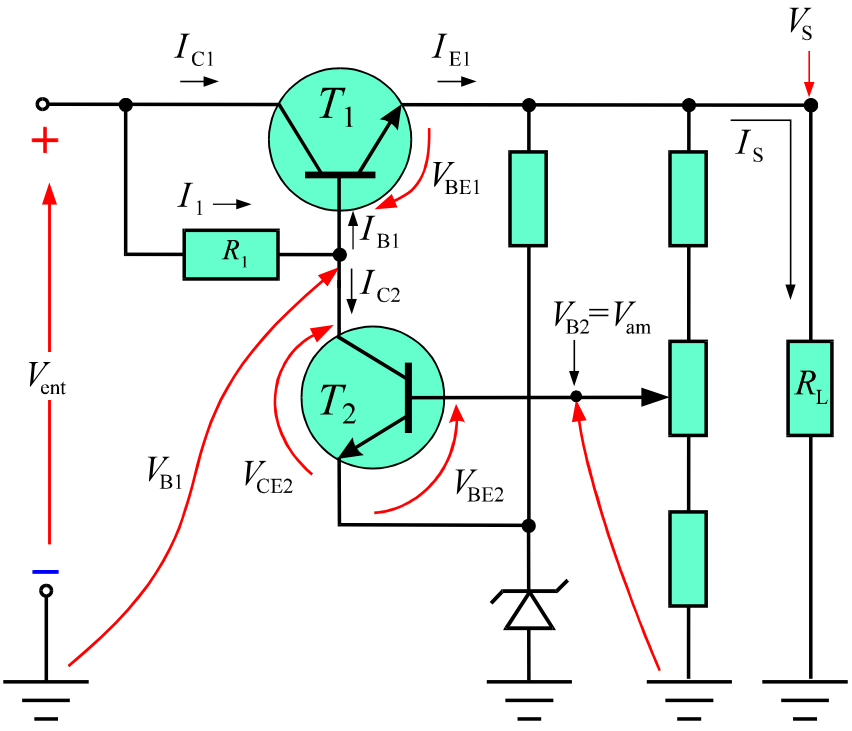


Fig.16 Bloco regulador da fonte *cc* e parâmetros elétricos correspondentes.

Na análise do comportamento do circuito, mostrado na **Fig.16**, perante variações na corrente de carga, vale observar o seguinte aspecto:

Qualquer acréscimo na corrente I_{C2} provoca um decréscimo na corrente I_{B1} e vice-versa.

Isso é conseqüência do fato de um aumento na corrente I_{C2} provocar uma diminuição na tensão V_{CE2} indicada na **Fig.16**. Isso reduz a tensão V_{B1}, e por conseguinte a tensão V_{BE1}. O efeito resultante é portanto uma redução na corrente I_{B1}.

A partir dessas considerações, o comportamento do circuito regulador pode ser analisado admitindo-se inicialmente uma diminuição no valor da resistência de carga. Isso produz uma diminuição momentânea na tensão V_S. Como $V_S = V_{B2}$, a tensão V_{BE2} tende a diminuir, devido ao valor fixo da tensão no diodo Zener, conforme ilustrado na **Fig.17**.

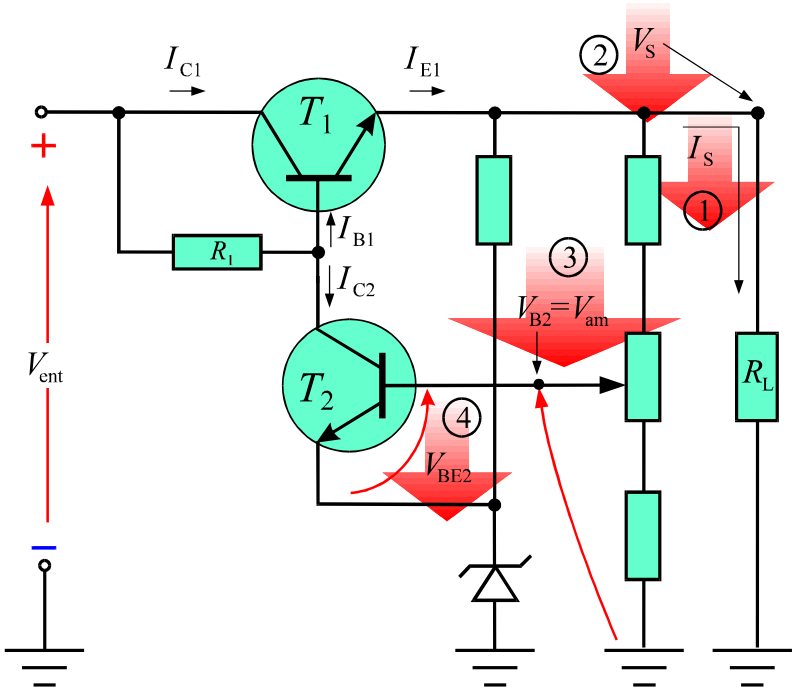


Fig.17 Efeito sobre o transistor T_2 produzido por uma diminuição na corrente de carga.

A diminuição na tensão V_{BE2} provoca um decréscimo na corrente I_{B2} fazendo que a corrente I_{C2}, indicada na **Fig.17**, também diminua. Como observado anteriormente, a diminuição em I_{C2} deve ser balanceada por um aumento na corrente I_{B1} , injetada na base do transistor T_1, como indicado na **Fig.18**.

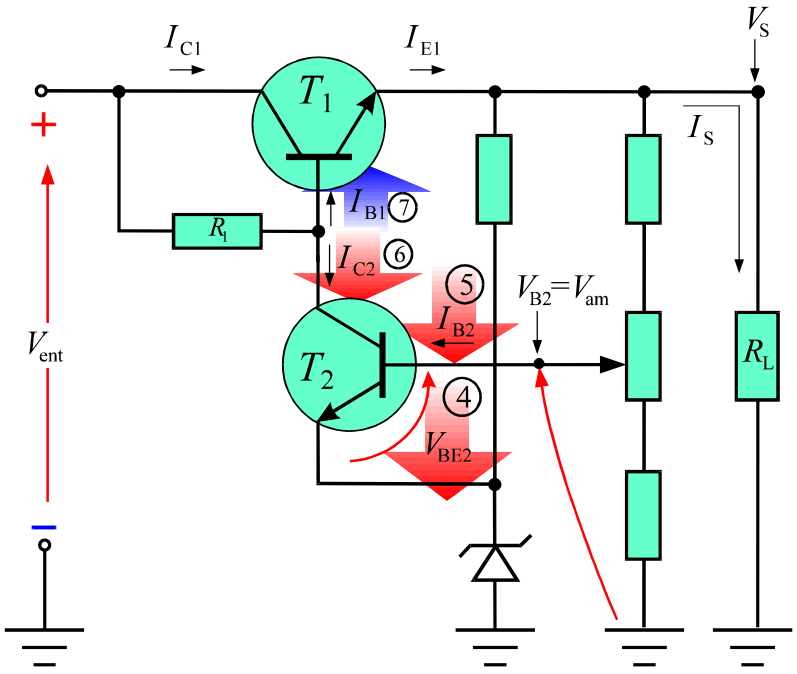


Fig.18 Efeito produzido sobre as correntes no circuito após a diminuição da corrente de carga.

Com o acréscimo da corrente I_{B1} aumenta também a corrente de coletor I_{C1} no transistor T_1. Esse aumento provoca por sua vez um aumento na corrente de carga, elevando portanto a tensão de saída de volta para seu valor nominal, como ilustrado na **Fig.19**.

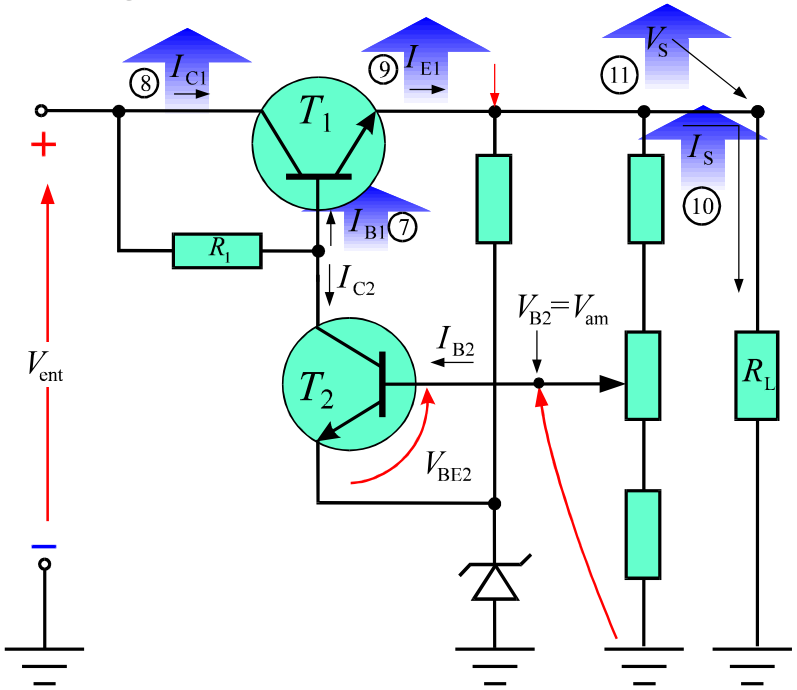


Fig.19 Efeito produzido de volta na saída após a atuação dos elementos do circuito regulador.

O diagrama mostrado na **Fig.20** resume o comportamento do circuito sob o efeito de uma diminuição inicial na corrente de carga.

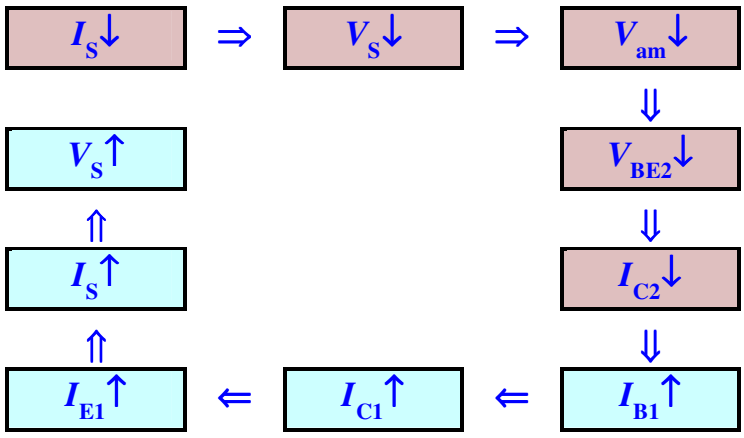


Fig.20 Sumário dos efeitos decorrentes de uma diminuição na corrente de carga no circuito regulador.

Quando a corrente de carga aumenta, a seqüência de alterações observadas no circuito regulador segue o esquema representado no diagrama de blocos da **Fig.21**.

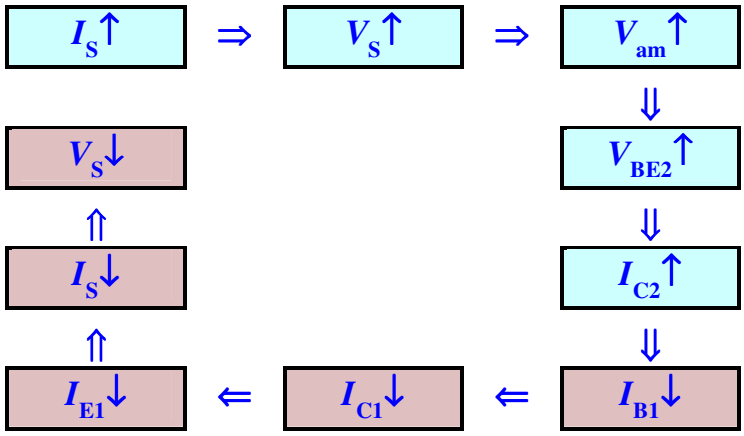


Fig.21 Sumário dos efeitos decorrentes de um aumento na corrente de carga no circuito regulador.

CIRCUITOS ADICIONAIS UTILIZADOS NAS FONTES REGULADAS

Além dos componentes utilizados nas “configurações mais simples” de fontes reguladas, podem-se acrescentar outros componentes ou mesmo circuitos para melhoria das características de funcionamento. Alguns exemplos são:

- Transistores em configuração Darlington.
- Circuito para limitação da corrente de curto-circuito.

CONFIGURAÇÃO DARLINGTON

A configuração **Darlington**, mostrada na **Fig.22**, é uma forma específica de ligação entre dois transistores. Essa forma de ligação tem características singulares.

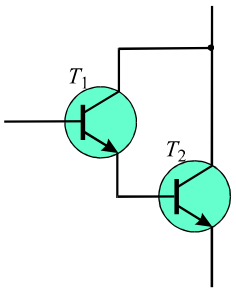


Fig.22 Configuração Darlington.

O princípio de funcionamento da configuração Darlingon pode ser compreendido a partir da análise do circuito simples mostrado na **Fig.23**. Como pode ser aí observado, o resistor R_B fornece uma corrente de base I_{B1} ao transistor T_1. Essa corrente é amplificada por T_1, gerando uma corrente de coletor

$$I_{C1} = \beta_1 I_{B1}$$

Admitindo-se a aproximação $I_{E1} \approx I_{C1}$ conclui-se que

$$I_{E1} \approx \beta_1 I_{B1} \qquad (1)$$

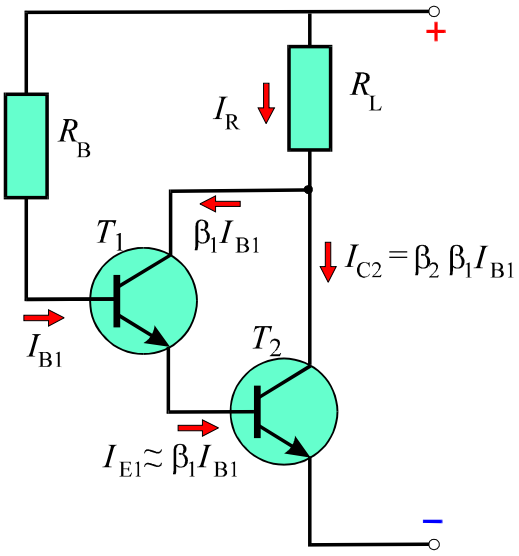


Fig.23 Correntes nos transistores da configuração Darlington.

Como mostrado na **Fig.23**, a corrente I_{E1} flui para a base de T_2, e portanto

$$I_{B2} = I_{E1} = \beta_1 I_{B1}$$

O transistor T_2 amplifica a corrente de base, gerando uma corrente de coletor

$$I_{C2} \approx \beta_2 I_{B2} = \beta_2 \beta_1 I_{B1}$$

Como a corrente de carga I_R, mostrada na **Fig.23** é a soma $I_R = I_{C2} + I_{C1}$, obtém-se

$$I_R = \beta_2 \beta_1 I_{B1} + \beta_1 I_{B1}$$

ou equivalentemente

$$I_R = \beta_1(\beta_2 + 1)I_{B1} \qquad (2)$$

Admitindo conhecida a corrente de carga, a corrente na base do transistor T_1 pode ser obtida diretamente da **Eq.(2)**, resultando em

$$I_{B1} = \frac{I_R}{\beta_1(\beta_2 + 1)} \qquad (3)$$

A **Eq.(3)** mostra que, devido aos valores tipicamente altos para os ganhos dos dois transistores, uma carga exigindo um alto valor de corrente pode ser controlada através de uma corrente na base do transistor T_1, que pode chegar a ser centenas ou até milhares de vezes inferior.

Por exemplo, comparando-se as duas situações mostradas na **Fig.24**, para se obter uma corrente de carga de 2 A, com apenas um transistor de ganho β=50, a corrente de base necessária vale

$$I_{B1} = \frac{I_R}{\beta_1} = \frac{2}{50} = 40\,\text{mA}$$

Por outro lado, para a configuração Darlington da **Fig.24b**, com dois transistores de ganhos $\beta_1=\beta_2=50$ obtém-se

$$I_{B1} = \frac{I_R}{\beta_1(\beta_2 + 1)} = \frac{2}{50 \times 51} \approx \frac{2}{50 \times 50} = 800\,\mu\text{A}$$

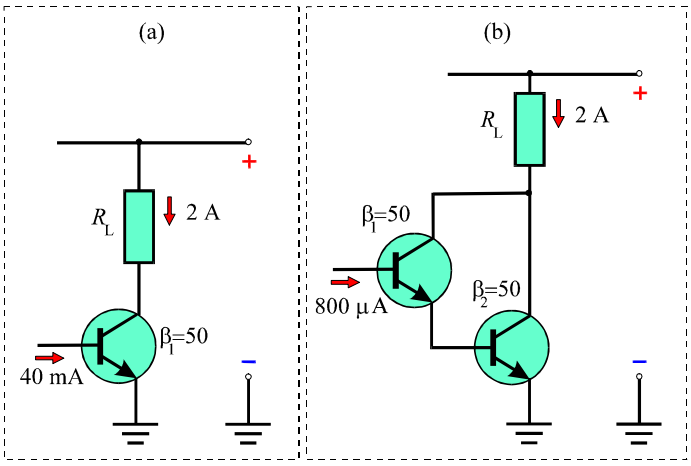


Fig.24 **(a)** Amplificador de corrente com apenas um transistor.
(b) Amplificador na configuração Darlington.

Esse resultado mostra que a configuração Darlington permite a utilização de uma corrente de base muito menor do que aquela obtida com o uso de apenas um transistor.

A **Fig.25** mostra o diagrama de uma fonte regulada simples que utiliza transistores ligados na configuração Darlington.

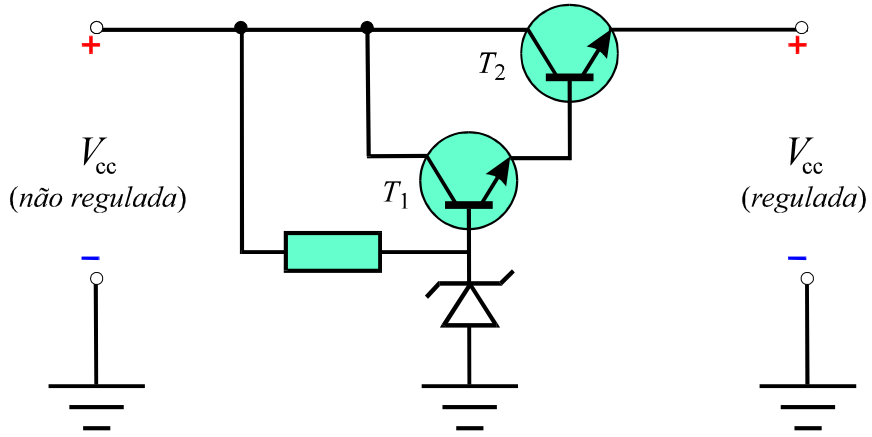


Fig.25 Circuito regulador de uma fonte de alimentação que utiliza a configuração Darlington.

Como vantagens fundamentais de utilização da configuração Darlington no circuito regulador, pode-se destacar:

- As variações de corrente no diodo Zener em função da corrente de carga são menores, aumentando assim a estabilidade da tensão de saída.

- Uma menor dissipação de potência é obtida no diodo Zener.

QUESTIONÁRIO

1. Descreva a função de cada um dos blocos que compõem uma fonte regulada com comparador.

2. Descreva a seqüência de eventos decorrentes de uma diminuição na tensão de entrada no circuito da **Fig.10**.

3. Descreva a seqüência de eventos decorrentes de um aumento na corrente de carga para o circuito da **Fig.16**.

4. Quais as vantagens de utilização da configuração Darlington em um circuito regulador?

ESTÁGIO AMPLIFICADOR A TRANSISTOR NA CONFIGURAÇÃO EMISSOR COMUM

O estágio amplificador que utiliza um transistor na configuração emissor comum, ilustrada na **Fig.8**, proporciona um alto ganho de tensão e de corrente. Isso permite que essa configuração seja largamente empregada na construção de amplificadores de potência.

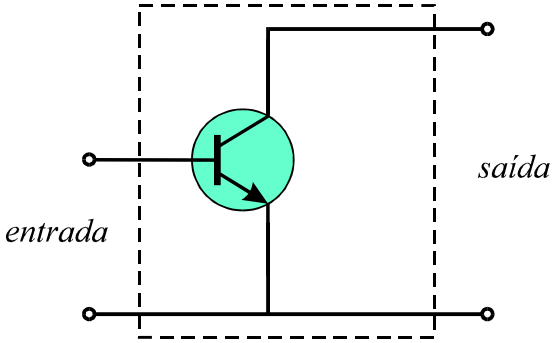


Fig.8 Estágio amplificador com transistor na configuração emissor comum.

PRINCÍPIO DE FUNCIONAMENTO

O princípio de funcionamento do estágio amplificador na configuração emissor comum pode ser analisado com base na **Fig.9**.

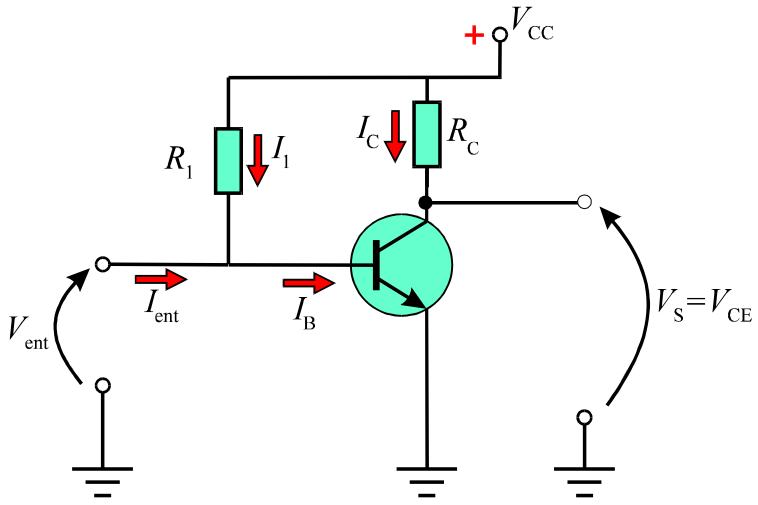


Fig.9 Circuito de um estágio amplificador na configuração emissor comum.

De acordo com a **Fig.9**, a corrente de base pode ser obtida da expressão

$$I_B = I_1 + I_{ent} \tag{3}$$

onde I_{ent} é a corrente associada ao sinal de entrada e I_1 é a corrente no resistor R_1 da **Fig.9**.

Com a entrada em aberto, ou seja, com $I_{ent} = 0$, o transistor opera no ponto quiescente Q mostrado na **Fig.10**. Os parâmetros quiescentes, obtidos da **Fig.10**, são:

- Corrente de base $I_{BQ} = I_1$.
- Tensão coletor-emissor V_{CEQ}.
- Corrente de coletor I_{CQ}.

Para uma variação senoidal da corrente de entrada, a corrente de base pode ser obtida pela soma dada pela **Eq.(3)**. Essa soma está indicada graficamente na **Fig.11**. Como pode ser aí observado, a corrente de base varia senoidalmente em torno do valor quiescente $I_{BQ}=I_1$.

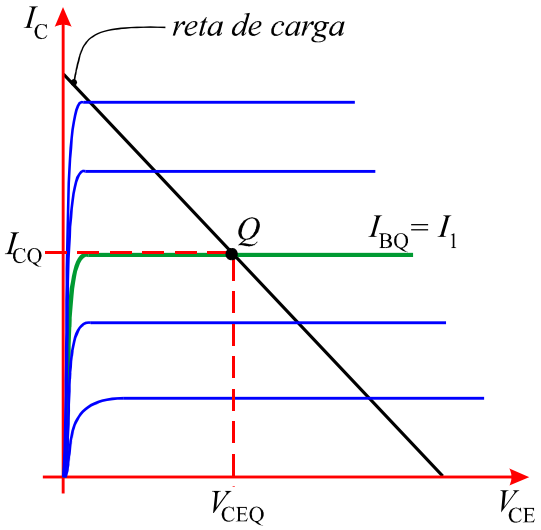


Fig.10 Ponto quiescente para o circuito da **Fig.9** na ausência de um sinal de entrada.

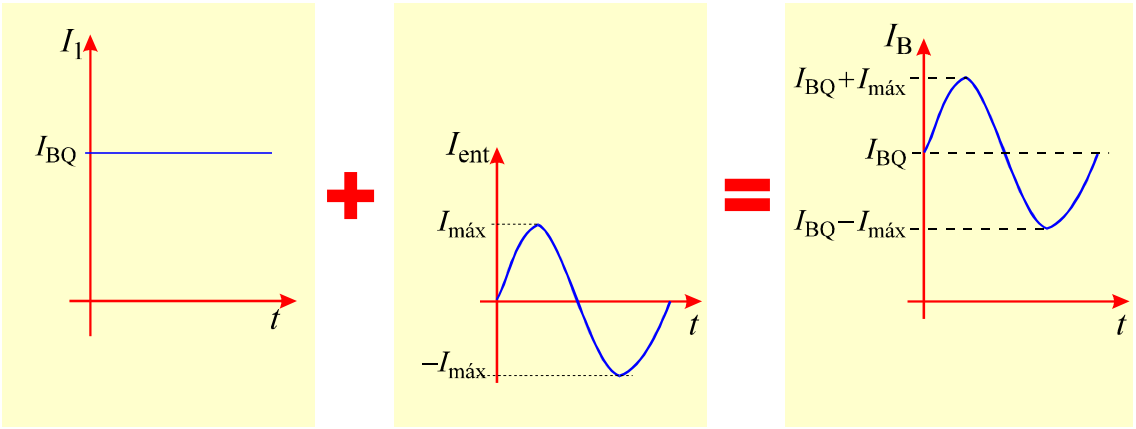


Fig.11 Componentes da corrente de base para uma corrente de entrada senoidal.

No semiciclo em que a corrente de entrada é positiva, a corrente de base excede o valor quiescente I_1. Isso faz que o ponto de operação se mova sobre a reta de carga, conforme indicado na **Fig.12**, ou seja, com a corrente de coletor aumentando e a tensão coletor-emissor diminuindo. Esse aumento na corrente de coletor prossegue até o instante de tempo em que a corrente de entrada atinge seu valor máximo $I_{máx}$.

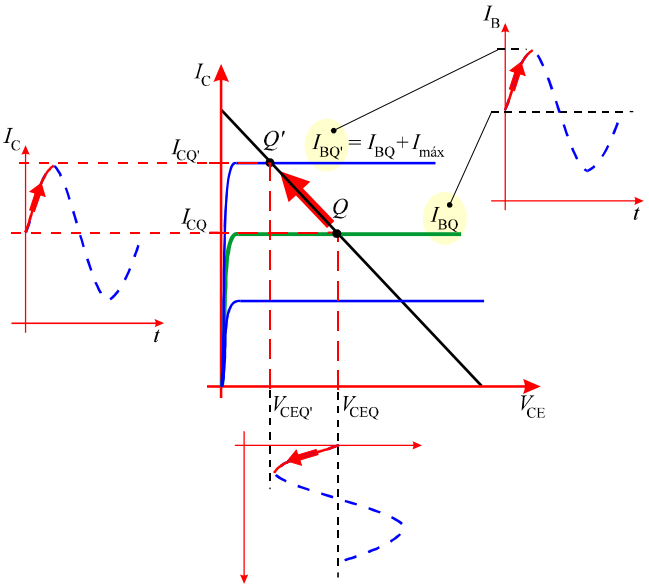


Fig.12 Alteração no ponto de operação durante o aumento da corrente de entrada no semiciclo positivo.

Esse instante de tempo define um novo ponto quiescente *Q*', indicado na **Fig.12**. De acordo com a **Eq.(3)**, nesse novo ponto de operação a corrente de base assume o valor máximo

$$I_{BQ'} = I_1 + I_{máx} = I_{BQ} + I_{máx}$$

correspondente a uma corrente de coletor máxima $I_{CQ'}$ e uma tensão coletor-emissor mínima $V_{CEQ'}$.

Quando a corrente de entrada retorna ao valor nulo o ponto de operação do circuito retorna a sua posição inicial *Q*. A partir desse momento a corrente de entrada passa a se tornar negativa, fazendo que o ponto de operação se mova como indicado na **Fig.13**, ou seja, com a corrente de coletor

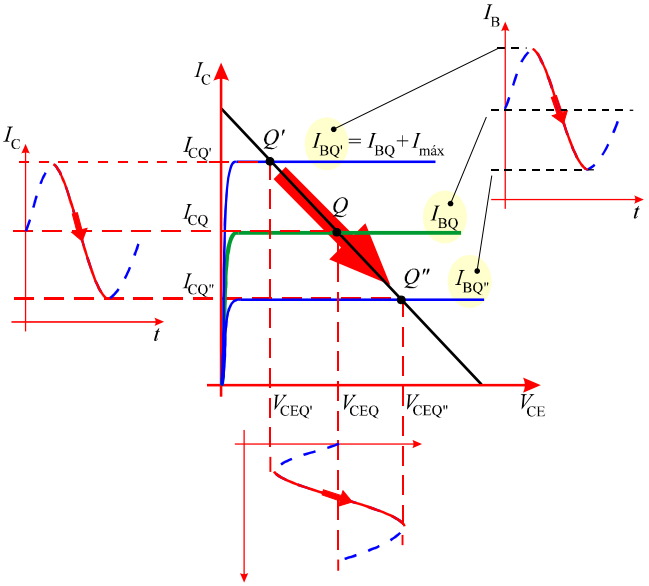


Fig.13 Alteração no ponto de operação durante o período de decréscimo da corrente de entrada.

diminuindo e a tensão coletor-emissor aumentando.

DESACOPLAMENTO DO EMISSOR

Nos estágios amplificadores em que o emissor está conectado diretamente ao terra, como mostrado na **Fig.20**, o ganho é elevado, geralmente maior do que 50. Como desvantagem, aquele tipo de circuito tem baixa estabilidade térmica, sendo adequado para estágios amplificadores que não estejam sujeitos a variações muito amplas de temperatura. Por outro lado, o resistor de emissor, quando incluído no circuito, reduz sensivelmente o seu ganho, que passa a se situar tipicamente em um valor próximo a 10.

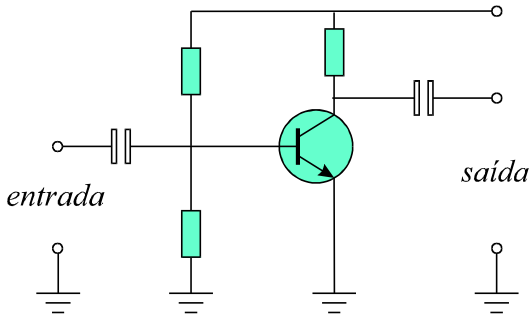


Fig.20 Amplificador com o emissor do transistor conectado ao terra.

Em um estágio amplificador polarizado por divisor de tensão a estabilidade térmica pode ser melhorada acrescentando-se um resistor de emissor ao circuito. Por outro lado, essa modificação reduz o ganho do estágio.

Para otimizar o desempenho do amplificador, utiliza-se um **capacitor de desacoplamento** conectado em paralelo com o resistor de emissor, conforme indicado na **Fig.21**, que permite a obtenção de um estágio amplificador termicamente estável e com ganho elevado.

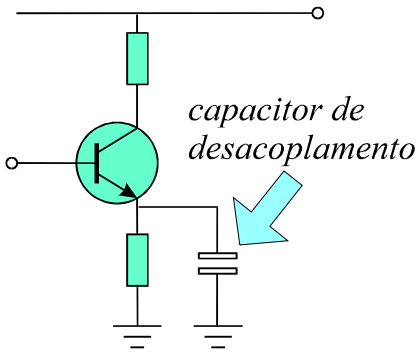


Fig.21 Amplificador com capacitor de desacoplamento conectado em paralelo com o resistor de emissor.

Se o capacitor de desacoplamento tiver uma reatância muito baixa, ele atuará como um curto-circuito apenas em relação à componente variável do sinal amplificado.

Como ilustrado na **Fig.22**, **na ausência de um sinal de entrada** o capacitor comporta-se como um circuito aberto, não alterando as tensões de polarização, e portanto o ponto de operação do circuito.

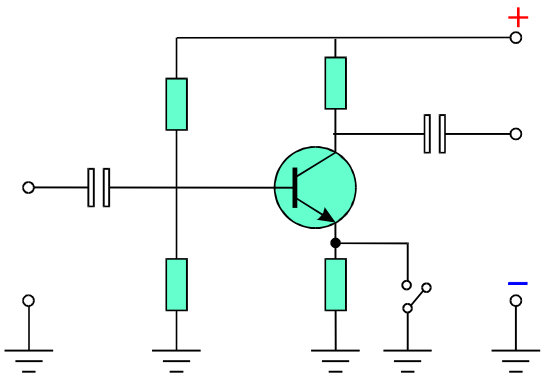


Fig.22 Atuação do capacitor de desacoplamento na ausência de um sinal na entrada do circuito amplificador.

Aplicando-se um sinal na entrada do amplificador, o capacitor comporta-se idealmente como um curto-circuito em relação à parcela variável da tensão do emissor, como ilustrado na **Fig.23**. Do ponto de vista da parcela variável da tensão do emissor, tudo se passa como se o emissor estivesse ligado diretamente ao terra. Dessa forma pode-se obter um estágio amplificador com ganho da ordem de 50 e com boa estabilidade térmica.

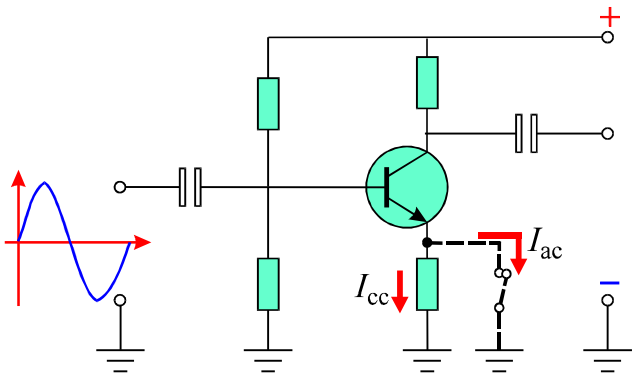


Fig.23 Atuação do capacitor de desacoplamento na presença de um sinal na entrada do circuito amplificador.

Para que o capacitor realize o desacoplamento adequado, sua reatância deve ser pequena.. Na prática, na menor freqüência de operação do amplificador, o valor da reatância deve ser pelo menos 10 vezes menor do que a resistência do resistor de emissor. Por essa razão, capacitores de desacoplamento utilizados em amplificadores, são do tipo eletrolítico com capacitâncias entre 1µF e 50µF.

A **Fig.24** mostra um estágio amplificador completo, com os elementos de polarização, de acoplamento e de desacoplamento.

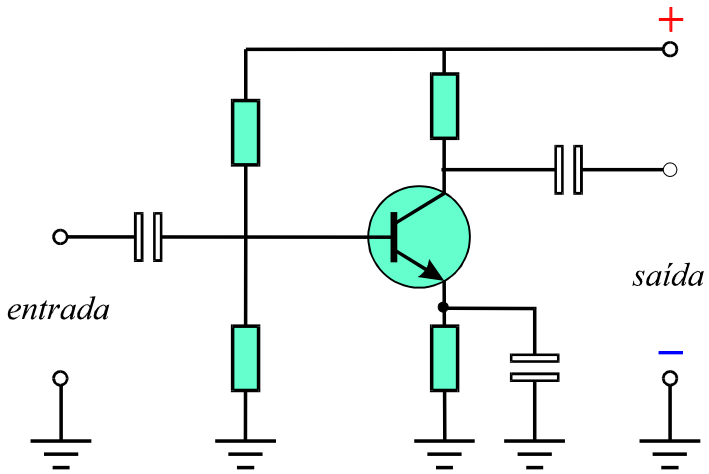


Fig.24 Estágio amplificador completo.

PARÂMETROS DO ESTÁGIO AMPLIFICADOR

Os parâmetros comumente utilizados na caracterização de um estágio amplificador são os seguintes:

- Ganho de corrente.
- Ganho de tensão.
- Impedância de entrada.
- Impedância de saída.

GANHO DE CORRENTE

O ganho de corrente de um estágio amplificador, representado pelo parâmetro A_I, é definido como sendo a relação entre as variações das correntes de saída ΔI_S, e de entrada ΔI_{ent}, ou equivalentemente

$$A_I = \frac{\Delta I_S}{\Delta I_{ent}} \qquad (4)$$

O ganho de corrente do estágio amplificador na configuração emissor comum equivale ao próprio ganho de corrente do transistor β, e pode ser considerado genericamente como alto, com um fator de algumas dezenas.

GANHO DE TENSÃO

O ganho de tensão de um estágio amplificador é definido pela relação

$$A_V = \frac{\Delta V_S}{\Delta V_{ent}} \qquad (5)$$

Na configuração emissor comum o ganho de tensão é fortemente dependente dos valores dos elementos polarizadores e das correntes de polarização, dificultando a determinação analítica desse parâmetro. Entretanto, o ganho de tensão pode ser obtido diretamente, medindo-se as tensões de saída e de entrada com um osciloscópio.

Em termos de classificação genérica, o ganho de tensão na configuração emissor comum também pode ser considerado como alto, tendo um fator típico de algumas dezenas.

IMPEDÂNCIA DE ENTRADA

A impedância de entrada Z_i é a resistência oferecida pelos terminais de entrada do amplificador à passagem da corrente associada ao sinal, como ilustrado na **Fig.25**.

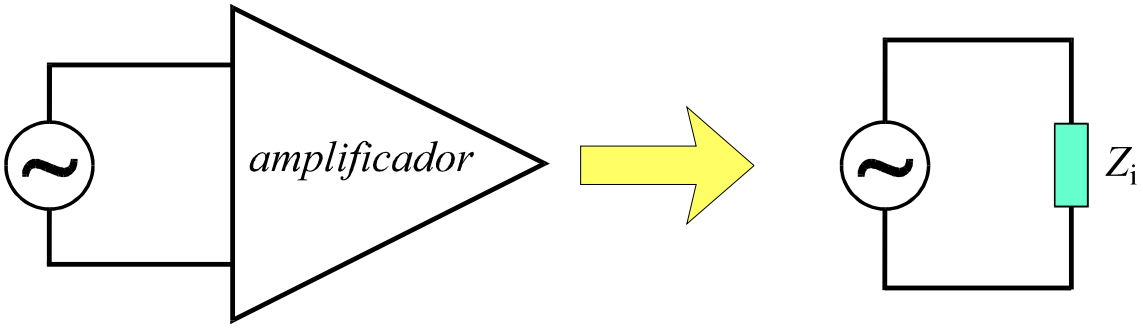


Fig.25 Impedância de entrada de um amplificador.

A impedância de entrada de amplificadores na configuração emissor comum é geralmente de algumas centenas de ohms, sendo classificada genericamente como média.

A determinação teórica da impedância de entrada requer a manipulação matemática das equações do circuito amplificador. Para evitar as complicações envolvidas no tratamento analítico, pode utilizar-se uma técnica simples de medição desse parâmetro. A técnica requer o emprego de um potenciômetro conectado em série a um dos terminais de entrada do estágio amplificador, como mostrado na **Fig.26**.

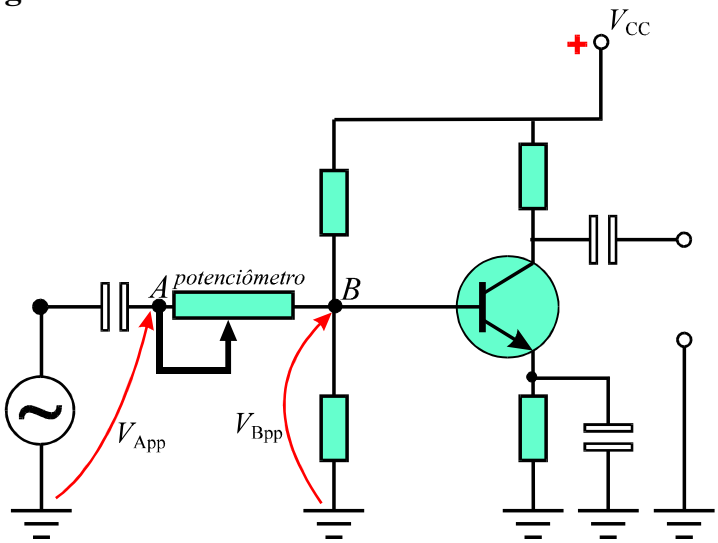


Fig.26 Técnica de medição da impedância de entrada de um amplificador.

A técnica de medição consiste na execução dos seguintes passos:

- Selecionando um valor nulo para a resistência do potenciômetro mostrado na **Fig.25**, ajusta-se a tensão pico a pico no ponto *A* para um valor pré-definido V_{App}.
- Ajusta-se então o potenciômetro até que a tensão no ponto *B*, V_{Bpp} diminua para a metade da tensão aplicada ao ponto *A*, ou seja, na condição

$$V_{Bpp} = \frac{V_{App}}{2}$$

Quando essa condição for atingida, a resistência do potenciômetro torna-se igual à impedância de entrada do estágio, pois metade da tensão é aplicada entre os terminais do potenciômetro, com a outra metade residindo entre os terminais de entrada do circuito equivalente mostrado na **Fig.25**. Pode-se, então, desconectar o potenciômetro do circuito, sem alterar a posição do cursor, e medir a sua resistência que fornece o parâmetro Z_i do amplificador.

O conhecimento da impedância de entrada de um amplificador é importante para a obtenção do correto casamento de impedâncias na conexão com uma fonte de sinal.

IMPEDÂNCIA DE SAÍDA

O conhecimento da impedância de saída de um amplificador, representada pelo parâmetro Z_o, também é importante para a conexão adequada da saída do estágio com outro circuito. O valor da impedância de saída pode ser determinado analiticamente, a partir de um tratamento matemático das equações do circuito. Entretanto, o valor pode também ser medido de uma forma simples, utilizando-se um potenciômetro na saída do circuito, conforme indicado na **Fig.27**.

A técnica de medição consiste na execução dos seguintes passos:

- Com a chave do circuito da **Fig.27** desligada, mede-se a tensão pico a pico V_{App} do sinal presente no ponto *A*.
- Liga-se a chave e ajusta-se então o potenciômetro até que a tensão V_{App} diminua para a metade de seu valor inicial

Quando essa condição for atingida, a resistência do potenciômetro tem o mesmo valor da impedância de saída do estágio.

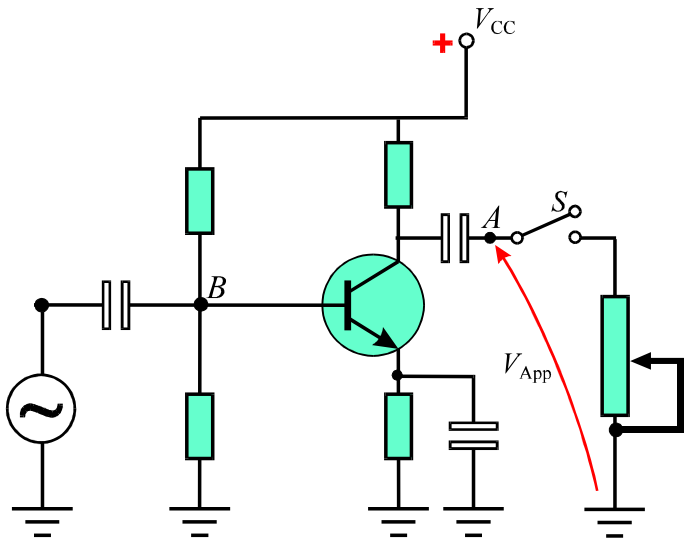


Fig.27 Técnica de medição da impedância de saída de um amplificador.

Nos processos de medição dos parâmetros Z_i e Z_o o gerador de sinais deve ser ajustado de forma a não distorcer o sinal de saída, evitando assim a obtenção de valores incorretos para aqueles parâmetros.

Os estágios amplificadores em emissor comum têm uma impedância de saída que pode ser classificada como alta, podendo atingir alguns milhares de ohms.

As características principais de um amplificador na configuração emissor comum estão sumarizadas na **Tabela 1**.

Tabela 1 Ordens de grandeza dos parâmetros de um amplificador na configuração emissor comum.

Parâmetro	Ordem de grandeza
A_I	Alto (dezenas de vezes)
A_V	Alto (dezenas de vezes)
Z_i	Média (centenas de ohms)
Z_o	Alta (centenas a milhares de ohms)

QUESTIONÁRIO

1. O que se entende por sinal elétrico?

2. Que característica de um sinal senoidal é modificada após sua amplificação e quais características permanecem inalteradas?

3. Quais são os tipos de estágios amplificadores e quais são os seus ganhos típicos?

4. Quais são as características principais de um estágio amplificador na configuração emissor comum?

5. Em um estágio amplificador na configuração emissor comum, quais as relações de fase entre a corrente e tensão de coletor e a tensão de entrada?

6. Como pode ser realizado o bloqueio da componente *cc* de um sinal entre estágios amplificadores?

7. Que efeitos são produzidos pela adição de um resistor de emissor em um amplificador na configuração emissor comum?

8. A que propósito serve o capacitor de desacoplamento da **Fig.21**?

9. Quais são os parâmetros representativos e seus valores típicos em um amplificador na configuração emissor comum?

Amplificador em base comum

Um transistor com terminais conectados na configuração base comum, mostrada na **Fig.1**, permite confeccionar amplificadores de alto ganho de tensão.

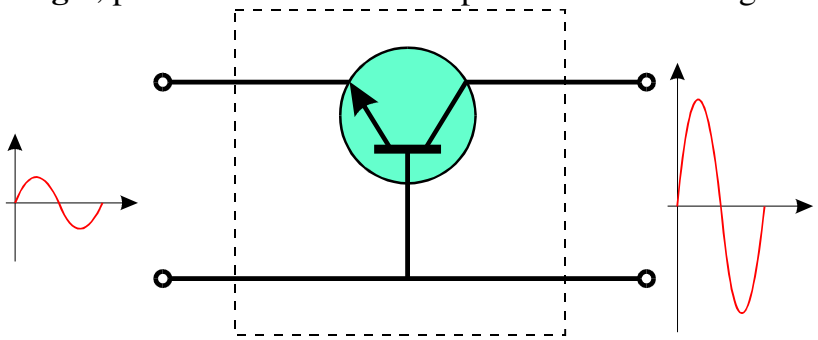


Fig.1 Transistor na configuração base comum.

A forma mais simples do estágio amplificador com transistor na configuração base comum utiliza duas fontes de alimentação, conforme mostrado na **Fig.2**.

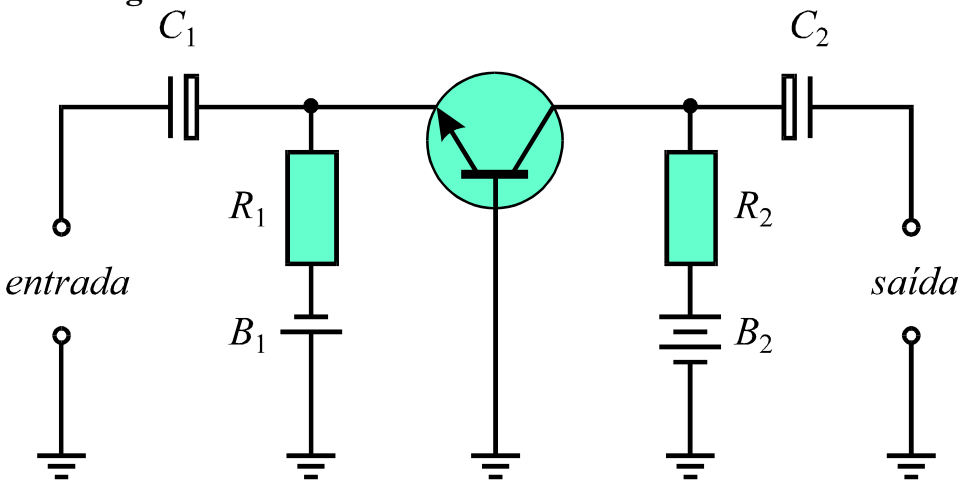


Fig.2 Amplificador com transistor na configuração base comum empregando duas baterias.

Na forma mostrada na **Fig.2**, o transistor fica polarizado na região ativa com as baterias desempenhando as seguintes funções:

- B_1: polariza diretamente a junção base-emissor.
- B_2: polariza inversamente a junção base-coletor.

O estágio amplificador com transistor na configuração base comum pode também ser montado com apenas uma fonte de alimentação, conforme mostrado na **Fig.3**.

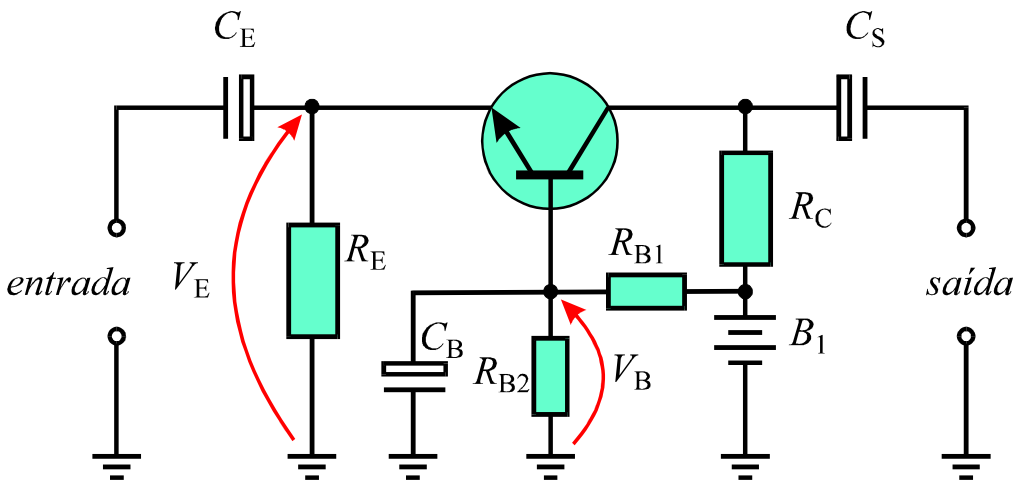


Fig.3 Amplificador com transistor na configuração base comum empregando apenas uma bateria.

São os seguintes os elementos de circuito mostrados na **Fig.3**:

- R_E: resistor de emissor.
- R_C: resistor de coletor.
- C_E: capacitor de acoplamento de entrada.
- C_S: capacitor de acoplamento de saída.
- C_B: capacitor de desacoplamento de base.
- R_{B1} e R_{B2}: elementos do divisor de tensão.

Para um sinal *ac* de entrada, pode utilizar-se o modelo ideal de um elemento em curto em substituição a cada capacitor do circuito da **Fig.3**. Em particular, o terminal da base do transistor permanece efetivamente aterrado e o estágio pode ser representado pelo circuito equivalente mostrado na **Fig.4**.

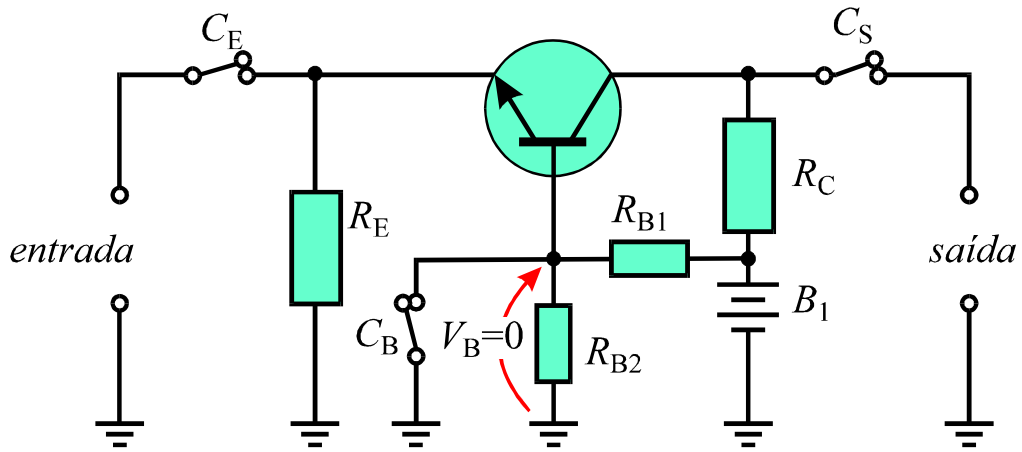


Fig.4 Circuito equivalente do estágio amplificador da **Fig.3** para um sinal *ac* de entrada.

PRINCÍPIO DE FUNCIONAMENTO

O funcionamento do amplificador em base comum baseia-se na influência exercida pelo sinal de entrada sobre a tensão base-emissor do transistor. Na análise do comportamento do circuito deve-se considerar que **no amplificador com transistor na configuração base comum da Fig.3, o potencial V_B permanece constante**. O valor de V_B é fixado pelo divisor de tensão e pelo capacitor de acoplamento, mostrados na **Fig.3**.

Na ausência de um sinal de entrada, os parâmetros elétricos do circuito são aqueles obtidos no seu ponto de operação. A partir dessa consideração, e notando que na ausência de um sinal de entrada, os parâmetros elétricos do circuito são aqueles definidos no ponto de operação, pode analisar-se o comportamento do amplificador em duas situações:

- Com sinal de entrada positivo.
- Com sinal de entrada negativo.

COM SINAL DE ENTRADA POSITIVO

Quando um sinal positivo é aplicado à entrada do circuito, conforme ilustrado na **Fig.5,** ocorre um aumento da tensão no resistor de emissor, uma vez que

$$V_E = V_{EQ} + V_{ent}$$

onde V_{EQ} é o valor quiescente da tensão no resistor de emissor.

Como o potencial no terminal da base é fixo, o aumento em V_E provoca a redução na tensão V_{BE}, diminuindo a corrente I_B injetada na base do transistor. Esta por sua vez produz um decréscimo na corrente de coletor I_C.

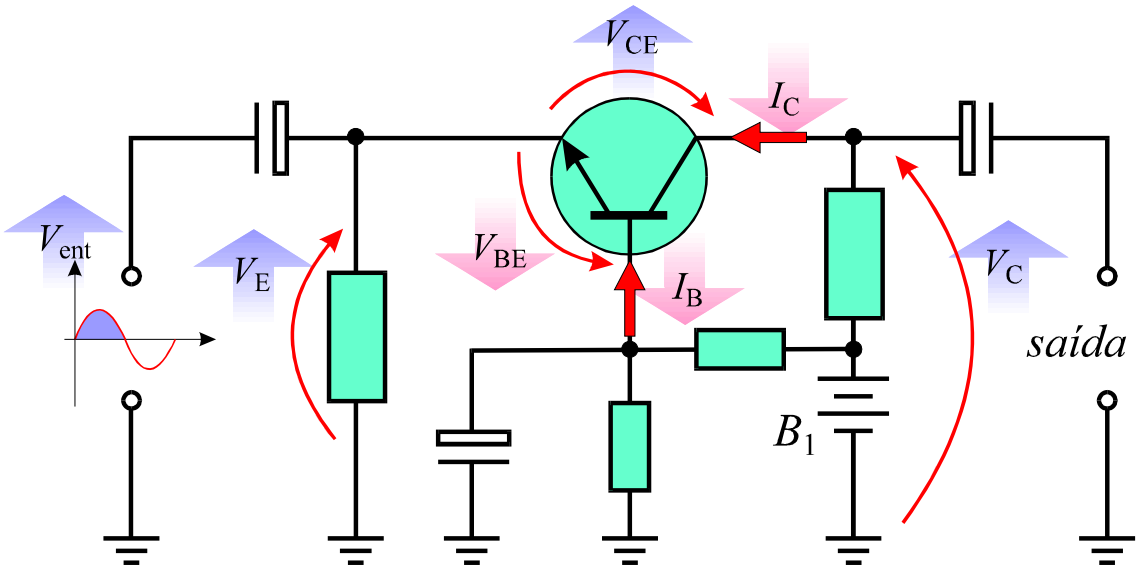
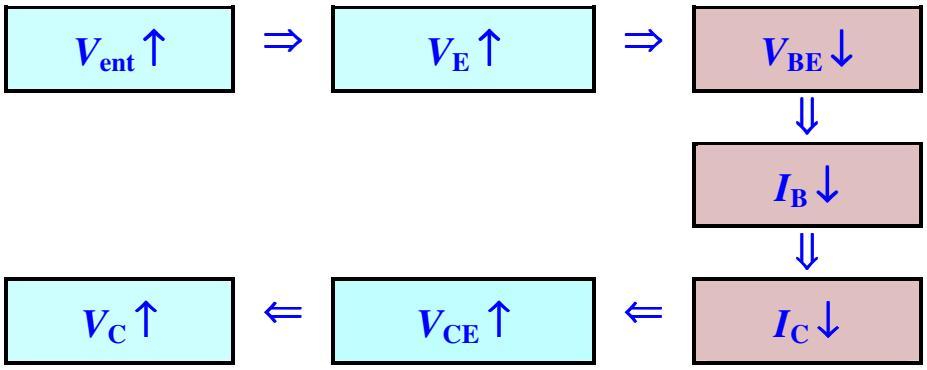


Fig.5 Seqüência de eventos decorrentes da aplicação de um sinal positivo à entrada do amplificador.

A seqüência de eventos ilustrada na **Fig.5** pode ser representada de acordo com o diagrama:



Dessa forma uma versão amplificada do semiciclo positivo do sinal de entrada é transferida para a saída do circuito, conforme ilustrado na **Fig.6**.

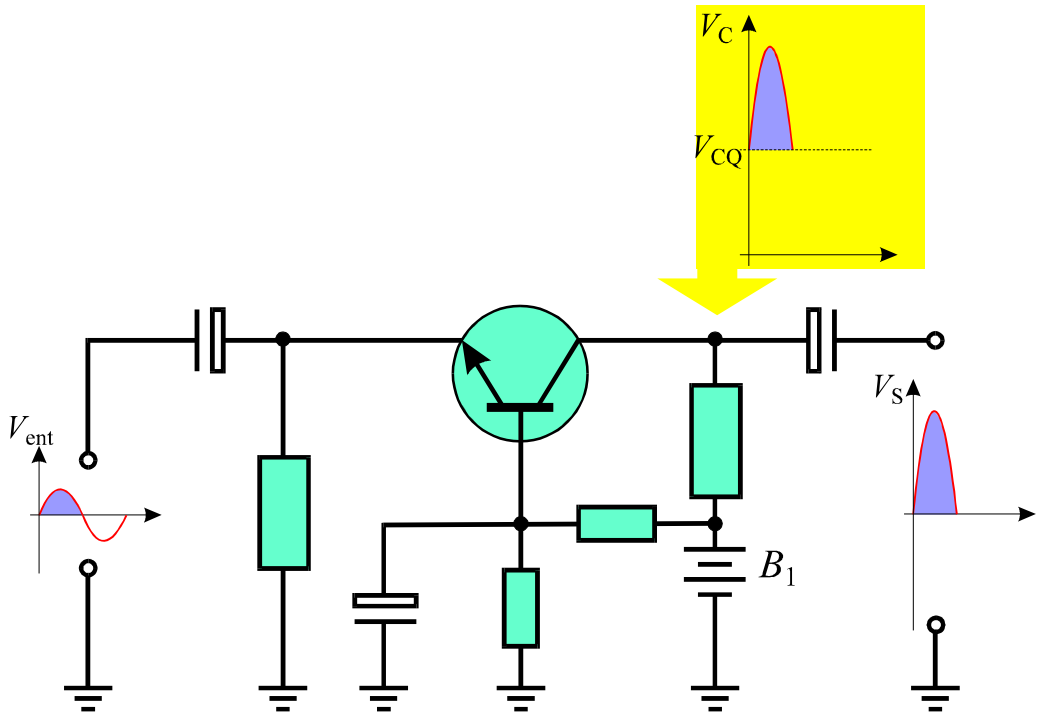


Fig.6 Tensão de saída durante o semiciclo positivo do sinal de entrada.

COM SINAL DE ENTRADA NEGATIVO

Utilizando uma análise semelhante àquela conduzida anteriormente, a existência de um sinal negativo na entrada do circuito amplificador produz a seqüência de eventos ilustrada na **Fig.7**.

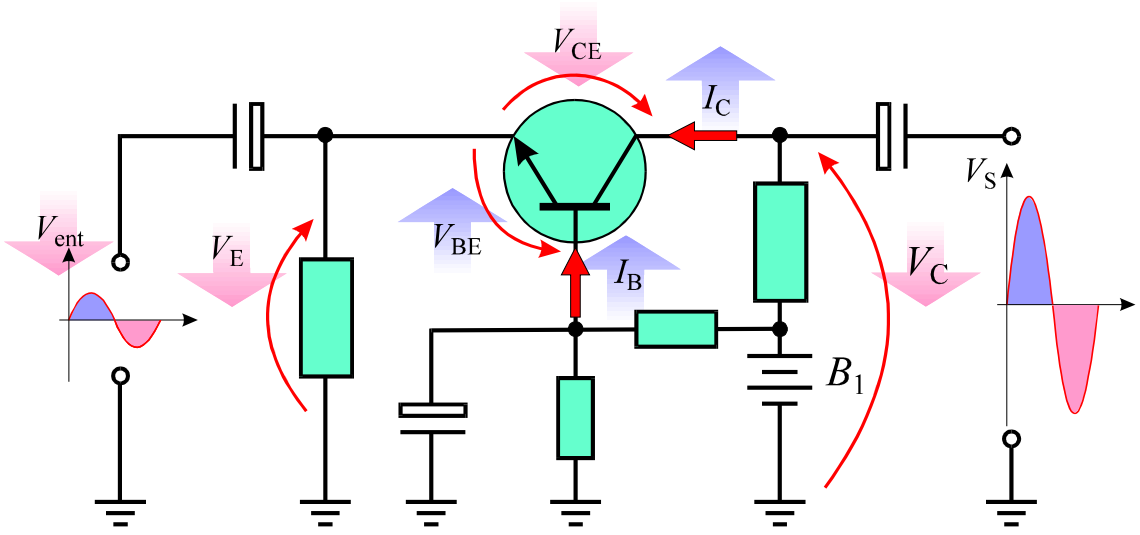
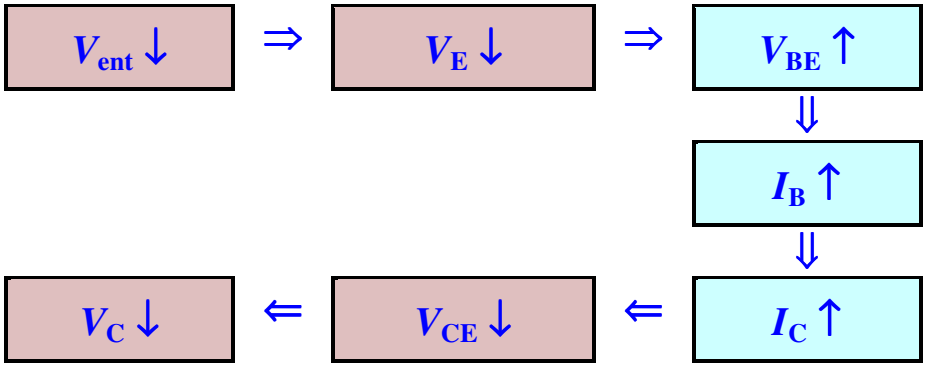


Fig.7 Seqüência de eventos decorrentes da aplicação de um sinal negativo à entrada do amplificador.

A seqüência de eventos ilustrada na **Fig.7** está representada no diagrama a seguir:



Dessa forma, em ambos os semiciclos considerados, a tensão de saída do circuito é uma versão amplificada da tensão associada ao sinal de entrada.

A **Fig.8** mostra a dependência no tempo dos parâmetros V_{ent}, V_{CE} e I_C durante um ciclo completo do sinal de entrada, e demonstra as seguintes características inerentes aos estágios amplificadores a transistor na configuração base comum:

- A dependência temporal da corrente de coletor encontra-se deslocada de um semiciclo em relação àquela associada ao sinal de entrada.
- A tensão de coletor é uma versão amplificada com a mesma fase da tensão associada ao sinal de entrada.

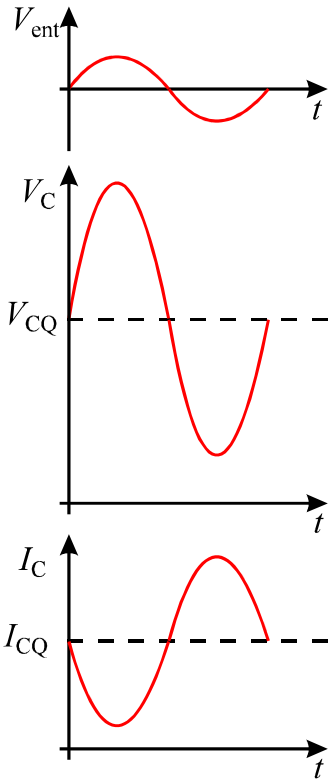


Fig.8 Dependência temporal dos parâmetros V_{ent}, V_{CE} e I_C , para o amplificador em base comum.

PARÂMETROS DO ESTÁGIO AMPLIFICADOR EM BASE COMUM

GANHO DE CORRENTE

No estágio amplificador com transistor na configuração base comum as correntes de entrada e de saída correspondem às correntes de emissor e de coletor, respectivamente. O ganho de corrente, definido pela relação

$$A_{\mathrm{I}} = \frac{\Delta I_{\text{saída}}}{\Delta I_{\text{entrada}}}$$

para o amplificador em base comum se torna

$$A_{\mathrm{I}} = \frac{\Delta I_{\mathrm{C}}}{\Delta I_{\mathrm{E}}} \qquad (1)$$

Como ΔI_{C} é sempre menor do que ΔI_{E}, conclui-se da **Eq.(1)**, que o ganho de corrente é sempre menor do que 1, situando-se tipicamente na faixa $0{,}95 \leq A_{\mathrm{I}} \leq 0{,}999$. Na prática pode-se portanto considerar o ganho de corrente em base comum como sendo unitário, i.e., $A_{\mathrm{I}} \approx 1$.

GANHO DE TENSÃO

Os estágios amplificadores em base comum utilizam geralmente um resistor de coletor, cujo valor de resistência pode variar tipicamente de várias dezenas a várias centenas de quiloohms, resultando em ganhos de tensão que podem chegar a algumas centenas. Portanto, o ganho de tensão do estágio amplificador em base comum pode ser classificado, genericamente, como sendo **alto**.

IMPEDÂNCIA DE ENTRADA

Nos estágios amplificadores o sinal de entrada é aplicado ao terminal do emissor e a base é aterrada diretamente ou através de um capacitor de desacoplamento, como mostrado na **Fig.3**. Dessa forma, o sinal de entrada é aplicado diretamente à junção base-emissor do transistor.

Como durante a operação normal, a junção base-emissor permanece polarizada diretamente, a impedância de entrada é de no máximo, algumas dezenas de ohms. Portanto, a impedância de entrada para esse tipo de estágio amplificador pode ser classificada, genericamente, como sendo **baixa**.

A impedância de entrada pode ser medida com o emprego de um potenciômetro na entrada como ilustrado na **Fig.9**, seguindo os mesmos princípios já descritos anteriormente para a medição desse parâmetro no estágio amplificador em emissor comum.

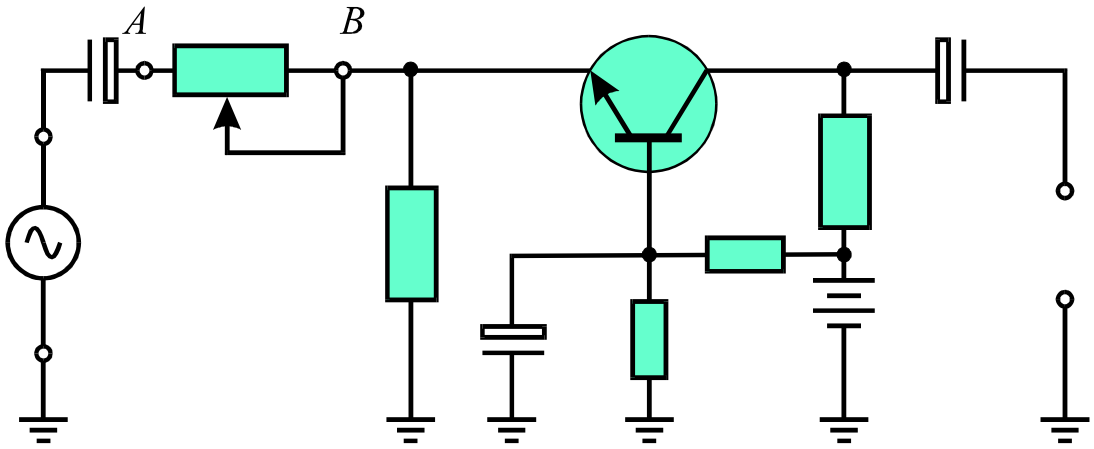


Fig.9 Técnica utilizada para medição da impedância de entrada de um amplificador em base comum.

IMPEDÂNCIA DE SAÍDA

Para qualquer amplificador, a impedância de saída é definida como a relação entre **variações** de tensão e de corrente, ou seja,

$$Z_o = \frac{\Delta V_C}{\Delta I_C} \qquad (2)$$

Devido ao alto valor do parâmetro R_C de um estágio amplificador em base comum, grandes variações na tensão de saída são produzidas por pequenas variações na corrente de coletor. Dessa forma, a **Eq.(2)** indica que a impedância de saída para esses tipos de estágios amplificadores deve ser **alta**, situando-se na faixa de dezenas a centenas de quiloohms.

A **Tabela 1** resume as principais características de um estágio amplificador a transistor na configuração base comum.

Tabela 1 Amplificador em base comum: características principais.

Parâmetro	Valor ou faixa de valores típicos
A_I	≈ 1
A_v	alto (dezenas a centenas de vezes)
Z_i	baixa (dezenas de ohms)
Z_o	alta (dezenas a centenas de quiloohms)

APLICAÇÕES

Caracteristicamente os estágios amplificadores em base comum apresentam baixa impedância de entrada e alta impedância de saída. Essas propriedades permitem que esses circuitos sejam utilizados como elementos casadores de impedância, podendo interligar um estágio de baixa impedância de saída a outro de alta impedância de entrada, conforme ilustrado na **Fig.10**.

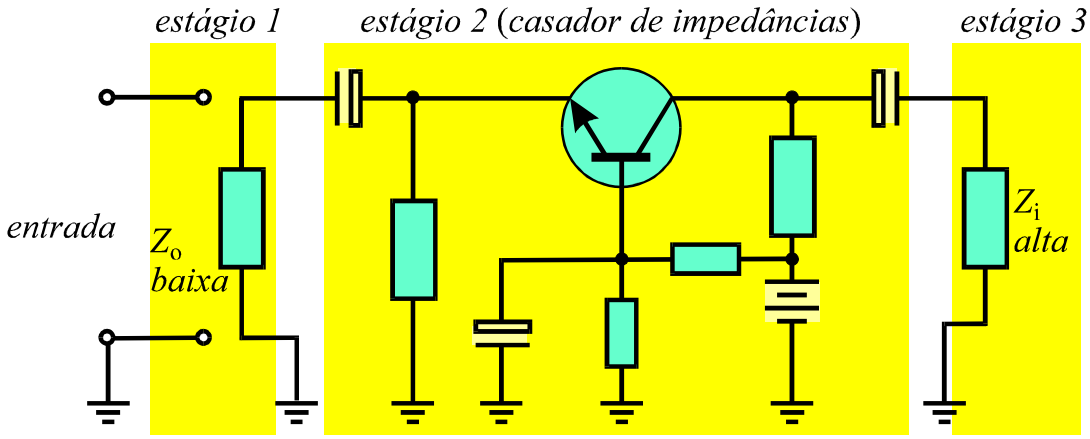


Fig.10 Emprego do estágio amplificador em base comum na interligação de circuitos de impedâncias distintas.

Outra aplicação característica dos amplificadores em base comum ocorre na confecção de circuitos para operação em freqüências acima de 50 MHz, tais como aqueles utilizados em sistemas de comunicações convencionais.

QUESTIONÁRIO

1. Faça um desenho de um transistor na configuração base comum.

2. Quais são as faixas típicas de valores dos parâmetros associados ao amplificador na configuração base comum.

3. Cite algumas aplicações que fazem uso do amplificador na configuração base comum.

Amplificador em coletor comum

Um transistor com terminais conectados na configuração coletor comum, mostrada na **Fig.1**, permite confeccionar amplificadores de alto ganho de corrente, com um ganho de tensão praticamente unitário.

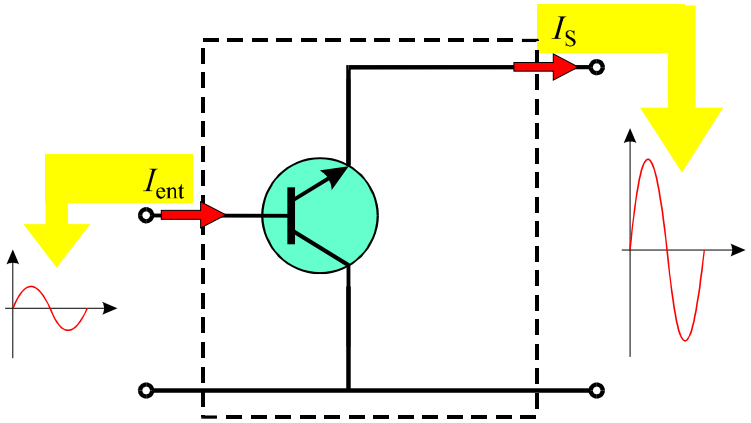


Fig.1 Transistor na configuração coletor comum.

Os amplificadores em coletor comum são empregados geralmente como estágios amplificadores de potência em fontes reguladas e em amplificadores de som.

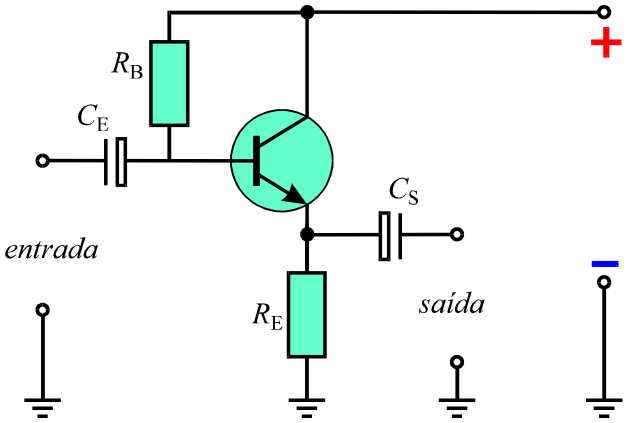


Fig.2 Circuito amplificador com transistor na configuração coletor comum.

Um diagrama de circuito típico para esse tipo do estágio amplificador é mostrado na **Fig.2**.

Como mostrado na **Fig.2**, o terminal do coletor do transistor fica conectado diretamente à fonte de alimentação e a carga do circuito é conectada ao terminal do emissor. São os seguintes os elementos de circuito mostrados na **Fig.2**:

- R_B: resistor de polarização da base do transistor.

- R_E: resistor de carga do transistor.
- C_E: capacitor de acoplamento de entrada.
- C_S: capacitor de acoplamento de saída.

O terminal do coletor é considerado terminal comum pois a fonte apresenta uma impedância baixíssima na presença de sinais *ca*. Dessa forma, sempre que o circuito amplifica um sinal, o coletor pode ser considerado como estando aterrado, equivalendo portanto a um terminal comum à entrada e à saída do sinal.

PRINCÍPIO DE FUNCIONAMENTO

O princípio de funcionamento do circuito da **Fig.2** pode ser descrito considerando inicialmente que o estágio amplificador esteja polarizado no ponto de operação, com as tensões e correntes indicadas na **Fig.3**.

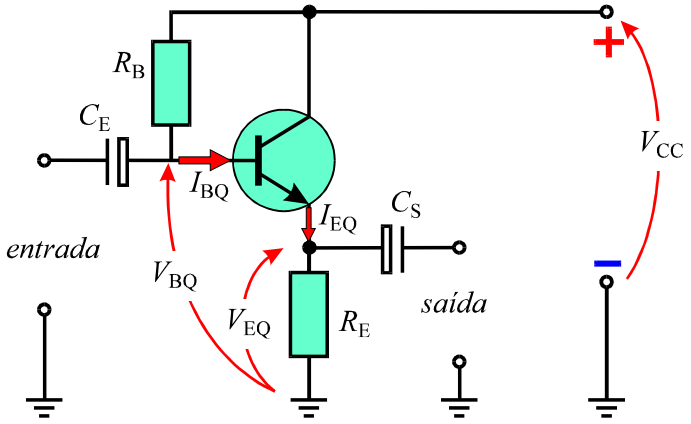


Fig.3 Parâmetros elétricos do amplificador em coletor comum na ausência de um sinal de entrada.

Quando um sinal positivo é aplicado à entrada do circuito, conforme ilustrado na **Fig.4,** ocorre um aumento na tensão de polarização da base, de acordo com a relação

$$V_B = V_{BQ} + V_{ent}$$

onde V_{BQ} é o valor quiescente da tensão no terminal da base.

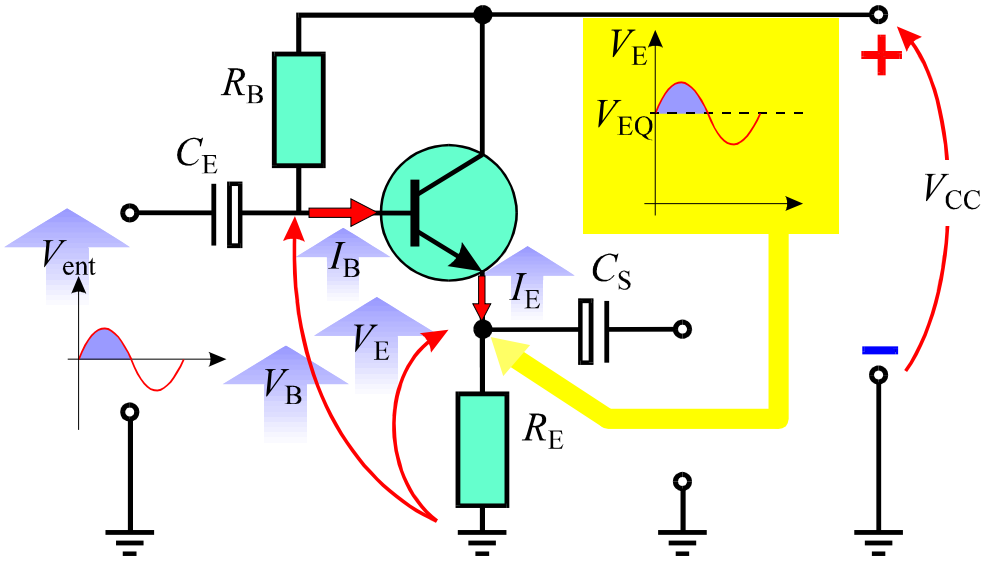


Fig.4 Seqüência de eventos decorrentes da aplicação de um sinal positivo na entrada do amplificador.

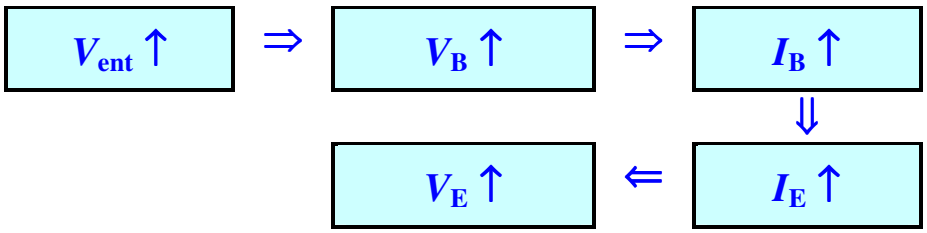
Como indicado na **Fig.4**, o aumento na tensão de base produz um aumento na tensão V_{BE} entre base e emissor, provocando uma elevação na corrente de base I_B. Isso produz um aumento nas correntes de coletor e de emissor do transistor, elevando a queda de tensão no resistor de emissor.

Deve-se observar no entanto que a corrente de emissor aumenta até um valor tal que a tensão no terminal de emissor seja bem próxima à tensão no terminal da base, com a diferença sendo determinada pela tensão de polarização direta da junção base-emissor, ou seja,

$$V_E = V_B - V_{BE}$$

Verifica-se dessa forma que a queda de tensão sobre o resistor de emissor tem a mesma fase do sinal de entrada com uma diferença de amplitude igual a V_{BE}, que para transistores de silício é da ordem de 0,7 V.

A seqüência de eventos ilustrada na **Fig.4** pode ser representada de acordo com o diagrama:



Utilizando uma análise semelhante àquela conduzida anteriormente, a existência de um sinal negativo na entrada do circuito amplificador, produz a seqüência de eventos ilustrada na **Fig.5**.

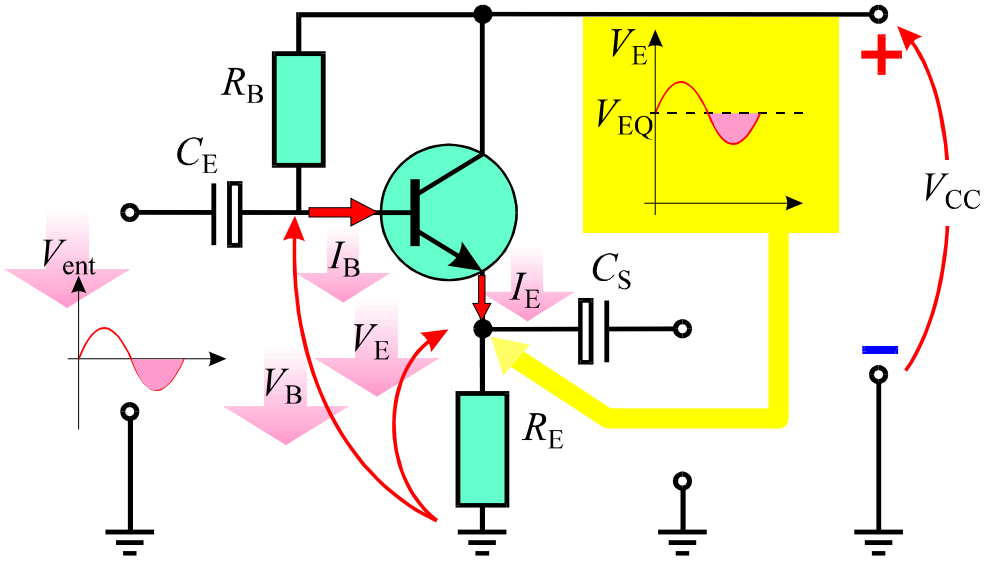
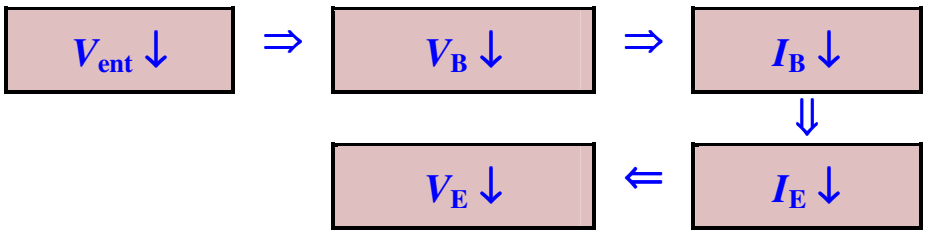


Fig.5 Seqüência de eventos decorrentes da aplicação de um sinal negativo na entrada do amplificador.

A seqüência de eventos ilustrada na **Fig.5** está representada no diagrama a seguir:



Devido ao fato de a tensão do emissor seguir a tensão da base, o estágio amplificador com transistor na configuração coletor comum é também denominado de **estágio seguidor de emissor**.

PARÂMETROS DO ESTÁGIO AMPLIFICADOR EM COLETOR COMUM

GANHO DE TENSÃO

Considerando que a variação na tensão de saída é praticamente igual à variação na tensão de entrada, conclui-se que o ganho de tensão do estágio amplificador em coletor comum pode ser considerado unitário, ou seja,

$$A_V \approx 1$$

GANHO DE CORRENTE

Para que se desenvolva sobre o resistor de emissor, que é normalmente de baixa resistência, uma tensão de amplitude praticamente igual àquela da base, a corrente de emissor do transistor tende a assumir valores altos, quando comparada com a corrente de base. Isso significa que o circuito apresenta uma amplificação de corrente elevada entre base e emissor.

Como a corrente de coletor é aproximadamente igual à corrente de emissor, o ganho de corrente do circuito amplificador em coletor comum iguala aproximadamente ao ganho de corrente do transistor, ou seja,

$$A_I = \frac{\Delta I_E}{\Delta I_B} \approx \frac{\Delta I_C}{\Delta I_B} = \beta \quad \Rightarrow \quad A_I = \beta$$

Em geral o ganho de corrente dos estágios amplificadores em coletor comum pode ser considerado como **alto**.

IMPEDÂNCIA DE ENTRADA

Como em qualquer estágio amplificador, a impedância de entrada depende não apenas do transistor, como também de todos os componentes externos de polarização e acoplamento. Isso torna complexa a sua determinação matemática.

De forma genérica pode-se dizer que a impedância de entrada dos estágios em coletor comum é **alta**, situando-se tipicamente na faixa de algumas centenas de ohms a alguns milhares de ohms.

A impedância de entrada pode também ser medida com o emprego de um potenciômetro como ilustrado na **Fig.6**, seguindo os mesmos princípios já descritos anteriormente para a medição daquele parâmetro no estágio amplificador em emissor e base comum.

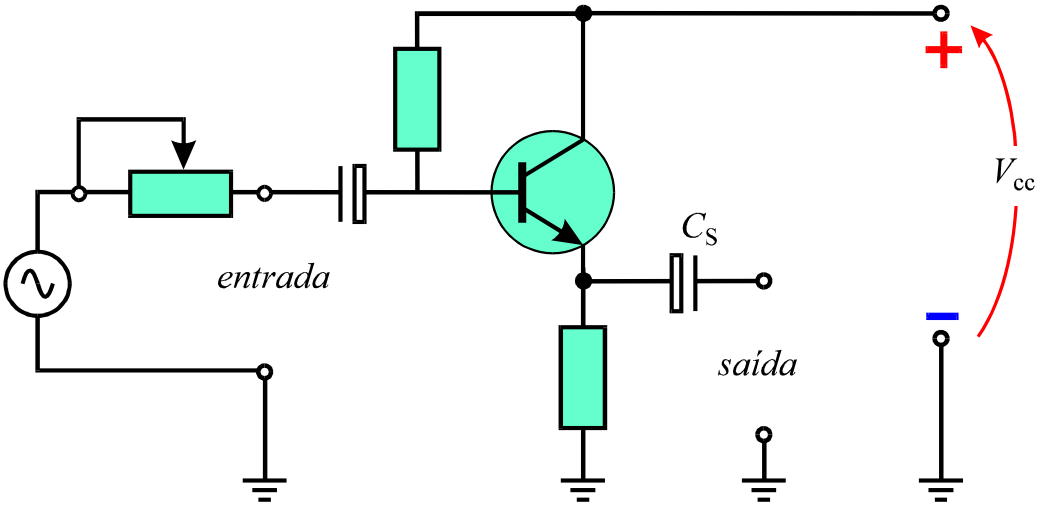


Fig.6 Técnica utilizada para medição da impedância de entrada de um amplificador em base comum.

IMPEDÂNCIA DE SAÍDA

A impedância de saída do estágio amplificador em coletor comum depende de uma série de fatores, incluindo:

- A impedância interna do gerador (ou estágio ligado à entrada).
- Resistor de emissor.
- Corrente de emissor.

De forma geral, a impedância de saída está relacionada à corrente de emissor de acordo com as faixas de valores exibidas na **Tabela 1**.

Tabela 1 Relação aproximada entre a impedância de saída e a corrente de emissor.

Corrente de emissor, I_E	Z_o(valores aproximados)
1 mA	25 Ω
de 1 mA a 100 mA	de 25 Ω a 0,25 Ω
de 100 mA a 1 A	de 0,25 Ω a 0,025 Ω

As faixas de valores aproximados listadas na **Tabela 1** mostram que, mesmo em baixas correntes, o valor da impedância de saída é sempre menor que algumas dezenas de ohms.

Considerando ainda que esse tipo de estágio é dificilmente operado com correntes inferiores a 100 mA, a impedância de saída pode ser considerada na prática sempre inferior a 1Ω.

Com base nessas considerações a impedância de saída de um estágio em coletor comum pode ser classificada como **muito baixa**.

Apesar de ser possível medir a impedância de saída do estágio amplificador em coletor comum, essa tarefa requer técnicas sensíveis de medição, tendo em vista os altos valores de corrente no circuito, que impossibilitam o uso de potenciômetros. Adicione-se a isso as dificuldades associadas à medição de resistências inferiores a 1Ω.

A **Tabela 2** resume as principais características de um estágio amplificador a transistor na configuração coletor comum.

Tabela 2 Amplificador em coletor comum: características principais.

Parâmetro	Valor ou faixa de valores típicos
A_V	≈ 1
A_I	alto ($A_I \approx \beta$)
Z_i	alta (centenas a milhares de ohms)
Z_o	muito baixa (< 1Ω)

APLICAÇÕES

Existem fundamentalmente três aplicações para os estágios seguidores de emissor:

- Etapa de saída em fontes reguladas.
- Etapa de potência em amplificadores.
- Casamento de impedâncias.

Dessas aplicações, as duas primeiras correspondem àquelas de utilização mais freqüente, razão pela qual merecem uma análise mais detalhada.

ETAPA DE SAÍDA EM FONTES REGULADAS

As características mais importantes em uma fonte são:

- Tensão de saída.
- Impedância interna.

A primeira característica é importante por motivos óbvios. A segunda característica, impedância ou resistência interna, é importante devido à queda de tensão que surge na fonte quando esta fornece corrente a uma carga.

A **Fig.7** mostra dois gráficos que permitem comparar o desempenho de uma fonte para resistências internas distintas. Como pode ser aí observado, a fonte de menor resistência interna mantém a tensão terminal V_0 mais próxima de seu valor nominal, quando a corrente de carga I_0 aumenta. Isso leva a concluir que, quanto menor for a impedância ou resistência interna de uma fonte, melhor será o seu desempenho.

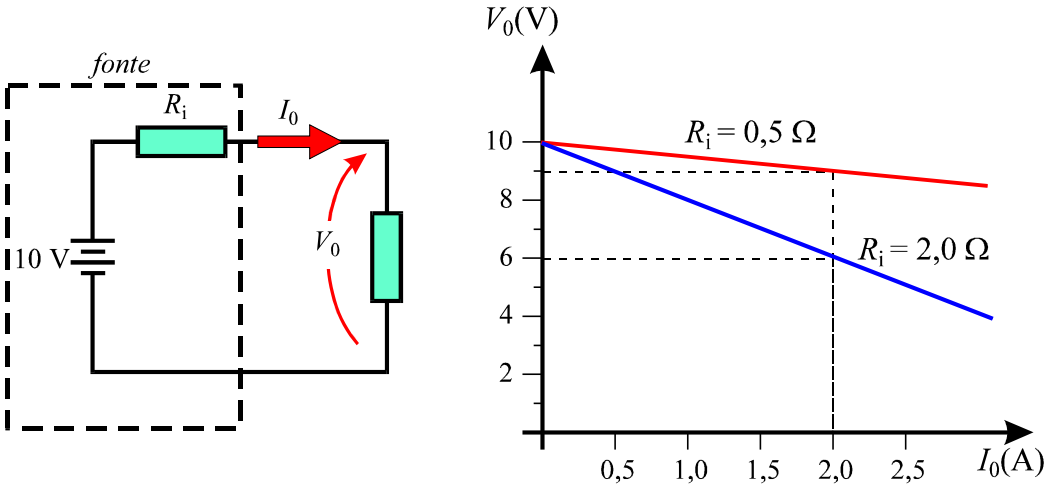


Fig.7 Desempenho de duas fontes de impedâncias distintas perante variações na corrente de carga.

Os estágios amplificadores em coletor comum, que apresentam baixíssima impedância de saída podem portanto ser utilizados como estágios reguladores de tensão em fontes de alimentação.

A **Fig.8** mostra um estágio regulador de tensão a transistor já estudado anteriormente. Esse estágio regulador nada mais é do que um estágio

amplificador em coletor comum em que a tensão no terminal da base é mantida constante pela ação do diodo Zener.

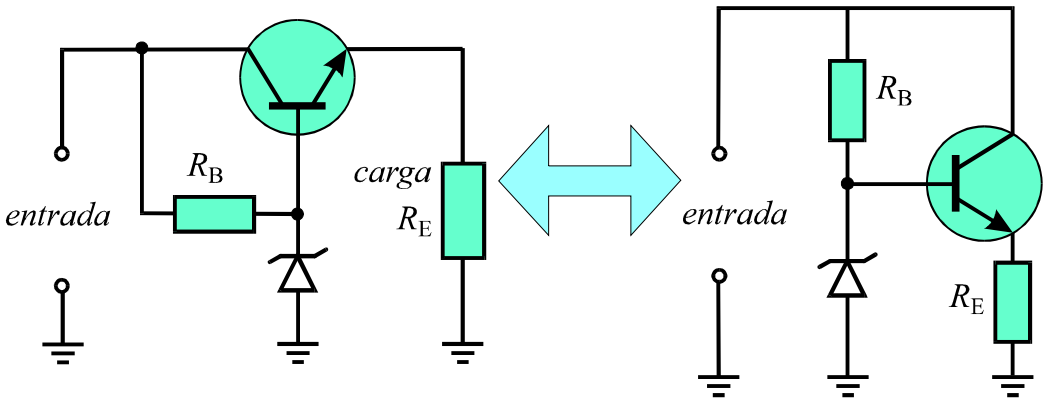


Fig.8 Estágio regulador de tensão e seu equivalente na configuração coletor comum.

ETAPA DE POTÊNCIA EM AMPLIFICADORES DE ÁUDIO

Uma das aplicações mais utilizadas para os amplificadores em coletor comum é na construção de estágios amplificadores de potência para sinais de áudio.

A **Fig.9** mostra o diagrama simplificado de um estágio de potência, também denominado de estágio de classe B, utilizando os transistores T_2 e T_3, ambos na configuração coletor comum.

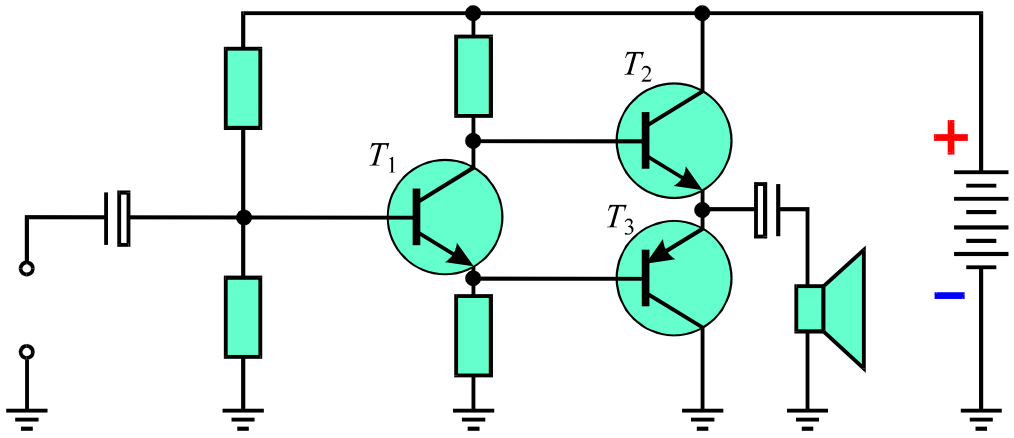


Fig.9 Diagrama simplificado de um estágio de potência.

Considerando inicialmente que um sinal de áudio esteja sendo amplificado, o capacitor em série com o alto-falante pode ser considerado como um curto-circuito, como mostrado na **Fig.10**.

Dessa forma, toda vez que um sinal é amplificado, o alto-falante funciona como carga, estando ligado ao emissor de ambos os transistores. Portanto, a ação isolada de cada transistor conectado ao alto-falante equivale àquela de um estágio amplificador na configuração coletor comum.

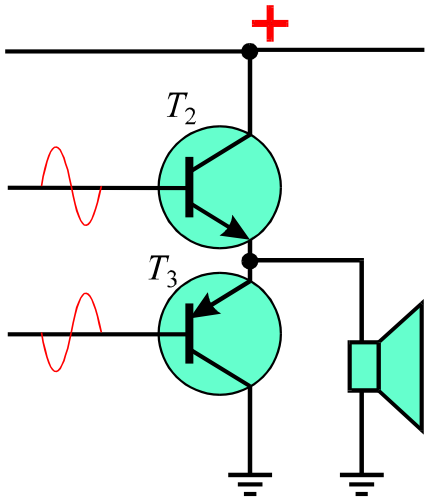


Fig.10 Porção do circuito da **Fig.9**.

Essa configuração do estágio de potência é adequada para conexão direta com o alto-falante por exibir uma baixa impedância de saída, proporcionando assim uma boa transferência de potência . Por essa razão esse tipo de estágio de potência é muito utilizado em aparelhos portáteis, tais como rádios e gravadores.

QUESTIONÁRIO

1. Faça o desenho de um transistor na configuração coletor comum.

2. Quais são as faixas de valores típicas dos parâmetros associados ao amplificador na configuração coletor comum?

3. Cite algumas aplicações que fazem uso do amplificador na configuração coletor comum.

Transistor de efeito de campo

O transistor de efeito de campo tem capacidade de exercer o controle de corrente através da tensão aplicada em um de seus terminais, sendo utilizado, principalmente, nos estágios de entrada de instrumentos de medida, tais como osciloscópios, voltímetros eletrônicos, receptores etc., onde seja necessário uma elevada impedância de entrada.

O transistor de efeito de campo é geralmente designado pela abreviação FET cujas letras correspondem às iniciais do termo inglês *field effect transistor*. Existem duas categorias de dispositivos de efeito de campo:

- O transistor de efeito de campo de junção, designado pela sigla JFET.
- O transistor de efeito de campo de porta isolada, designado pela sigla MOSFET.

As características principais dessas duas categorias de dispositivos são examinadas a seguir.

TRANSISTOR DE EFEITO DE CAMPO DE JUNÇÃO

O JFET é constituído por um substrato de material semicondutor exibindo um tipo de dopagem, no qual é formado, por técnicas de implantação iônica, um canal de dopagem distinta daquela correspondente ao substrato, conforme ilustrado na **Fig.1**.

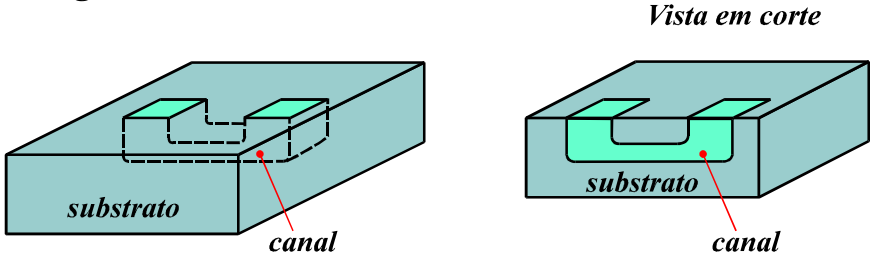


Fig.1 Estrutura básica de um JFET.

Dois tipos de dispositivos podem ser fabricados, conforme ilustrado na **Fig.2**:

- Substrato do tipo *p* e canal do tipo *n,* denominado de **JFET canal *n***.
- Substrato do tipo *n* e canal do tipo *p,* denominado de **JFET canal *p***.

Fig.2 JFETs canal *n* e canal *p*.

TERMINAIS DE LIGAÇÃO DO JFET

Os JFETs possuem 3 terminais. Dois terminais estão ligados às extremidades do canal e são denominados de **fonte** e **dreno**, como mostrado na **Fig.3**. O terminal fonte é identificado pela letra *S* (do inglês *source*) e o terminal dreno pela letra *D* (do inglês *drain*). O terceiro terminal, denominado de **porta** é identificado pela letra *G* (do inglês *gate*), sendo conectado diretamente ao substrato.

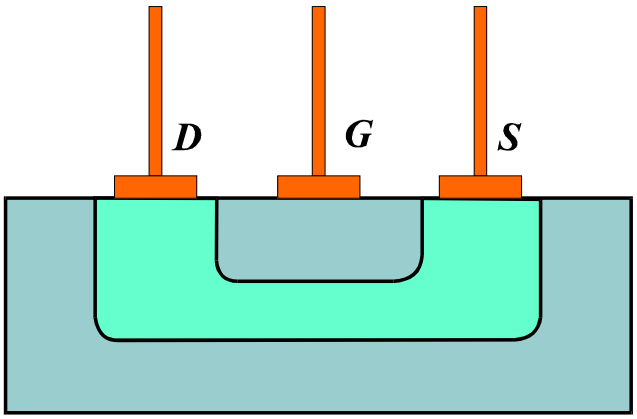


Fig.3 Terminais de um JFET.

Os terminais dreno e fonte servem a propósitos distintos e conseqüentemente não podem ser trocados um pelo outro, nas montagens envolvendo FETs.

FORMAS DE ENCAPSULAMENTO

Os transistores de efeito de campo são fabricados em invólucros semelhantes àqueles utilizados em transistores bipolares. A **Fig.4** mostra dois tipos básicos de encapsulamento disponíveis comercialmente.

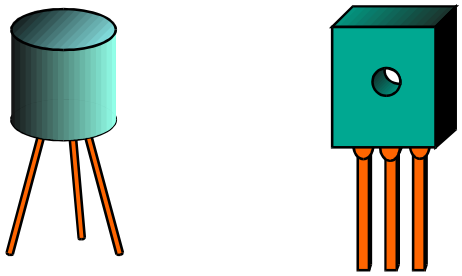


Fig.4 Aspectos típicos de encapsulamentos disponíveis comercialmente.

REPRESENTAÇÃO SIMBÓLICA

A **Fig.5** mostra a representação simbólica de JFETs canal *n* e canal *p*, onde se pode notar que a diferença nas representações, indicativa do tipo de canal do dispositivo, ocorre no sentido da seta no terminal *G*.

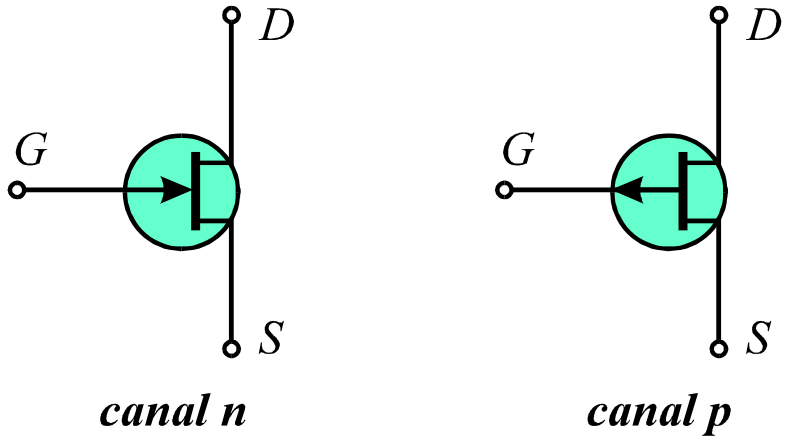


Fig.5 Representações simbólicas de JFETs canal *n* e canal *p*.

POLARIZAÇÃO DE JFETs

Como ocorre com o transistor bipolar, o JFET funciona com um terminal comum à entrada e à saída do circuito. A configuração mais usual é aquela em que o terminal fonte é escolhido como terminal comum, como mostrado na **Fig.6**. Como pode ser aí observado, a forma de ligação com a fonte externa é função do tipo de canal do dispositivo.

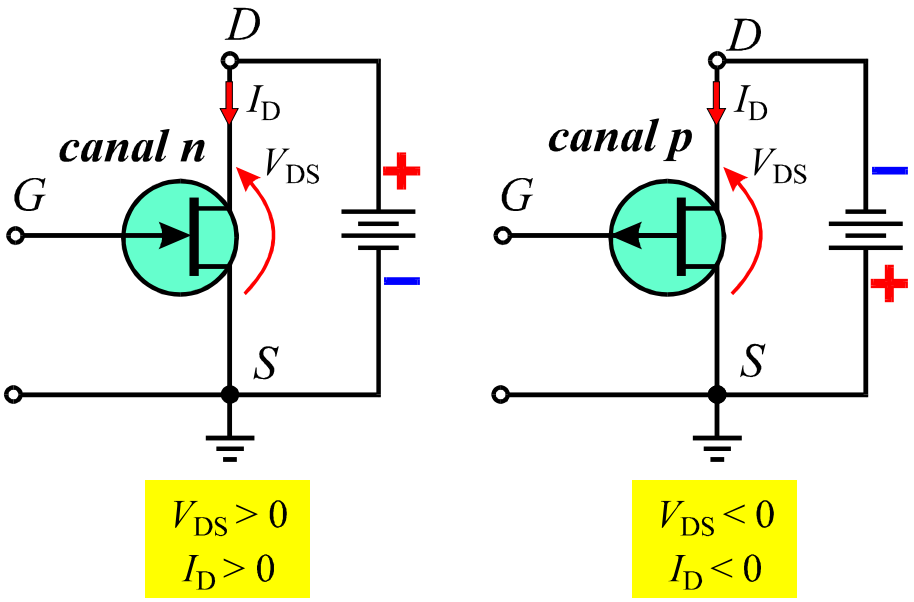


Fig.6 Formas de polarização de JFETs canal *n* e canal *p*.

A análise do comportamento do JFET em circuitos, desenvolvida nas seções seguintes, utiliza o JFET canal *p* como modelo. Com a devida troca de polaridade das fontes de alimentação no circuito, os resultados da análise são também aplicáveis para o caso do JFET canal *n*.

Fonte

Em condições normais de operação, o terminal fonte do *p*-JFET é ligado ao pólo positivo da fonte de alimentação, como mostrado na **Fig.7**.

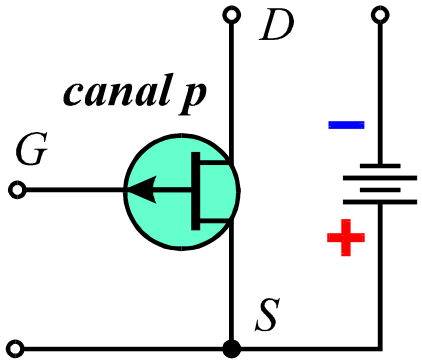


Fig.7 Ligação do terminal *S* de um JFET à fonte de alimentação.

O terminal fonte funciona como terminal de referência para o FET assim como o emissor funciona como terminal de referência para o transistor bipolar.

Dreno

O terminal dreno é ligado ao pólo negativo da fonte de alimentação através de um resistor de dreno R_D, como mostrado na **Fig.8**.

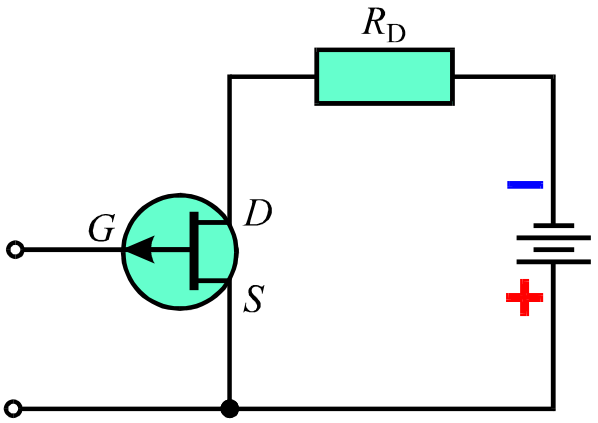


Fig.8 Ligação do terminal *D* de um JFET à fonte de alimentação, por intermédio de um resistor.

O resistor de dreno desempenha uma função semelhante àquela referente ao resistor de coletor em circuitos com transistores bipolares.

Porta

A porta é o terminal de controle de um FET, desempenhando um papel semelhante ao terminal de base de um transistor bipolar. Existe uma diferença fundamental no entanto, nas condições de operação de um FET com respeito ao princípio de funcionamento do transistor bipolar:

Em operação normal, a junção pn formada entre porta e fonte de um FET deve estar inversamente polarizada.

Para obter a condição normal de operação, uma fonte externa deve ser utilizada para polarizar inversamente a junção formada entre porta e fonte, como mostrado na **Fig.9**.

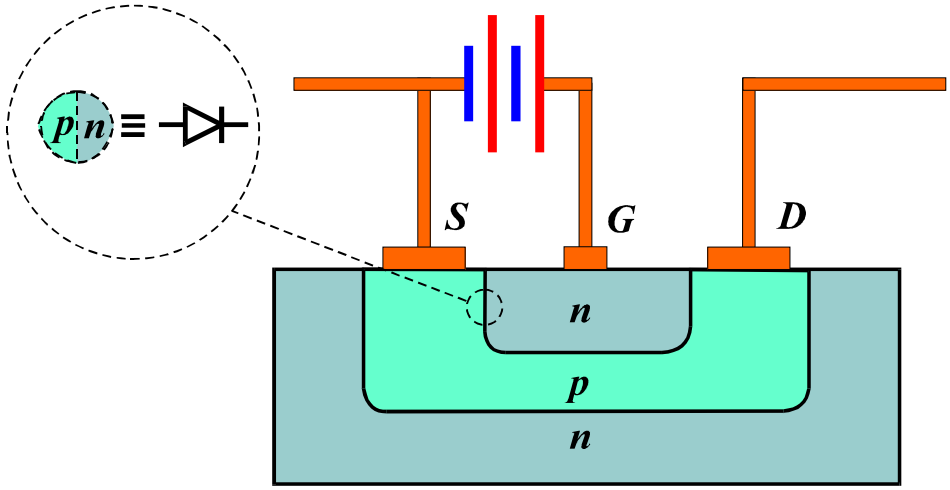


Fig.9 Emprego de uma fonte externa para polarizar inversamente a junção formada entre a porta e a fonte de um FET.

Dessa forma, no *p*-JFET o terminal da porta fica mantido a um potencial positivo com relação ao terminal fonte, e a configuração do dispositivo no circuito assume a forma mostrada na **Fig.10**. Essa condição de polarização inversa atribui ao FET uma altíssima impedância de entrada, que pode chegar a algumas dezenas de megaohms.

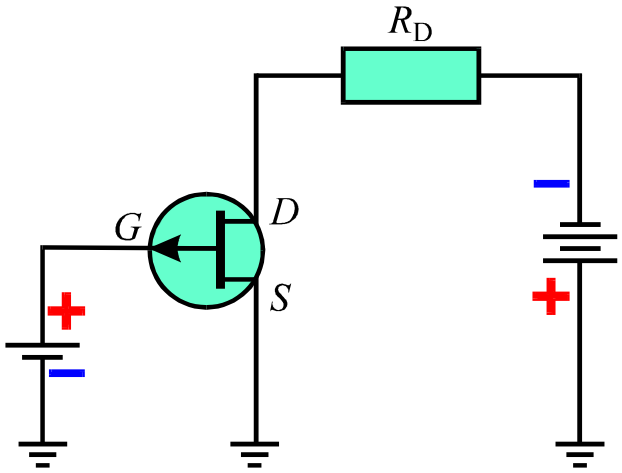


Fig.10 Condições normais de polarização de um *p*-JFET.

PRINCÍPIO DE FUNCIONAMENTO

O estudo do princípio de funcionamento do FET é feito com base em uma análise de parâmetros elétricos do componente, cujas relações podem ser representadas em termos de curvas características. Os parâmetros utilizados na

representação das curvas características estão representados na **Fig.11**, e recebem as seguintes denominações:

I_D = corrente que flui para o terminal dreno, também denominada de corrente de dreno.
$V_{DS} \equiv V_D - V_S$ = tensão entre dreno e fonte.
$V_{GS} \equiv V_G - V_S$ = tensão de controle entre porta e fonte.

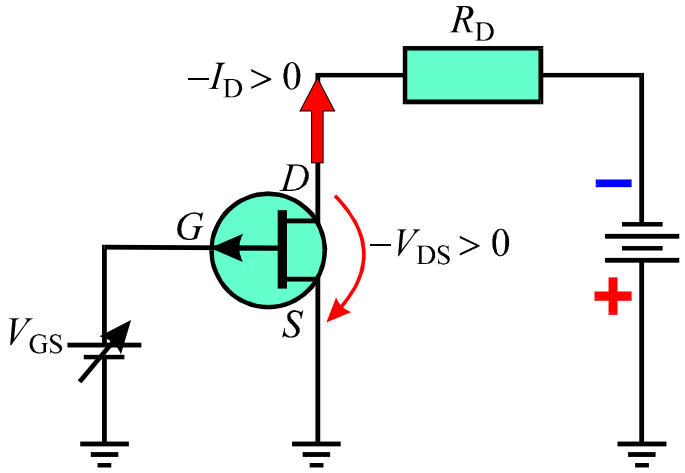


Fig.11 Parâmetros elétricos associados ao FET.

O FET é um transistor cujo princípio de funcionamento baseia-se no controle que a tensão V_{GS} exerce sobre a corrente I_D. Esse controle é semelhante ao tipo de controle de fluxo de fluido em um sistema hidráulico, do tipo ilustrado na **Fig.12.**

Como mostrado na **Fig.12,** o sistema hidráulico é composto de um duto e de um pistão com a finalidade de controlar o fluxo de fluido através do canal.

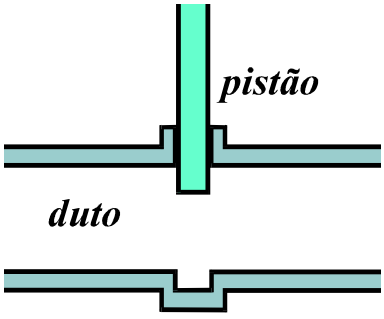


Fig.12 Sistema hidráulico com controle de fluxo de fluido.

O fluxo máximo de fluido ocorre quando o pistão de controle é deslocado totalmente para cima, proporcionando a abertura total do canal, como mostrado na **Fig.13**. Como pode ser aí observado, a medida que o canal vai sendo obstruído pela penetração do pistão, o fluxo de fluido diminui até o ponto de se tornar totalmente bloqueado quando o pistão é totalmente inserido no canal.

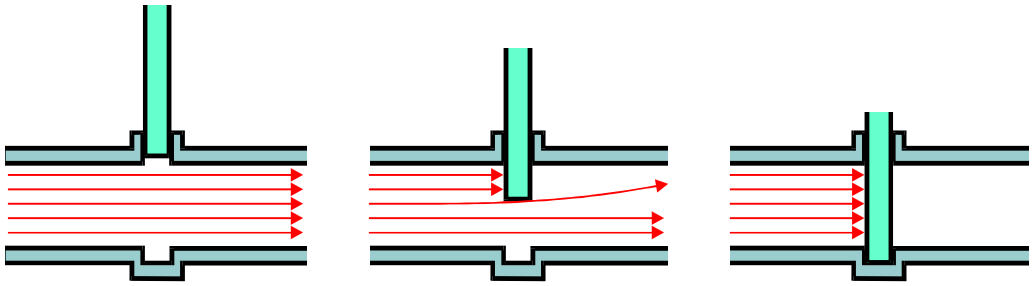


Fig.13 Fluxo de fluido para diferentes penetrações do pistão no canal.

Da mesma forma que o pistão atua sobre o fluxo de fluido, abrindo ou fechando fisicamente o canal, a tensão de controle V_{GS} efetua um controle eletrostático do fluxo de corrente através do canal do FET. Esse tipo de controle pode ser analisado a partir de três condições de operação:

- Com o terminal porta aberto.
- Com o potencial da porta nulo em relação ao terminal fonte.
- Com o potencial da porta positivo em relação ao terminal fonte.

Para maior clareza na análise dessas três situações, o FET será representado de acordo com a estrutura simplificada mostrada na **Fig.14**, que elimina os detalhes referentes à geometria do canal no interior do dispositivo.

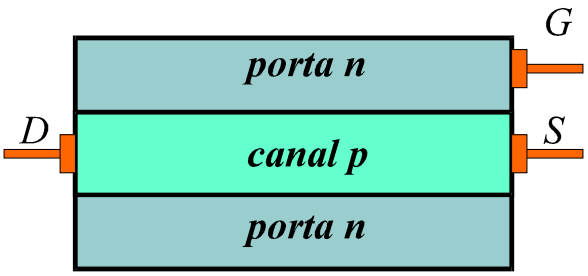


Fig.14 Representação simplificada da estrutura de um FET.

Porta em aberto

Notando que em um *p*-JFET a corrente no canal é constituída unicamente de lacunas, e considerando que a corrente flui no sentido fonte-dreno, com o terminal de controle desligado, o canal fica totalmente aberto e a corrente entre fonte e dreno varia aproximadamente em proporção direta com a variação da tensão entre os terminais dreno e fonte, como mostrado na **Fig.15**.

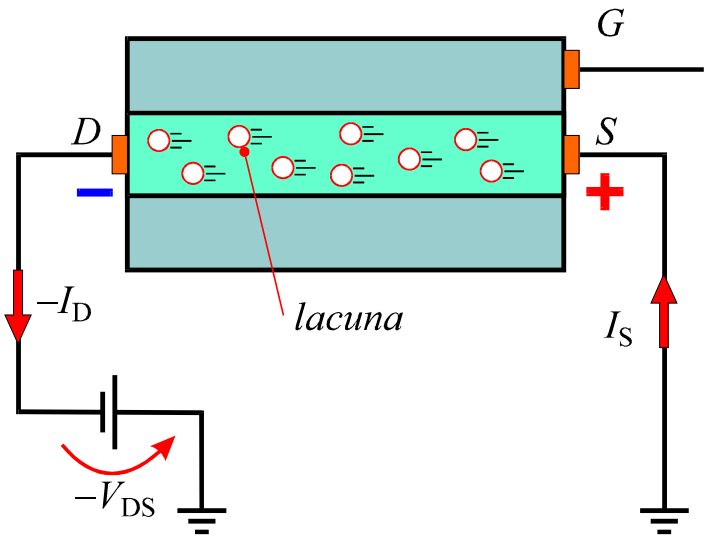


Fig.15 Corrente no canal de um *p*-JFET com a porta desligada.

Observa-se que nessas condições, o comportamento do canal é semelhante ao de um resistor, com o aumento da tensão aplicada se traduzindo em um aumento proporcional no fluxo de corrente, conforme mostrado na **Fig.16**.

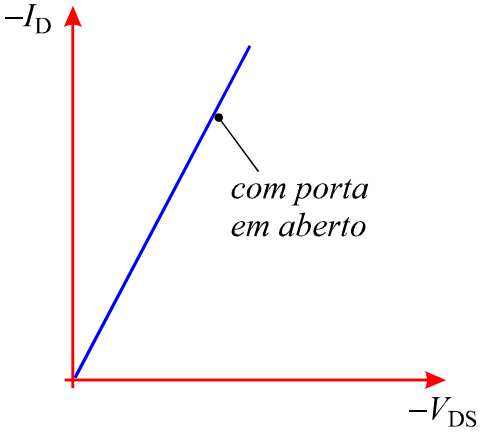


Fig.16 Representação gráfica da relação $I_D \times V_{DS}$ para um *p*-JFET com porta desligada.

Com a porta desligada, o canal de um JFET se comporta como um resistor e a corrente no canal varia em proporção direta com a tensão aplicada entre seus terminais.

Um aspecto importante a se considerar nesse caso é que, uma vez que o canal se comporta como uma resistor, o potencial entre dreno e fonte se distribui ao longo do canal como em um divisor de tensão.

Essa distribuição está ilustrada na **Fig.17** para o caso $V_{DS} = -2$ V. Como pode ser aí observado, o potencial ao longo do canal diminui gradualmente a partir do terminal fonte, de acordo com uma função linear $V(x)$, onde x representa a posição ao longo do canal, medida a partir do terminal dreno.

Apesar de o FET não ser utilizado na prática com o terminal porta em aberto, é muito importante conhecer a distribuição do potencial ao longo do canal para compreender o princípio de funcionamento do dispositivo.

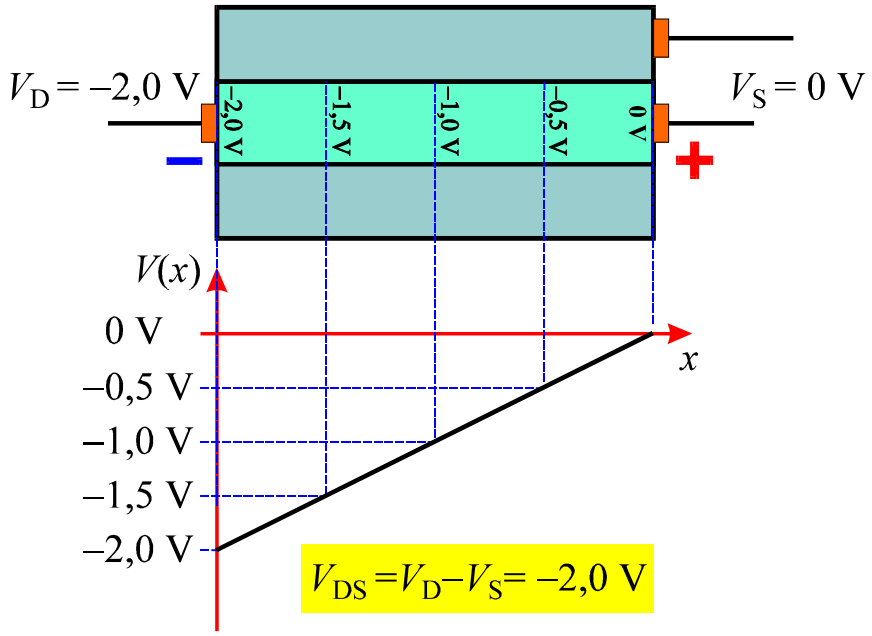


Fig.17 Exemplo típico ilustrando a distribuição de potencial ao longo do canal de um *p*-JFET.

Porta aterrada

Quando o terminal porta é conectado ao terminal fonte, a diferença de potencial entre a porta e a fonte é nula, ou seja, $V_{GS} = 0$. Como a porta está a um potencial nulo, o potencial negativo distribuído ao longo do canal coloca em bloqueio todos os pontos das duas junções formadas entre o substrato e o canal do dispositivo, conforme ilustrado na **Fig.18**.

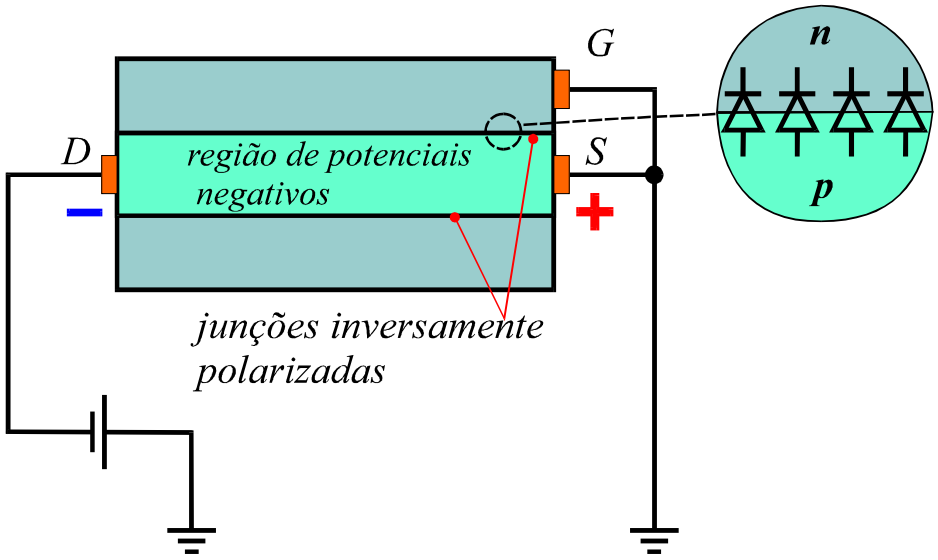


Fig.18 Dispositivo *p*-JFET com porta aterrada.

O potencial negativo no interior do canal provoca um acúmulo de cargas descobertas positivas no substrato, nas proximidades das duas junções formadas com o canal. Como ilustrado na **Fig.19**, o acúmulo de cargas descobertas é maior na região mais próxima ao terminal dreno devido ao potencial no interior do canal ser mais negativo nas proximidades daquela região.

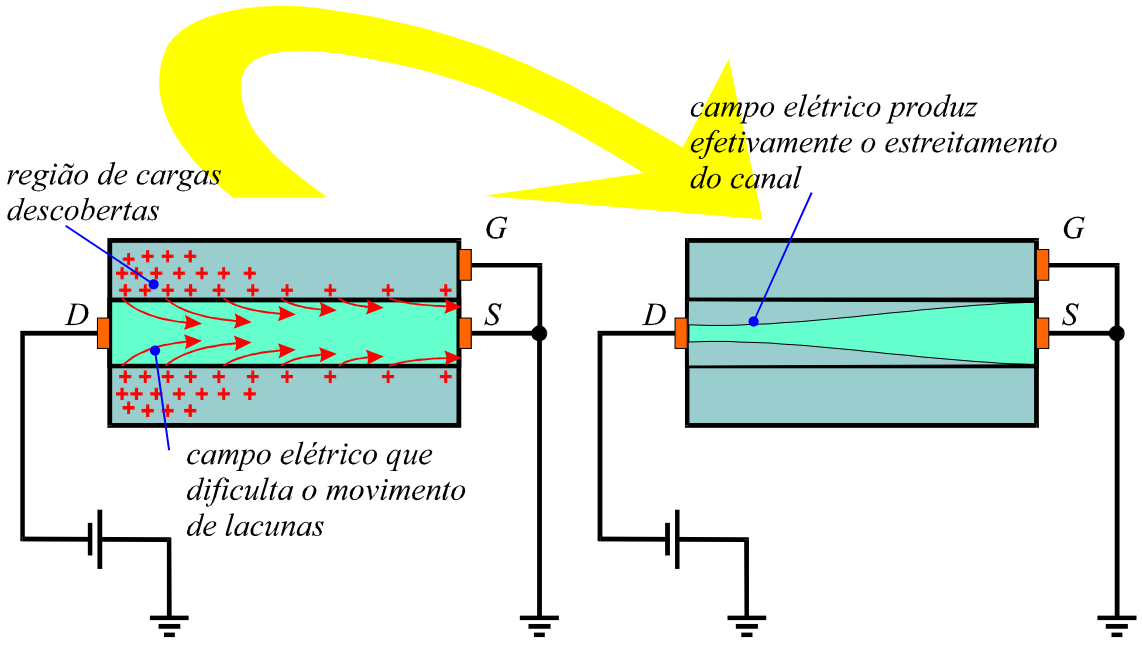


Fig.19 Distribuição de cargas descobertas no substrato de um *p*-JFET com porta aterrada.

Como ilustrado na **Fig.19**, o acúmulo de cargas positivas nas duas junções canal-substrato gera um campo elétrico que se projeta para dentro do canal, dificultando o fluxo de lacunas em seu interior, efetivamente reduzindo a área útil para o fluxo daqueles portadores. Esse processo ocorre de forma semelhante à atuação do pistão, no sistema hidráulico descrito anteriormente.

As regiões de depleção formadas nas duas junções entre o canal e o substrato penetram cada vez mais no interior do canal, à medida que o potencial no terminal dreno se torna mais negativo. Se por um lado o potencial mais negativo naquele terminal favorece o aumento da corrente de lacunas no interior do canal, por outro lado, o alargamento das duas regiões de depleção dificultam o fluxo de corrente. Como resultado, a partir de um certo valor da tensão negativa V_{DS} entre dreno e fonte, a corrente no canal satura em um valor limite I_{Dsat}.

Dessa forma, a relação entre os parâmetros V_{DS} e I_D assume a forma mostrada no gráfico da **Fig.20**, quando a porta está aterrada.

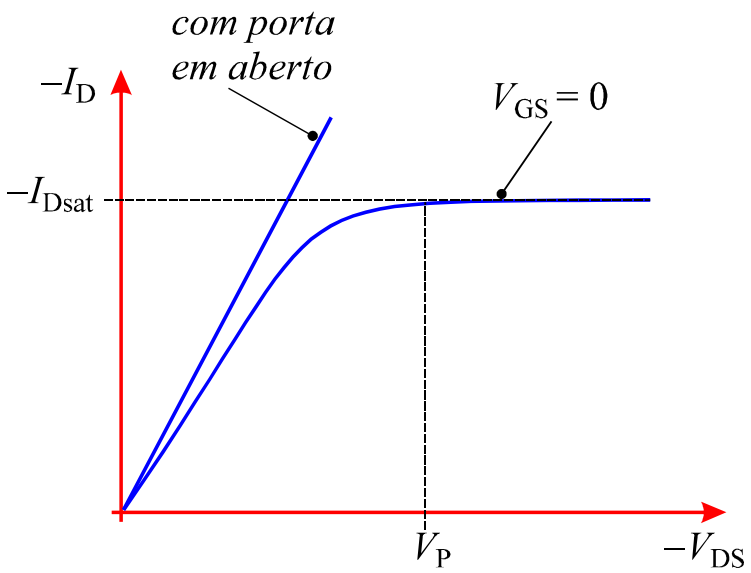


Fig.20 Representação gráfica da relação $I_D \times V_{DS}$ para um *p*-JFET com porta aterrada.

O gráfico da **Fig.20** mostra que a partir de um certo valor do parâmetro V_{DS} a corrente I_D permanece praticamente constante. O valor de tensão em que ocorre a saturação da corrente é denominado de **tensão de pinçamento V_P** (do termo inglês *pinch-off*) e o valor da corrente de saturação é denominada de **corrente de saturação de dreno I_{Dsat}**.

Potencial de porta positivo

Aplicando-se uma tensão positiva entre porta e fonte, o efeito da tensão inversa externa soma-se ao efeito de polarização interna, aumentando o acúmulo de cargas positivas nas duas junções entre o substrato e o canal. Esse efeito equivale a alterar a largura efetiva do canal, conforme ilustrado na **Fig.21**.

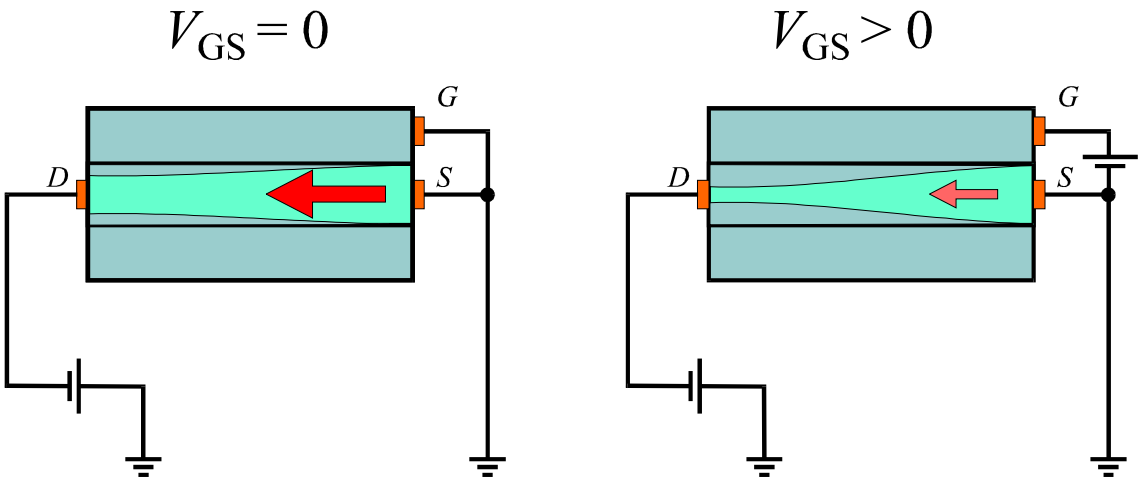
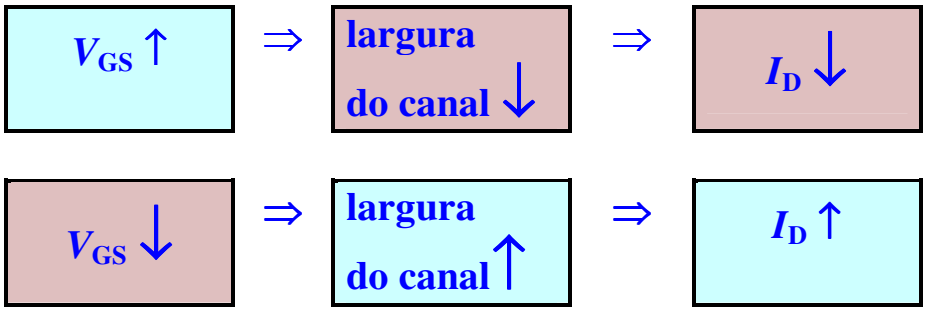


Fig.21 Larguras efetivas do canal de um *p*-JFET para os casos $V_{GS} = 0$ e $V_{GS} > 0$.

Como o fluxo de corrente depende da abertura no canal, conclui-se que:



Pode-se sumarizar o comportamento elétrico de um FET de acordo com a seguinte afirmativa:

A corrente I_D entre fonte e dreno de um FET é controlada pela tensão V_{GS} aplicada entre porta e fonte.

Utilizando-se valores distintos da tensão V_{GS}, obtém-se uma família de curvas representativas das relações entre I_D e V_{DS}, como mostrado na **Fig.22**. Essa família de curvas características é denominada de **característica de dreno do JFET**.

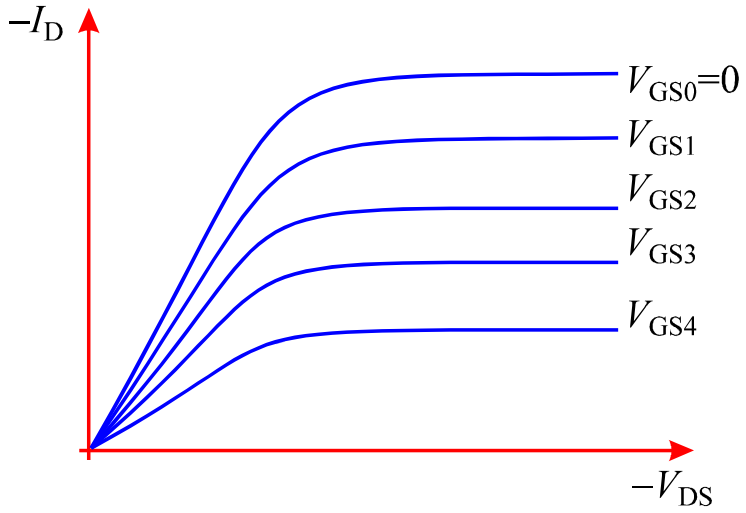


Fig.22 Gráfico representativo da característica de dreno de um *p*-JFET.

Um aspecto importante a ser observado no uso do JFET é que o potencial do terminal porta **sempre coloca a junção porta-fonte em bloqueio.** Se essa junção for polarizada em condução o transistor pode ser danificado.

O diagrama a seguir mostra como deve ser aplicada a tensão entre os terminais porta e fonte, para operação adequada do JFET.

$$\textbf{\textit{p}-JFET} \Rightarrow V_{GS} > 0$$

$$\textbf{\textit{n}-JFET} \Rightarrow V_{GS} < 0$$

PARÂMETROS BÁSICOS DE UM JFET

Tensão de pinçamento

A tensão de pinçamento V_P representa o valor de tensão dreno-fonte a partir do qual ocorre saturação da corrente de dreno. Existe um determinado valor V_P para cada valor da tensão porta-fonte V_{GS}, conforme ilustrado na **Fig.23**.

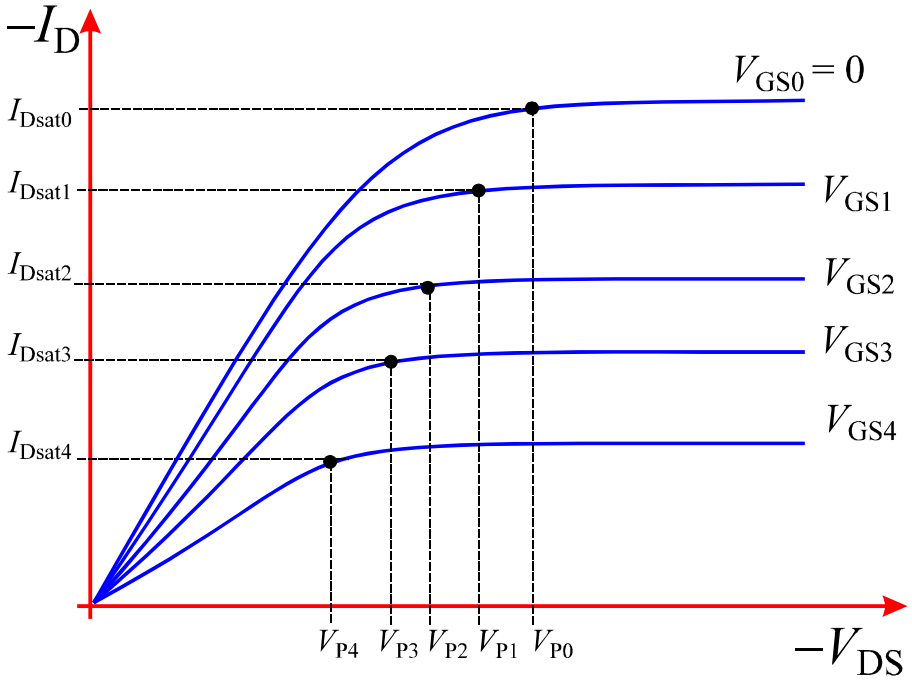


Fig.23 Tensões de pinçamento nas curvas características de um *p*-JFET.

Unindo-se os valores de corrente e tensão obtidos nos pontos de pinçamento das diferentes curvas características do JFET, obtém-se uma curva de pinçamento ou curva de *pinch-off*, como mostrado na **Fig.24**.

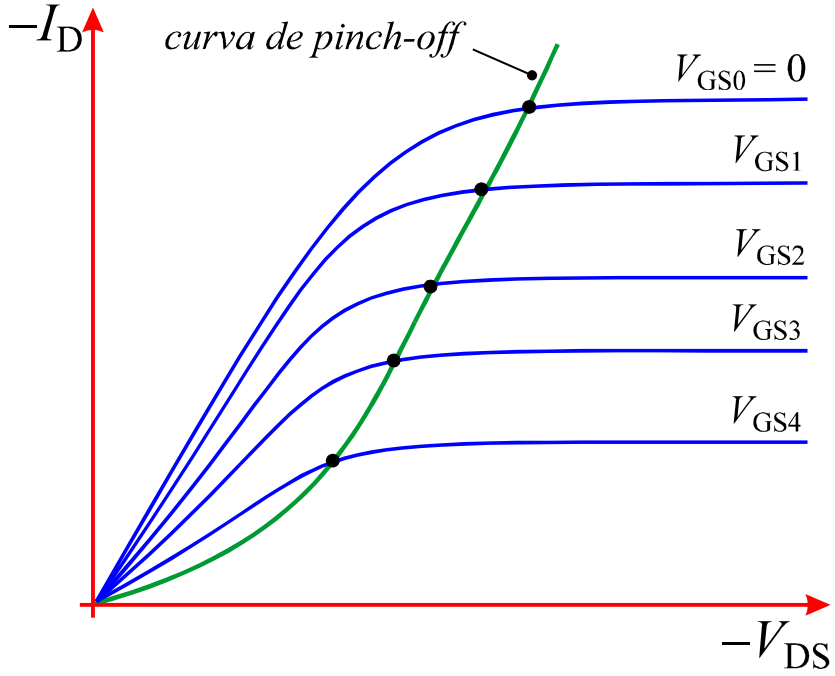


Fig.24 Curva de *pinch-off* típica de um *p*-JFET.

Tensão de porta no corte

A tensão de porta no corte, representada pelo parâmetro $V_{GS,off}$ corresponde ao valor de tensão V_{GS} que provoca o fechamento completo do canal do JFET, bloqueando portanto o fluxo da corrente I_D. Essa condição está representada no gráfico da **Fig.25**.

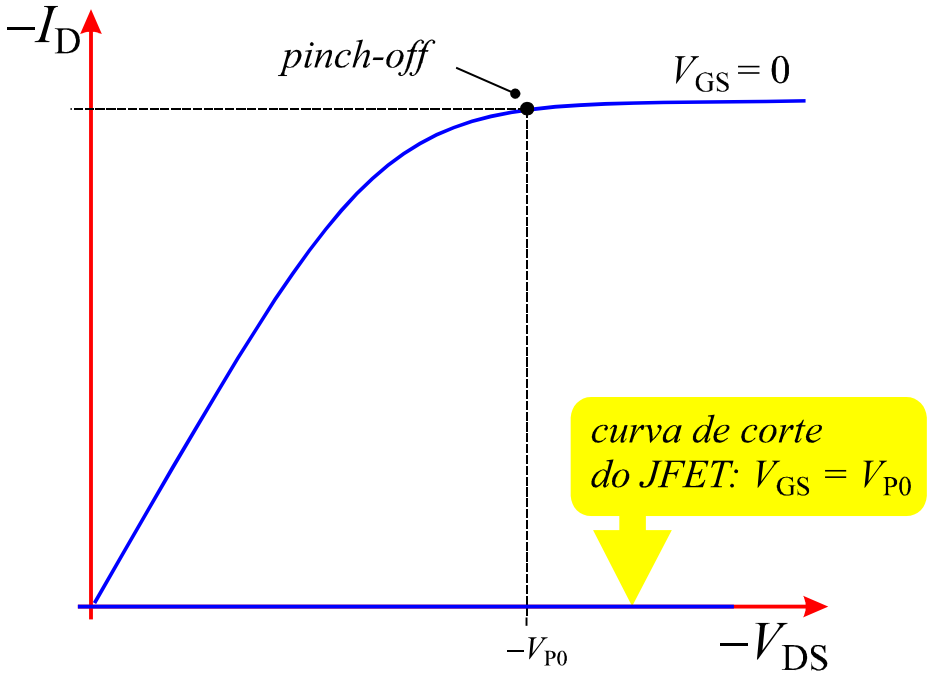


Fig.25 Curva de corte de um JFET.

Na condição de corte pode circular no canal uma corrente de alguns microampères, e na maioria dos casos o parâmetro $V_{GS,off}$ é aproximadamente igual à tensão de pinçamento V_{P0}, ou seja,

Condição de corte do JFET $\Rightarrow$ $V_{GS,off} \approx V_{P0}$

Resistência de condução do canal

A resistência de condução do canal $R_{DS,on}$ é aquela apresentada pelo canal na faixa de valores do parâmetro V_{DS} satisfazendo à condição

$$|V_{DS}| < V_P$$

Nessas condições o canal se comporta como um resistor convencional, com a corrente I_D variando de uma forma aproximadamente linear com a tensão V_{DS}. O parâmetro $R_{DS,on}$, é dependente do valor da tensão V_{GS}, situando-se tipicamente na faixa de 20 ohms a algumas centenas de ohms.

Tensão de ruptura

A tensão de ruptura de um JFET corresponde ao valor de tensão V_{DS} a partir do qual a corrente no canal entra no regime de ruptura por avalanche. Folhetos de especificações do fabricante fornecem os valores máximos admissíveis da tensão V_{DS} de forma a evitar a ocorrência de ruptura no dispositivo.

REGIÕES DE OPERAÇÃO DE UM JFET

O diagrama contendo as curvas características de um JFET pode ser dividido em três regiões, conforme mostrado na **Fig.26**, e descritas a seguir.

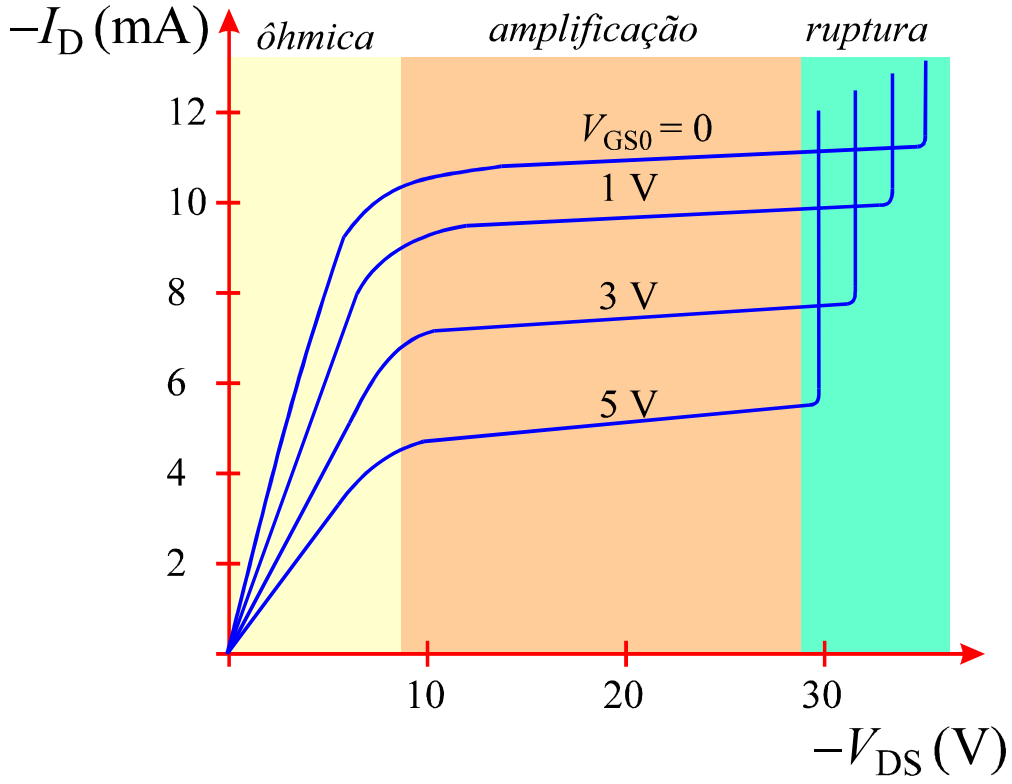


Fig.26 Regiões de operação no diagrama das curvas características de um JFET.

Região ôhmica

A região ôhmica mostrada na **Fig.26** ocorre na faixa de valores V_{DS} satisfazendo à condição

$$|V_{DS}| < V_P$$

onde o transistor se comporta como um resistor, cujo valor de resistência $R_{DS,on}$ é determinado pela tensão entre porta e fonte V_{GS}.

Como se pode observar na **Fig.27**, na região ôhmica o parâmetro $R_{DS,on}$, obtido da relação

$$R_{DS,on} = \frac{V_{DS}}{I_{DS}}$$

aumenta com a tensão V_{GS}.

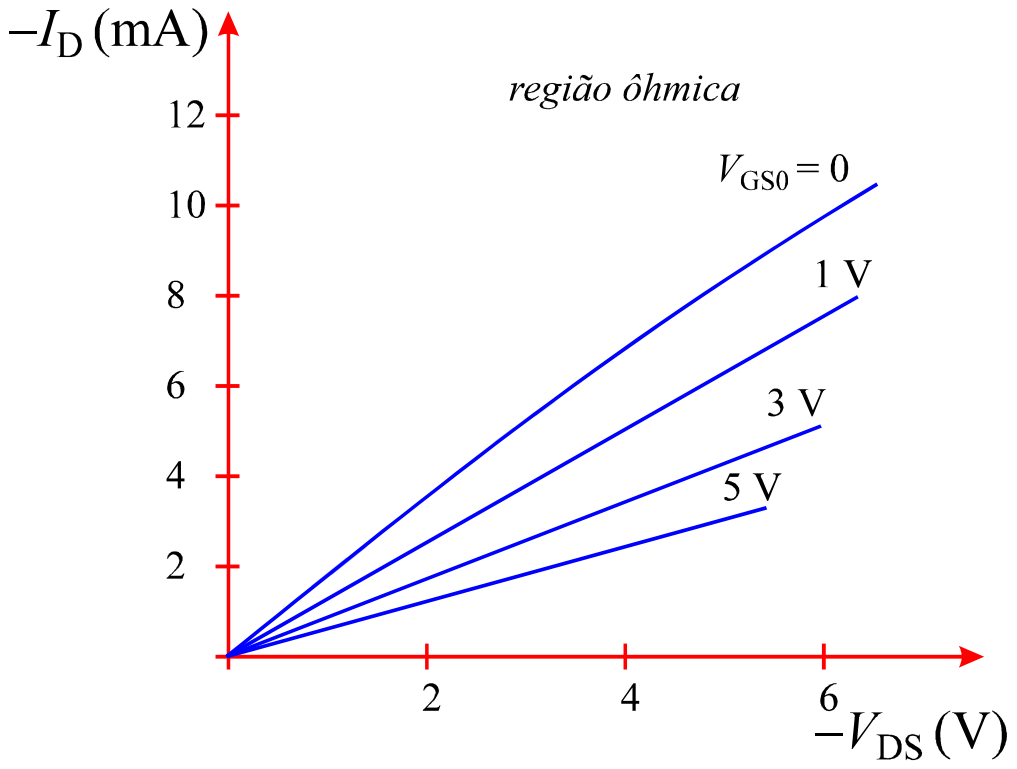


Fig.27 Região ôhmica no diagrama das curvas características de um JFET, expandido horizontalmente.

Região de amplificação

A região de amplificação de um JFET, mostrada na **Fig.26**, é aquela em que a corrente no canal se torna independente da tensão V_{DS} com o seu valor controlado pela tensão V_{GS} entre os terminais da porta e da fonte. Nesse regime de operação, o JFET comporta-se praticamente como uma fonte de corrente tendo uma resistência da ordem de algumas centenas de quiloohms.

Região de ruptura

A região de ruptura, ilustrada na **Fig.26**, está situada na faixa de valores mais altos da tensão V_{DS}, suficientes para provocar o fenômeno de ruptura por avalanche no canal. Operação do JFET nessa região deve sempre ser evitada, sob pena de causar danos irreparáveis ao dispositivo.

TRANSISTOR DE EFEITO DE CAMPO DE PORTA ISOLADA - MOSFET

Os transistores de efeito de campo do tipo porta isolada (IGFET - *Isolated Gate Field Effect Transistor*), assim como os JFETs, são dispositivos unipolares cujo controle de corrente é realizado por intermédio de um campo eletrostático. A sigla MOSFET advinda do termo inglês *Metal-Oxide-Semiconductor, Field Effect Transistor*, é adotada como padrão de referência aos transistores de efeito de campo de porta isolada.

A **Fig.28** ilustra as diferenças estruturais entre dispositivos MOSFET e JFET.

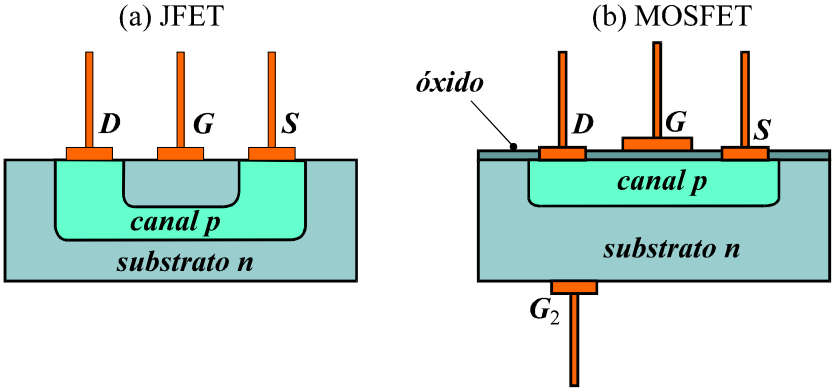


Fig.28 Estruturas básicas dos dispositivos JFET e MOSFET.

Como mostrado na **Fig.28a**, em dispositivos JFET o canal está localizado inteiramente no interior do substrato, existindo portanto duas junções semicondutoras entre o substrato e o canal. Em dispositivos MOSFET, por outro lado, o eletrodo metálico do terminal porta é separado do canal por uma fina camada isolante de óxido, conforme mostrado na **Fig.28b**. Forma-se portanto uma estrutura entre porta e canal do tipo metal-óxido-semicondutor (MOS).

A presença da camada isolante entre porta e canal do dispositivo MOSFET permite atingir níveis de impedância de entrada extremamente altos (da ordem de $10^{15}\,\Omega$).

Existem dois tipos de dispositivos MOSFET: depleção e enriquecimento. Cada tipo tem características próprias, como descrito a seguir.

MOSFET TIPO DEPLEÇÃO

O canal de um dispositivo MOSFET depleção exibe dopagem distinta do substrato. Um eletrodo metálico isolado do canal forma o terminal porta. A **Fig.29** mostra o aspecto estrutural dos MOSFETs depleção canal *p* e canal *n*.

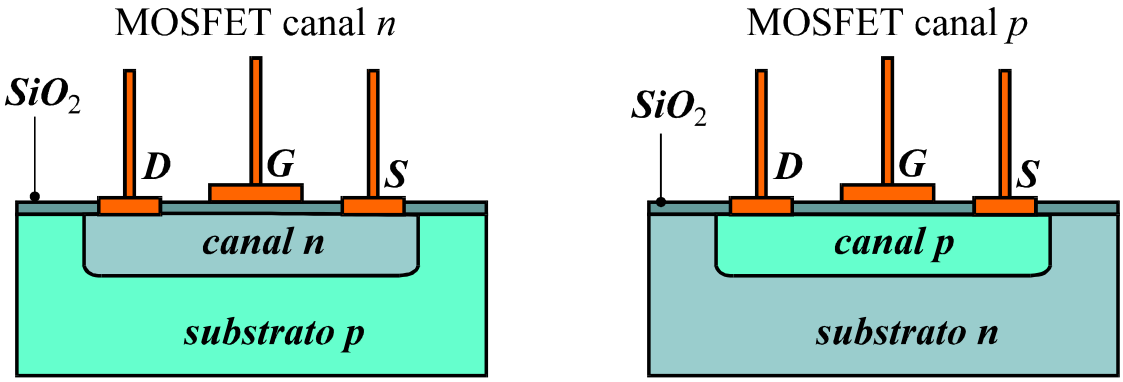


Fig.29 Estruturas MOSFET tipo depleção de canal *p* e de canal *n*.

O controle de corrente em MOSFETs depleção, da mesma forma que em dispositivos JFET, é feito pelo controle da extensão da região de depleção no interior do canal através do potencial aplicado à porta do dispositivo.

As representações de circuito de MOSFETs depleção estão ilustradas na **Fig.30**. Como pode ser aí observado, essas representações diferem apenas nos sentidos da seta no terminal fonte. Vale notar que o isolamento entre porta e canal está também representado em ambos os símbolos mostrados na **Fig.30**.

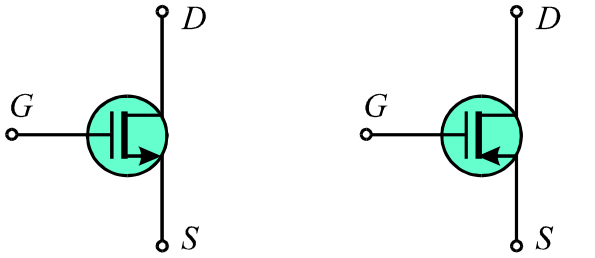


Fig.30 Representações de circuito de MOSFETs depleção.

Princípio de funcionamento

O princípio de funcionamento do MOSFET depleção é quase que semelhante ao do JFET e será analisado inicialmente para o caso de um dispositivo com canal *p*.

Como ilustrado na **Fig.31a**, quando o terminal porta fica submetido ao mesmo potencial do terminal fonte, os portadores movem-se livremente no canal, propiciando o aparecimento de uma corrente entre fonte e dreno.

A aplicação de uma tensão positiva à porta do dispositivo provoca o aparecimento de uma região de depleção que estreita a faixa de passagem de portadores através do canal, como mostrado na **Fig.31b**, reduzindo assim a corrente I_D.

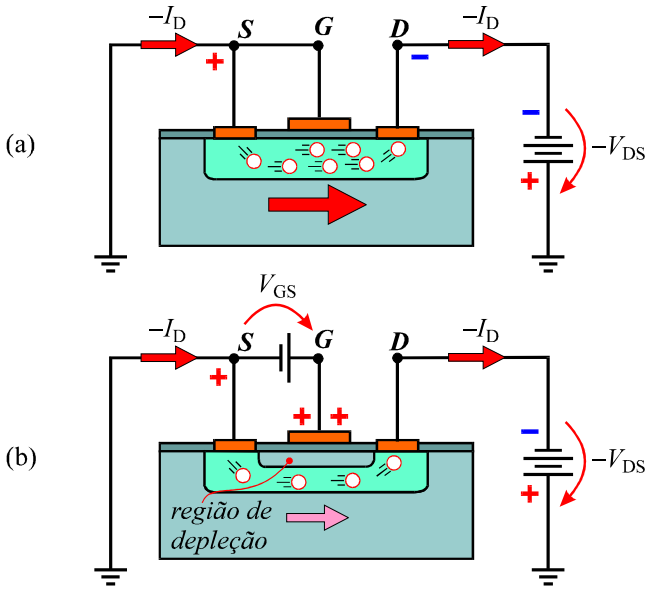


Fig.31 Funcionamento do MOSFET depleção, canal *p*:**(a)** com porta aterrada, **(b)** com potencial positivo aplicado à porta.

Dessa forma, através do controle do potencial aplicado à porta, pode-se controlar a corrente no canal.

Há contudo uma diferença singular entre MOSFETS depleção e JFETs. No caso de dispositivos JFET, a junção *pn* formada entre canal e substrato não pode ser polarizada diretamente, para evitar o surgimento de uma corrente de fuga excessiva através do terminal porta trazendo como conseqüência uma queda acentuada na impedância de entrada.

Em MOSFETs depleção essa situação não ocorre pois o terminal porta é isolado do canal, independentemente da polaridade dos terminais. Dessa forma, em MOSFETs depleção tipo *p* a aplicação de um potencial negativo à porta provoca um aumento na corrente I_D, uma vez que nessa situação a região de depleção no interior do canal é diminuída substancialmente, conforme ilustrado na **Fig.32**.

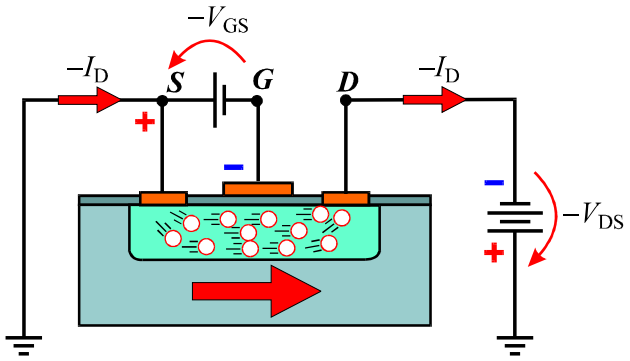


Fig.32 Funcionamento do MOSFET tipo depleção, canal *p*, com potencial negativo aplicado à porta.

A **Fig.33** mostra as curvas características de saída do MOSFET tipo depleção, canal *p*.

Um exame dos parâmetros referentes a cada curva indica que a porta pode ficar submetida tanto a potenciais positivos como negativos.

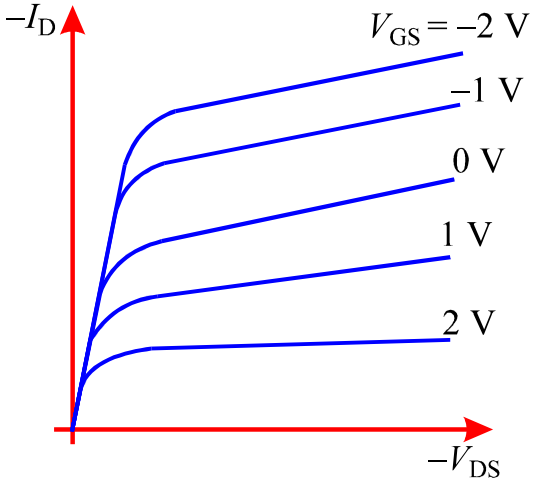


Fig.33 Curvas características de saída de um dispositivo *p*-MOSFET tipo depleção.

MOSFET TIPO ENRIQUECIMENTO

O MOSFET tipo enriquecimento é composto por duas regiões semicondutoras isoladas entre si pelo material semicondutor do substrato. Sobre esse conjunto estão depositadas uma camada de óxido isolante e uma camada metálica formadora da porta de controle, conforme ilustrado na **Fig.34**.

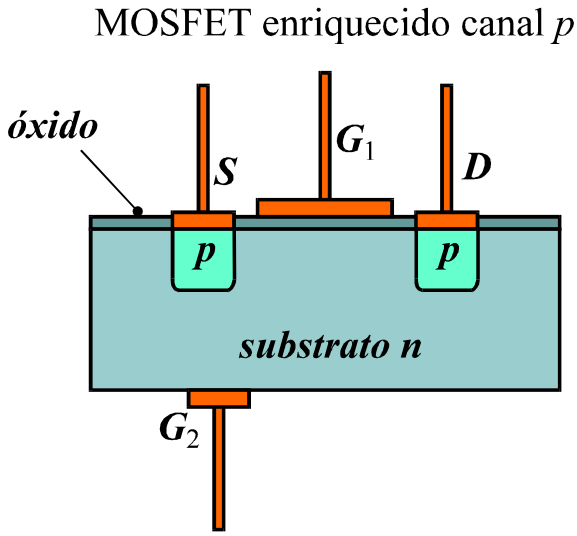


Fig.34 Estrutura de um MOSFET tipo enriquecimento, canal *p*.

As representações de circuito de MOSFETs tipo enriquecimento canal *p* e canal *n* estão mostradas na **Fig.35**, e diferem apenas no sentido das setas do terminal fonte.

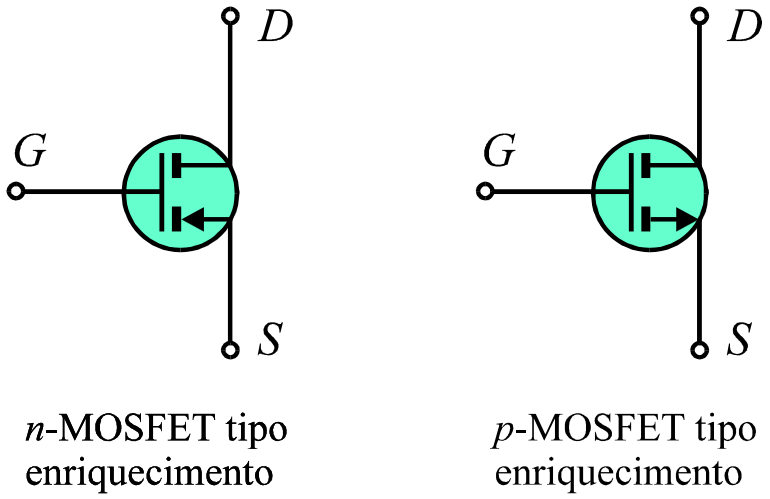


Fig.35 Representações de circuito de MOSFETs tipo enriquecimento.

Princípio de funcionamento

Para o caso de um dispositivo de canal *p*, ilustrado na **Fig.36**, quando o terminal porta fica submetido ao mesmo potencial do terminal fonte, a junção *pn* formada entre dreno e substrato fica inversamente polarizada, impedindo o fluxo de corrente. Por essa razão estes dispositivos são muitas vezes denominados de bloqueadores, como sugerem as representações de circuito com canal interrompido ilustradas na **Fig.35**.

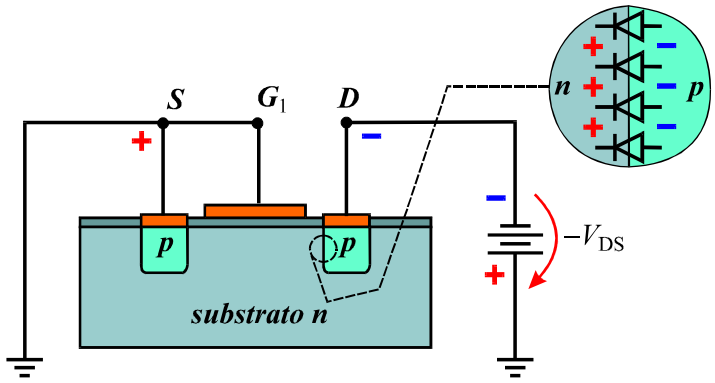


Fig.36 MOSFET tipo enriquecimento, canal *p* com porta aterrada.

Aplicando-se um potencial negativo à porta do dispositivo, a estrutura capacitiva metal-óxido-semicondutor propicia a indução de cargas positivas na região do substrato próxima à junção com o óxido, conforme ilustrado na **Fig.37**.

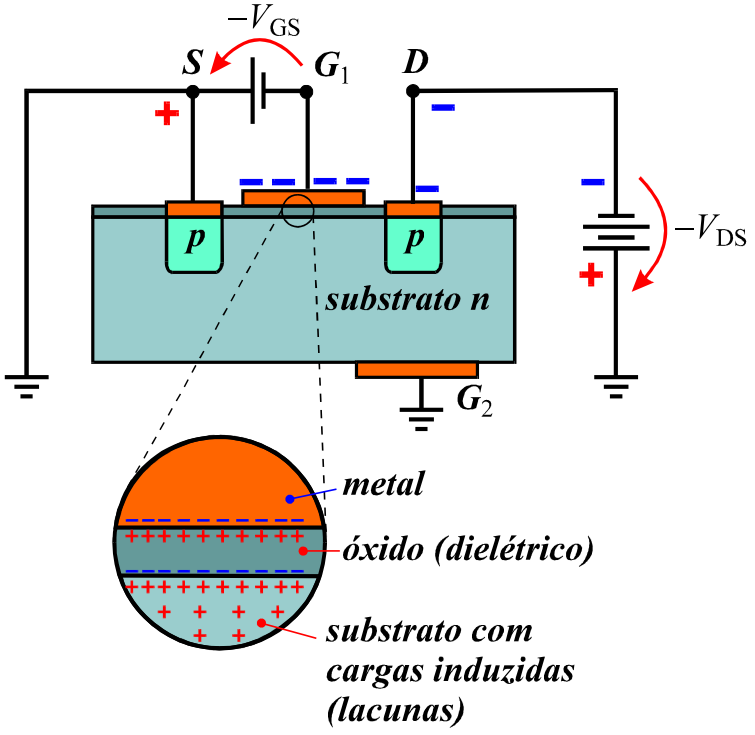


Fig.37 Indução de cargas positivas em um MOSFET tipo enriquecimento, canal *p*, quando a porta fica submetida a um potencial negativo.

A região de cargas induzidas positivas no substrato forma um canal de condução entre as regiões semicondutoras da fonte e do dreno, permitindo o fluxo de uma corrente I_D, como mostrado na **Fig.38**. Como pode ser aí observado, esse efeito equivale à formação de um canal *p* entre fonte e dreno.

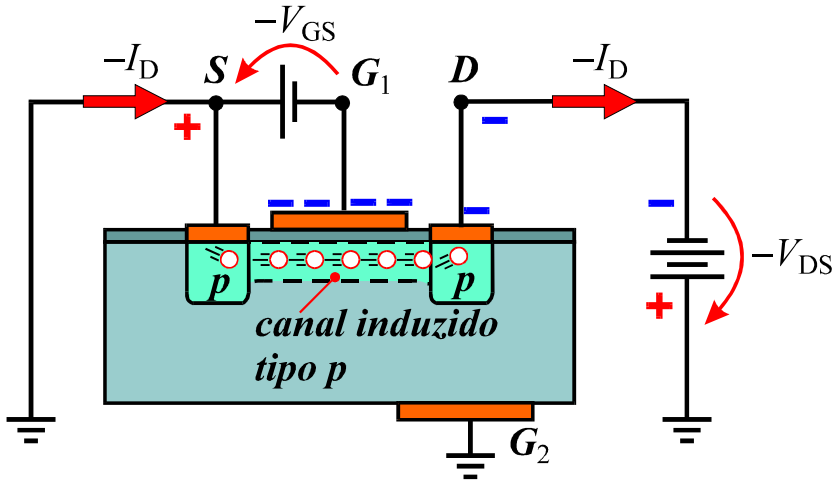


Fig.38 Fluxo de corrente em um MOSFET tipo enriquecimento, canal *p*.

A corrente I_D depende diretamente do potencial aplicado à porta, uma vez que este é o fator determinante da quantidade de cargas induzidas no canal. As curvas características de saída de um dispositivo MOSFET tipo enriquecimento, canal *p* estão mostradas no gráfico da **Fig.39**.

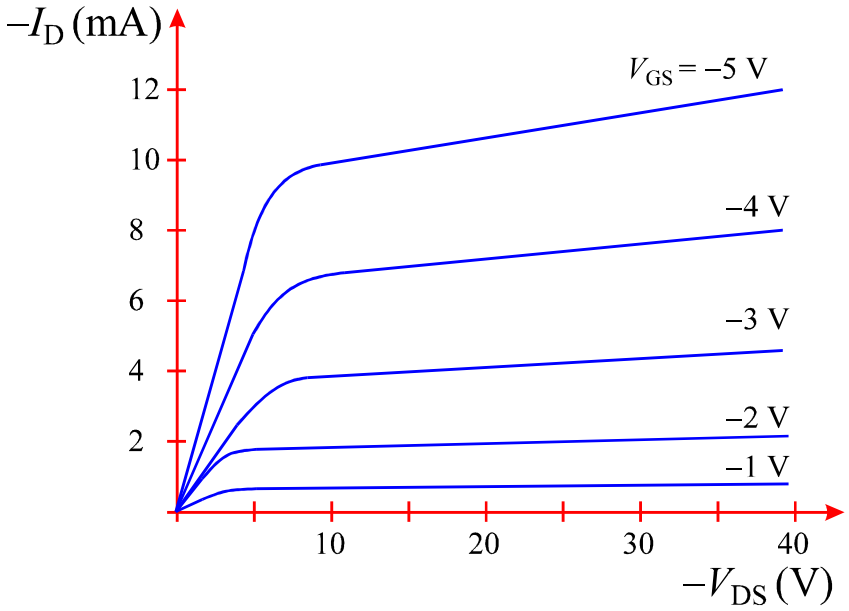


Fig.39 Curvas características de saída de um dispositivo MOSFET tipo enriquecimento, canal *p*.

Proteção da porta

O terminal porta é isolado do restante da estrutura de um MOSFET pela camada de óxido. Essa camada é extremamente fina de forma que sua capacidade dielétrica de isolação é efetiva apenas a baixas tensões. Quando o MOSFET não está sendo utilizado, a estrutura capacitiva metal-óxido-semicondutor tende a armazenar eletricidade estática, o que pode ao fim de um período provocar a degradação da película isolante. Por essa razão, a seguinte precaução deve ser observada:

Dispositivos MOSFET que não estejam em uso devem ser armazenados com os terminais inseridos em espuma condutiva ou curto-circuitados, não devendo-se tocar nos terminais para que sejam evitados danos ao dispositivo.

QUESTIONÁRIO

1. Existem duas categorias de transistor de efeito de campo. Quais são elas?

2. Faça um desenho da estrutura de um JFET e identifique os seus terminais.

3. Faça um desenho das representações simbólicas correspondentes ao *p*-JFET e ao *n*-JFET, identificando os terminais correspondentes.

4. Em condições normais de operação, como deve ser feita a polarização de um *p*-JFET? E de um *n*-JFET?

5. O que é tensão de pinçamento de um JFET?

6. Com porta aterrada um dispositivo *p*-JFET exibe uma tensão de pinçamento V_{P0} = 10 V. Que tensão V_{GS} deve ser aplicada para cortar o dispositivo?

7. Quais são as regiões de operação de um *p*-JFET e quais são suas características?

8. Faça um desenho da estrutura de um MOSFET tipo depleção e identifique os componentes da estrutura.

9. Desenhe as representações simbólicas de MOSFETs tipo depleção, canal *p* e canal *n*, com a identificação dos terminais.

10. Que característica diferencia um MOSFET tipo depleção de um JFET?

11. Desenhe a estrutura de um MOSFET tipo enriquecimento, identificando os componentes da estrutura.

12. Desenhe as representações simbólicas de MOSFETs tipo enriquecimento, canal *p* e *n*, com a identificação dos terminais.

13. Que característica diferencia o MOSFET tipo enriquecimento do MOSFET tipo depleção?

Amplificador operacional

O amplificador operacional (*AO*) é um circuito eletrônico, disponível na forma de circuito integrado, com características que se aproximam daquelas de um amplificador ideal. Sua versatilidade o torna aplicável em uma variedade de equipamentos eletrônicos, tais como aqueles utilizados em circuitos industriais, circuitos de áudio, e na filtragem de sinais, entre outros.

O termo **amplificador operacional** tem origem nas primeiras aplicações dessa classe de dispositivos que eram dirigidas para a realização de operações matemáticas de adição, subtração e multiplicação, executadas eletronicamente nos antigos computadores analógicos.

REPRESENTAÇÃO DE CIRCUITO DE UM AMPLIFICADOR OPERACIONAL

O símbolo utilizado para representar o amplificador operacional em diagramas de circuito, corresponde a um triângulo que aponta no sentido de amplificação do sinal, conforme ilustrado na **Fig.1**. Ao triângulo são acrescentados terminais que representam pontos de conexão com o circuito externo.

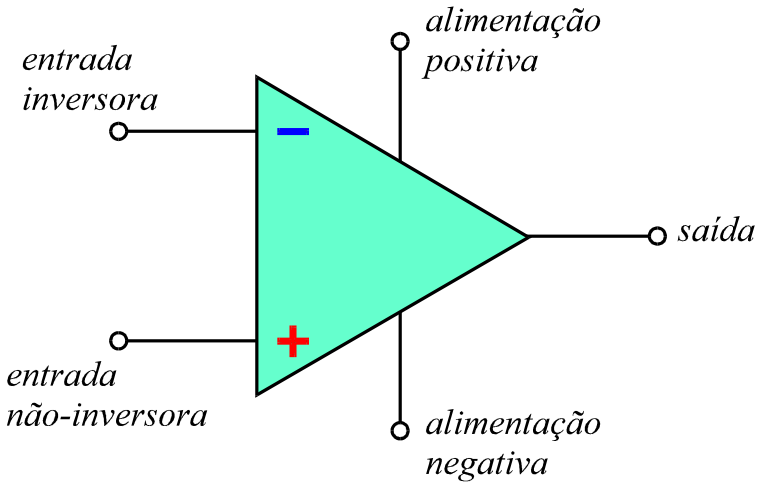


Fig.1 Representação de circuito de um amplificador operacional.

Como mostrado na **Fig.1**, existem fundamentalmente 5 terminais que fazem parte de todos os tipos de amplificadores operacionais:

- Dois terminais para alimentação.
- Um terminal de saída.
- Um terminal de entrada não inversora.
- Um terminal de entrada inversora.

TERMINAIS DE ALIMENTAÇÃO DO *AO*

Devido às suas características de construção, os amplificadores operacionais devem ser alimentados com tensões simétricas. A **Fig.2** ilustra o emprego de uma fonte simétrica para alimentação de um *AO*.

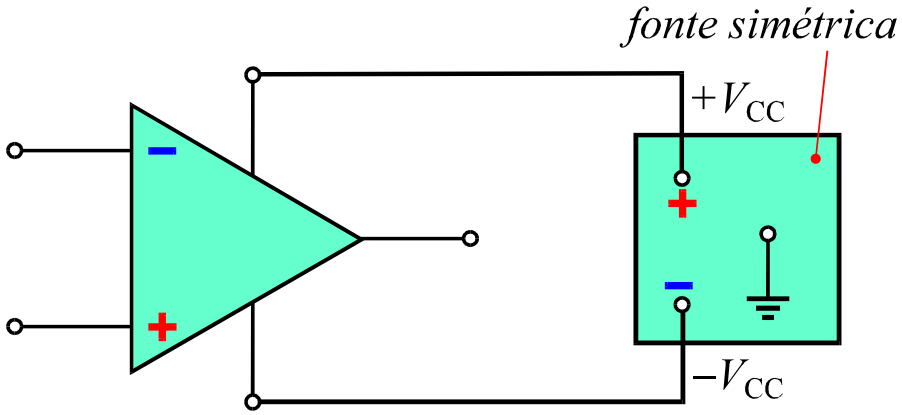


Fig.2 Forma de alimentação de um *AO*.

É importante observar que os *AO*s não são ligados diretamente ao terminal **terra(0V)** da fonte simétrica, pois o circuito compondo o amplificador operacional dispõe internamente desse terminal, como ilustrado na **Fig.3**.

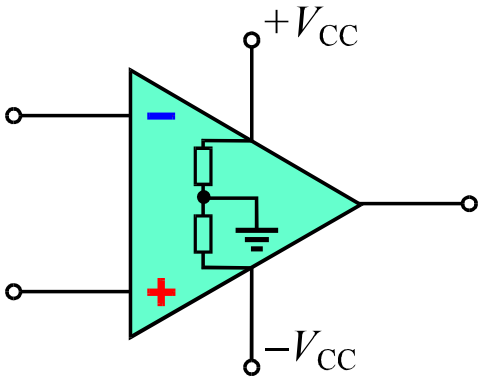


Fig.3 Diagrama da estrutura interna de um *AO*.

Outros componentes ou circuitos que estejam ligados ao *AO* e que necessitem do terminal **terra** podem utilizar aquele terminal diretamente da fonte simétrica, como mostrado no exemplo da **Fig.4**.

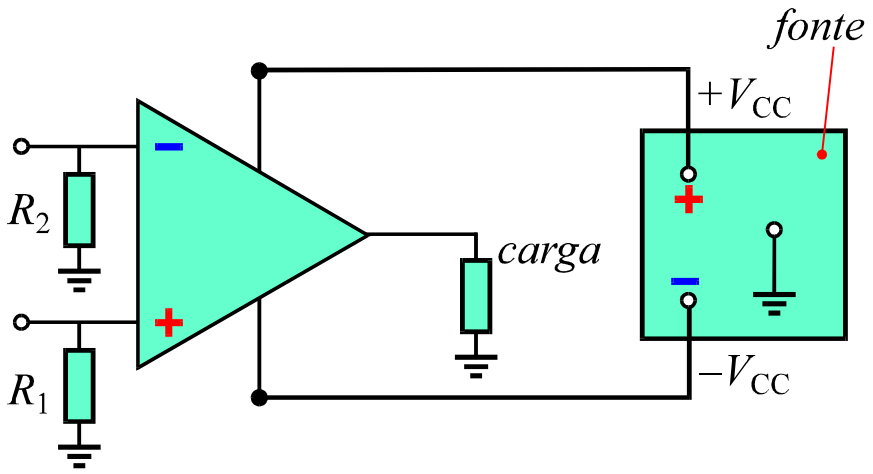


Fig.4 Amplificador operacional conectado a um circuito com fonte simétrica.

TERMINAIS DE ENTRADA DO *AO*

A finalidade básica de um amplificador operacional é realizar a amplificação tanto de tensões contínuas como alternadas. O componente possui dois terminais de entrada, como já indicado na **Fig.1**:

- Um terminal de entrada inversora, indicado pelo sinal (–) no símbolo do *AO*.
- Um terminal de entrada não inversora indicado pelo sinal (+) no símbolo do *AO*.

Para os sinais ou tensões aplicadas na entrada inversora (–) o *AO* se comporta como um amplificador que introduz uma defasagem de 180º no sinal de saída em relação ao sinal de entrada. Esse efeito está ilustrado na **Fig.5** para um sinal aplicado ao terminal inversor.

Para os sinais ou tensões aplicadas na entrada não inversora (+), o *AO* não introduz nenhuma defasagem entre a entrada e a saída, conforme ilustrado na **Fig.6**.

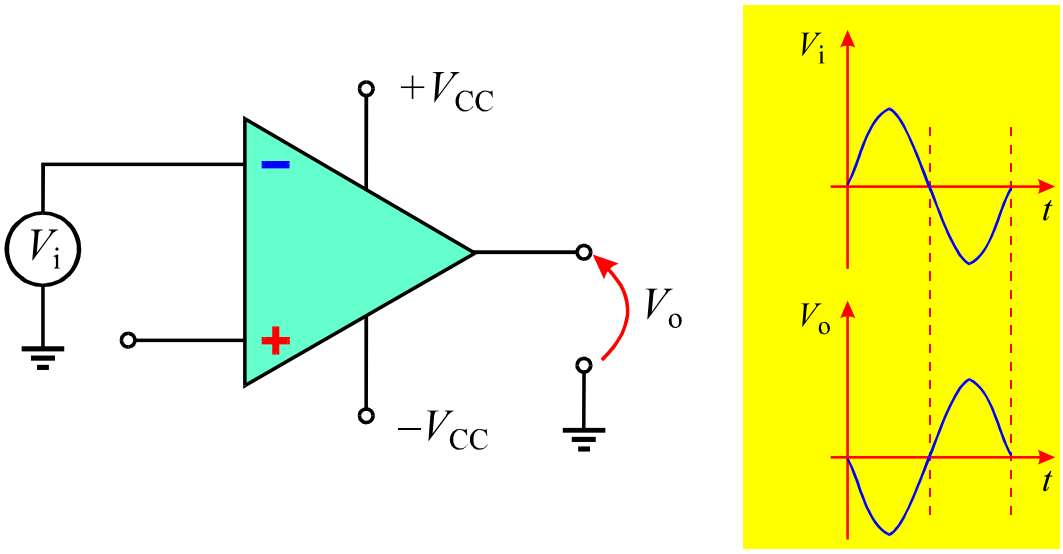


Fig.5 Relação entre os sinais de entrada e saída de um *AO* para um sinal aplicado à entrada inversora do dispositivo.

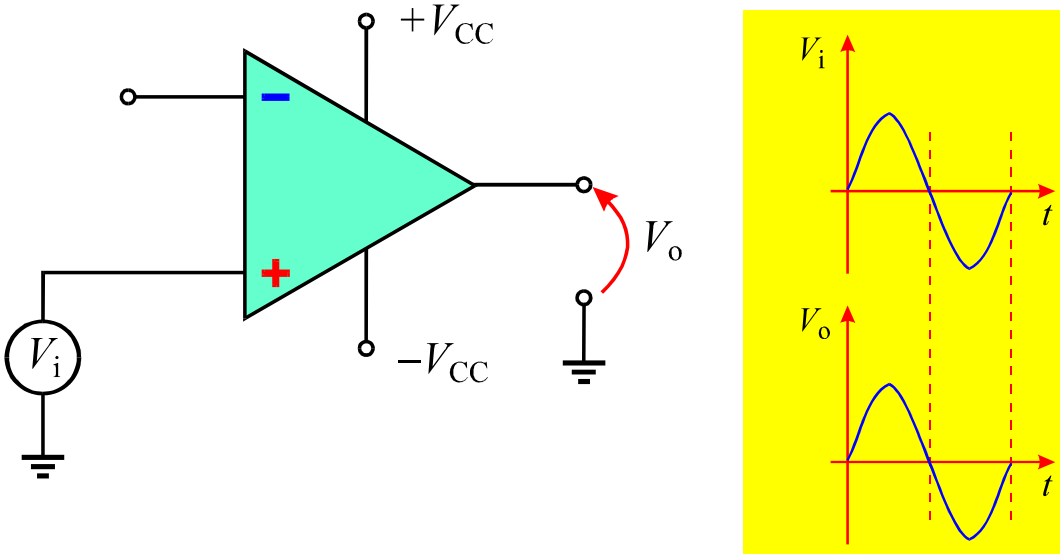


Fig.6 Relação entre os sinais de entrada e saída de um *AO* para um sinal aplicado à entrada não inversora do dispositivo.

CARACTERÍSTICAS DE UM *AO*

As características ou parâmetros de um *AO* são fornecidos no folheto de especificações do fabricante e possibilitam ao usuário determinar, entre os diversos tipos de dispositivos, aquele que se adapta a uma determinada necessidade. Entre os parâmetros especificados, aqueles que merecem atenção especial são os seguintes:

- Impedância de entrada.
- Impedância de saída.
- Ganho de tensão em malha aberta.
- Tensão *offset* de saída.
- Rejeição de modo comum.
- Banda passante.

As características de um amplificador operacional real podem ser analisadas com base nos parâmetros característicos de um *AO* ideal. Nesse sentido, os fabricantes procuram continuamente desenvolver novos circuitos cujas características se aproximam das ideais. São definidos nas seções seguintes os parâmetros característicos listados anteriormente.

IMPEDÂNCIA DE ENTRADA

A impedância de entrada Z_i de um *AO* é aquela que seria medida entre os terminais de entrada do dispositivo, conforme mostrado na **Fig.7**.

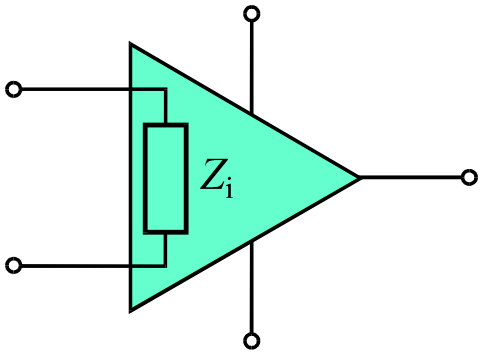


Fig.7 Representação do parâmetro Z_i de um *AO*.

Idealmente o *AO* deveria ter terminais de entrada totalmente isolados, e conseqüentemente, o *AO* ideal deve exibir um impedância de entrada infinita. A aplicação de uma tensão de entrada resultaria em uma corrente injetada nula, pois a condição $Z_i \rightarrow \infty$ fornece

$$I_i = \frac{V_i}{Z_i} \rightarrow \frac{V_i}{\infty} \rightarrow 0$$

Um *AO* real, construído na forma de um circuito integrado tem uma impedância de entrada da ordem de vários megahoms. Esse alto valor permite, em muitos casos, utilizar o valor ideal $Z_i \rightarrow \infty$ para o amplificador operacional

real, e nessa aproximação pode-se considerar que a corrente injetada em um *AO* real é praticamente nula.

IMPEDÂNCIA DE SAÍDA

A impedância de saída Z_o de um *AO* é aquela que seria medida entre o terminal de saída e o terra do circuito. Conforme ilustrado na **Fig.8**, o modelo de circuito para a saída de um *AO* corresponde a uma fonte de tensão ideal em série com um resistor de resistência Z_o.

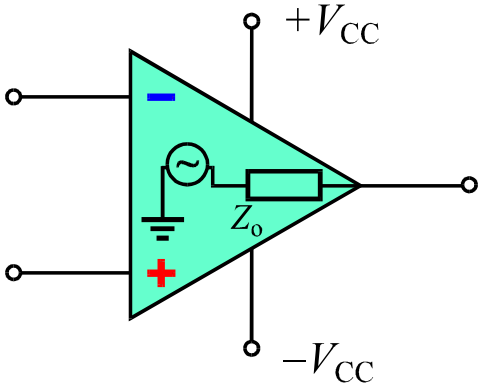


Fig.8 Representação do parâmetro Z_o de um *AO*.

Idealmente um amplificador operacional deve exibir $Z_o = 0\ \Omega$ de forma a ter uma saída que se comporte como uma fonte de tensão ideal para a carga, ou seja, uma fonte com resistência interna nula, como indicado na **Fig.9**.

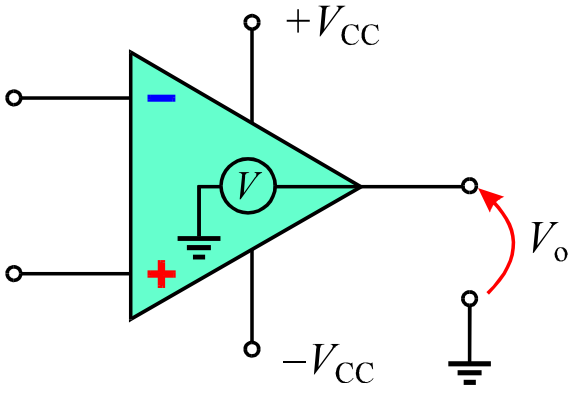


Fig.9 Modelo de circuito para a saída de um *AO* ideal.

Com impedância de saída nula, a tensão de saída de um *AO* ideal depende apenas do valor do sinal de entrada e do ganho do dispositivo, sendo independente da corrente solicitada pela carga.

Em um amplificador operacional real a impedância de saída pode estar situada na faixa 10 Ω < Z_o < 1 kΩ. Através de um circuito externo a impedância de saída de um *AO* pode, em alguns casos, ser reduzida a valores Z_o < 1Ω.

Um valor não nulo para a impedância de saída de um *AO* real é um fator indesejável pois a tensão de saída tende a diminuir com o aumento da corrente solicitada pela carga. Isso pode ser concluído com base na **Fig.10**, que indica a existência de uma tensão de carga

$$V_o = V - I_o Z_o < V$$

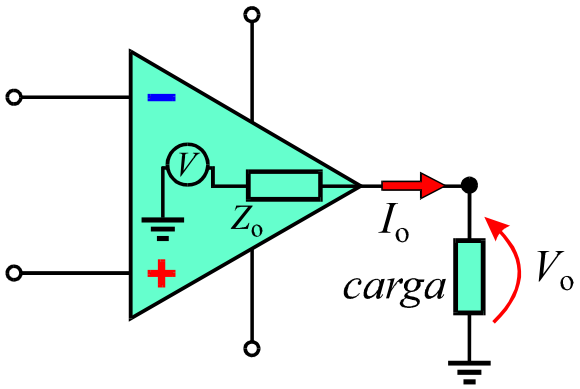


Fig.10 Parâmetros elétricos de um *AO* real com saída conectada à carga.

Em resumo, a tensão de saída V_o de um *AO* real depende dos seguintes fatores:

- Tensão de entrada.
- Ganho do *AO*.
- Corrente solicitada pela carga.

GANHO DE TENSÃO DIFERENCIAL

O sinal a ser amplificado por um *AO* pode ser aplicado de três maneiras:

- Entre a entrada inversora (–) e o terminal terra.
- Entre a entrada não inversora (+) e o terminal terra.
- Entre as entradas (+) e (–).

Quando o sinal é aplicado entre os dois terminais de entrada, na forma mostrada na **Fig.11**, o *AO* atua como **amplificador diferencial**. Existem dois tipos de ganho associados ao amplificador diferencial:

- Ganho em malha aberta.
- Ganho em malha fechada.

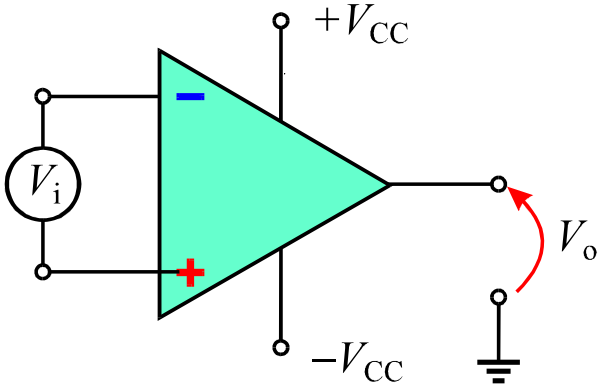


Fig.11 *AO* configurado como amplificador diferencial.

Ganho em malha aberta: Esse parâmetro é definido como sendo o ganho do amplificador diferencial quando não há ligação entre o terminal de saída e um dos terminais de entrada, conforme mostrado na **Fig.11**. O ganho em malha aberta depende apenas das características intrínsecas do *AO*.

Ganho em malha fechada:

Esse parâmetro é definido como sendo o ganho do amplificador diferencial quando é feita uma realimentação externa, conectando o terminal de saída a um dos terminais de entrada, conforme mostrado na **Fig.12**. O ganho em malha fechada depende, além das propriedades intrínsecas do *AO*, dos parâmetros elétricos dos elementos de circuito utilizados na realimentação.

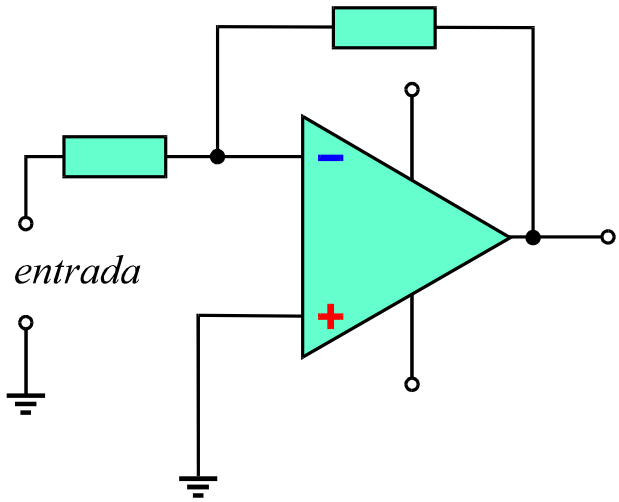


Fig.12 *AO* configurado com elementos de realimentação.

Os folhetos de especificações do fabricante fornecem o ganho diferencial em malha aberta (A_d).

Idealmente o ganho diferencial em malha aberta de um amplificador operacional deveria ser infinito, ou seja, $A_d \rightarrow \infty$. No entanto, o componente real apresenta um ganho que pode variar de 10^3 a 10^6.

O ganho de um *AO* pode ser reduzido a um valor específico com o emprego de um circuito de realimentação, do tipo mostrado na **Fig.12**. Essa é uma das características mais importantes do amplificador operacional, pois o ganho em malha fechada torna-se dependente apenas dos parâmetros elétricos associados aos componentes do circuito de realimentação.

TENSÃO *OFFSET* DE SAÍDA

Um amplificador operacional ideal deveria exibir tensão de saída nula, se ambos os terminais de entrada estivessem aterrados, conforme ilustrado na **Fig.13**. No entanto, o componente real exibe tensão de saída não nula mesmo com os terminais de entrada aterrados.

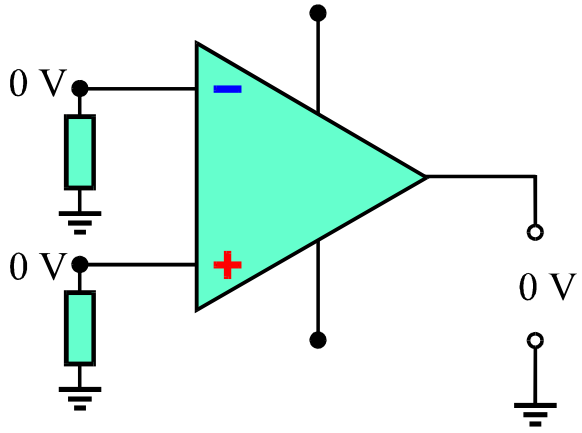


Fig.13 *AO* ideal com os dois terminais de entrada aterrados.

Qualquer valor de tensão que surge na saída de um *AO* com terminais de entrada aterrados é denominado de **tensão *offset* de saída**, V_{OS}. Em geral, a tensão *offset* de um *AO* pode chegar a alguns milivolts.

Um dos terminais do *AO*, denominado de *offset null,* pode ser conectado a um circuito externo, de forma a permitir o ajuste da tensão de saída até um valor nulo, quando as entradas estiverem aterradas. Esse terminal adicional está mostrado na representação de circuito do *AO* da **Fig.14**.

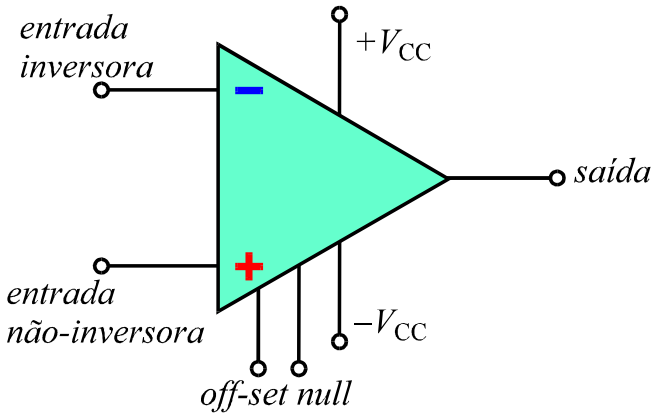


Fig.14 Representação de circuito de um *AO* com a inclusão do terminal *offset null.*

REJEIÇÃO DE MODO COMUM

Quando as duas entradas de um *AO* recebem sinal, o dispositivo deveria atuar idealmente como amplificador diferencial, isto é, amplificando a diferença entre as duas tensões. Com base na **Fig.15**, considerando as tensões V_1 e V_2 aplicadas aos terminais (+) e (−), respectivamente, a tensão de saída do *AO* seria dada por

$$V_o = A_d V_d \tag{1}$$

com

$$V_d = V_1 - V_2 \tag{2}$$

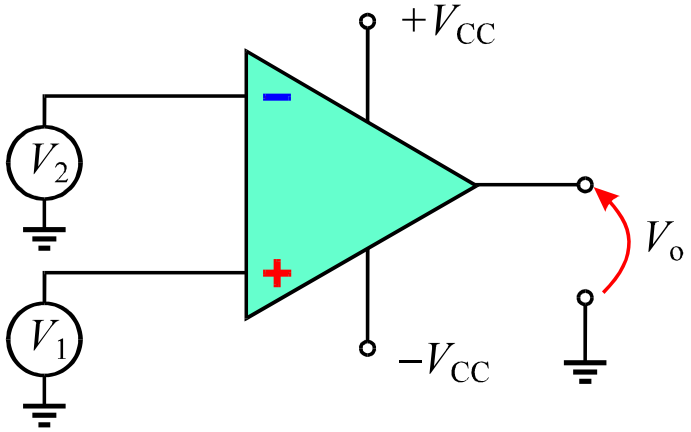


Fig.15 Tensões de entrada e saída em um amplificador operacional.

A **Eq.(1)** mostra que idealmente, se $V_d = 0$, $V_o = 0$, ou seja, tensões idênticas aplicadas aos terminais de entrada produziriam uma tensão nula na saída.

De forma precisa, em um amplificador operacional real, a tensão de saída não depende apenas da diferença de potencial entre os terminais de entrada, mas também do valor médio das tensões aplicadas a esses terminais. Conseqüentemente, a relação entre entrada e saída em um *AO* real, não pode ser representada rigorosamente pela **Eq.(1)**.

Para precisar melhor a relação entre entrada e saída de um *AO* real, define-se a tensão média de entrada pela relação

$$V_c = \frac{1}{2}(V_1 + V_2) \qquad (3)$$

Com a definição de tensão média dada pela **Eq.(3)**, a relação entre entrada e saída para um *AO* real pode ser generalizada na forma

$$V_o = A_d V_d + A_c V_c \qquad (4)$$

Das **Eqs.(2)** e **(3)**, observa-se que a condição $V_1 = V_2$, equivalente à aplicação de uma tensão comum a ambos os terminais, fornece

$$V_d = V_1 - V_2 = 0 \text{ e } V_c = \frac{1}{2}(V_1 + V_2) = \frac{1}{2} 2V_1 = V_1$$

e a **Eq.(4)** fornece

$$V_o = A_d V_d + A_c V_c = A_d \times 0 + A_c V_1$$

$$\boxed{\Rightarrow V_o = A_c V_1}$$

Ou seja, aparece na saída uma tensão relacionada à amplificação da tensão média de entrada que no presente exemplo, corresponde à tensão comum a ambas as entradas. Por essa razão, o parâmetro A_c é definido como o **ganho de modo comum** do amplificador.

Um bom amplificador operacional, com características próximas àquelas de um *AO* ideal, deve exibir um ganho de modo comum tão pequeno quanto possível, de forma que a tensão de saída seja dependente apenas da diferença de potencial entre os terminais de entrada.

Um parâmetro denominado de **razão de rejeição de modo comum**, abreviado pela sigla ***CMRR***, é fornecido no folheto de especificações do fabricante, para exprimir quão pequeno é o ganho de modo comum em

comparação ao ganho diferencial. Aquele parâmetro é geralmente expresso em dB pela relação

$$CMRR = 20\log\left(\frac{A_d}{A_c}\right) \tag{5}$$

Da **Eq.(5)** nota-se que um *AO* ideal teria um ganho de modo comum A_c=0, de forma que

$$CMRR = 20\log\left(\frac{A_d}{A_c}\right) = 20\log\left(\frac{A_d}{0}\right) \to \infty \text{, para o } AO \text{ ideal}$$

Para o *AO* real o ganho de modo comum deve ser tão pequeno quanto possível, o que equivale a um valor alto do parâmetro *CMRR*. Os exemplos a seguir ilustram a relação entre tensões em um *AO*.

Exemplo 1: O *AO* mostrado na **Fig.16** tem um ganho diferencial de 40 dB. Admitindo que a razão de rejeição de modo comum seja infinita, determinar a tensão V_o nos seguintes casos:

a) V_1 = 1,1 V e V_2 = 1,0 V.

b) V_1 = 6,1 V e V_2 = 6,0 V.

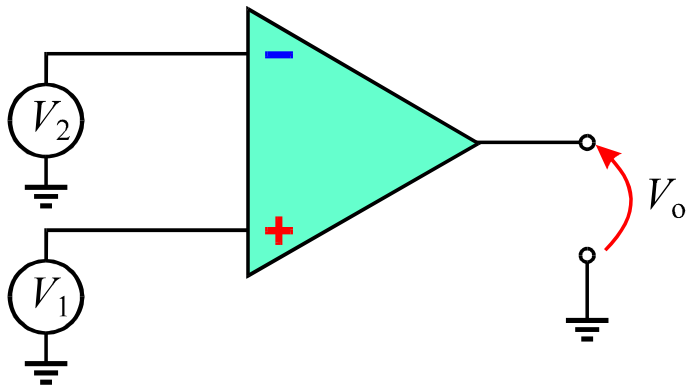


Fig.16 Configuração de circuito utilizada no **Exemplo 1**.

Como o ganho diferencial está expresso em dB, tem-se que

$$20\log(A_d) = 40 \Rightarrow \log(A_d) = 2$$

$$\boxed{\Rightarrow A_{\mathrm{d}} = 10^2 = 100}$$

a) Com V_1 = 1,1 V e V_2 = 1,0 V, e notando que a razão de rejeição de modo comum é infinita, a **Eq.(2)** fornece

$$V_{\mathrm{d}} = V_1 - V_2 = 1{,}1 - 1 = 0{,}1 \text{ V}$$

e a **Eq.(1)** fornece

$$V_{\mathrm{o}} = A_{\mathrm{d}} V_{\mathrm{d}} = 100 \times 0{,}1$$

$$\boxed{\Rightarrow V_{\mathrm{o}} = 10 \text{ V}}$$

b) Com V_1 = 6,1 V e V_2 = 6,0 V, a diferença de potencial na entrada permanece a mesma, ou seja,

$$V_{\mathrm{d}} = V_1 - V_2 = 6{,}1 - 6 = 0{,}1 \text{ V}$$

e a **Eq.(1)** fornece para a tensão de saída, o mesmo valor obtido no item (a)

$$\boxed{\Rightarrow V_{\mathrm{o}} = 10 \text{ V}}$$

Exemplo 2: Repetir o **Exemplo 1** admitindo que o *AO* da **Fig.16** tenha uma razão de rejeição de modo comum de 80 dB.

Neste exemplo, a determinação da tensão de saída requer a obtenção do ganho de modo comum. Este último é obtido a partir do parâmetro *CMRR* com o uso da **Eq.(5)**, reproduzida a seguir:

$$CMRR = 20\log\left(\frac{A_{\mathrm{d}}}{A_{\mathrm{c}}}\right)$$

Com A_{d} = 100 e *CMRR* = 80 dB, tem-se

$$80 = 20\log\left(\frac{100}{A_{\mathrm{c}}}\right) \Rightarrow \log\left(\frac{100}{A_{\mathrm{c}}}\right) = 4 \Rightarrow \frac{100}{A_{\mathrm{c}}} = 10^4 = 10.000$$

$$\boxed{\Rightarrow A_{\mathrm{c}} = \frac{100}{10.000} = 0{,}01}$$

a) Com $V_1 = 1{,}1$ V e $V_2 = 1{,}0$ V, a **Eq.(2)** fornece

$$V_d = V_1 - V_2 = 1{,}1 - 1 = 0{,}1 \text{ V}$$

e da **Eq.(3)**, obtém-se o valor médio de tensão de entrada

$$V_c = \frac{1}{2}(1 + 1{,}1) = \frac{2{,}1}{2} = 1{,}05 \text{ V}$$

Com $A_d = 100$ e $A_c = 0{,}01$, a **Eq.(4)** fornece

$$V_o = A_d V_d + A_c V_c = 100 \times 0{,}1 + 0{,}01 \times 1{,}05 = 10 + 0{,}0105$$

$$\Rightarrow V_o = 10{,}0105 \approx 10{,}01 \text{ V}$$

b) Com $V_1 = 6{,}1$ V e $V_2 = 6{,}0$, repetindo-se as etapas do item (a), vem

$$V_d = V_1 - V_2 = 6{,}1 - 6 = 0{,}1 \text{ V}$$

$$V_c = \frac{1}{2}(6 + 6{,}1) = \frac{12{,}1}{2} = 6{,}05 \text{ V}$$

Com $A_d = 100$ e $A_c = 0{,}01$, a **Eq.(4)** fornece

$$V_o = A_d V_d + A_c V_c = 100 \times 0{,}1 + 0{,}01 \times 6{,}05 = 10 + 0{,}0605$$

$$\Rightarrow V_o = 10{,}0605 \approx 10{,}06 \text{ V}$$

BANDA PASSANTE

O ganho diferencial A_d de um *AO* pode atingir valores da ordem de 200.000. Esse ganho, entretanto, tende a diminuir com o aumento da freqüência do sinal a ser amplificado. Esse comportamento pode ser observado na **Fig. 17**, que mostra a dependência em freqüência do ganho diferencial de um amplificador operacional típico em escala logarítmica.

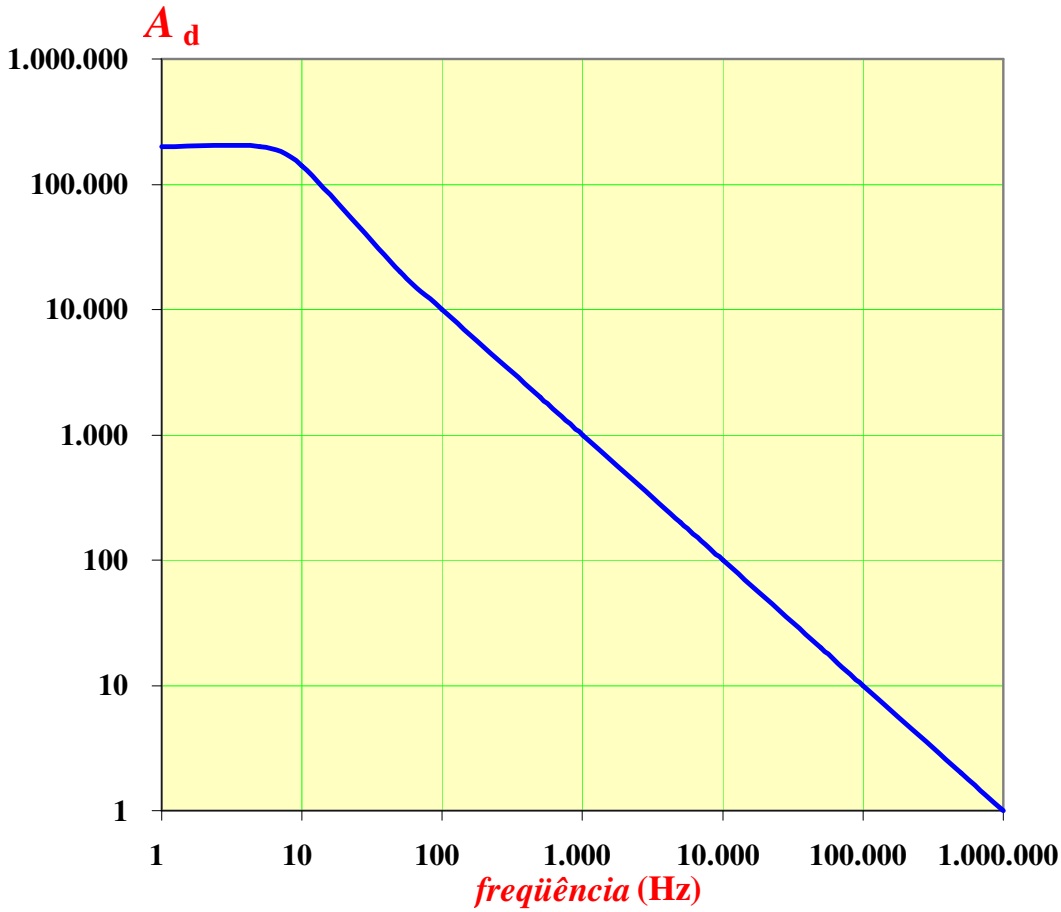


Fig.17 Dependência em freqüência do ganho diferencial de um *AO*.

Um exame do gráfico mostrado na **Fig.17** indica que para freqüências de sinal inferiores a cerca de 5 Hz, o ganho permanece praticamente constante, no caso presente, próximo de 200.000, ou equivalentemente, 106 dB. A partir dessa freqüência o ganho tende a decrescer sensivelmente atingindo um valor unitário a uma freqüência de cerca de 1 MHz.

A **banda passante** do amplificador operacional é definida como a faixa de freqüências de sinal em que o ganho diferencial do amplificador é superior a cerca de 70% do ganho máximo.

A **Fig.18** mostra em detalhes a região de baixas freqüências do gráfico da **Fig.17**. Como pode ser aí observado, na freqüência de 10 Hz, o ganho diferencial diminui para cerca de 70% do valor máximo, ou seja, 140.000. Esse valor corresponde a um ganho de 103 dB, que é 3 dB inferior ao ganho máximo. Conclui-se portanto que a banda passante do *AO* em questão é de 10Hz.

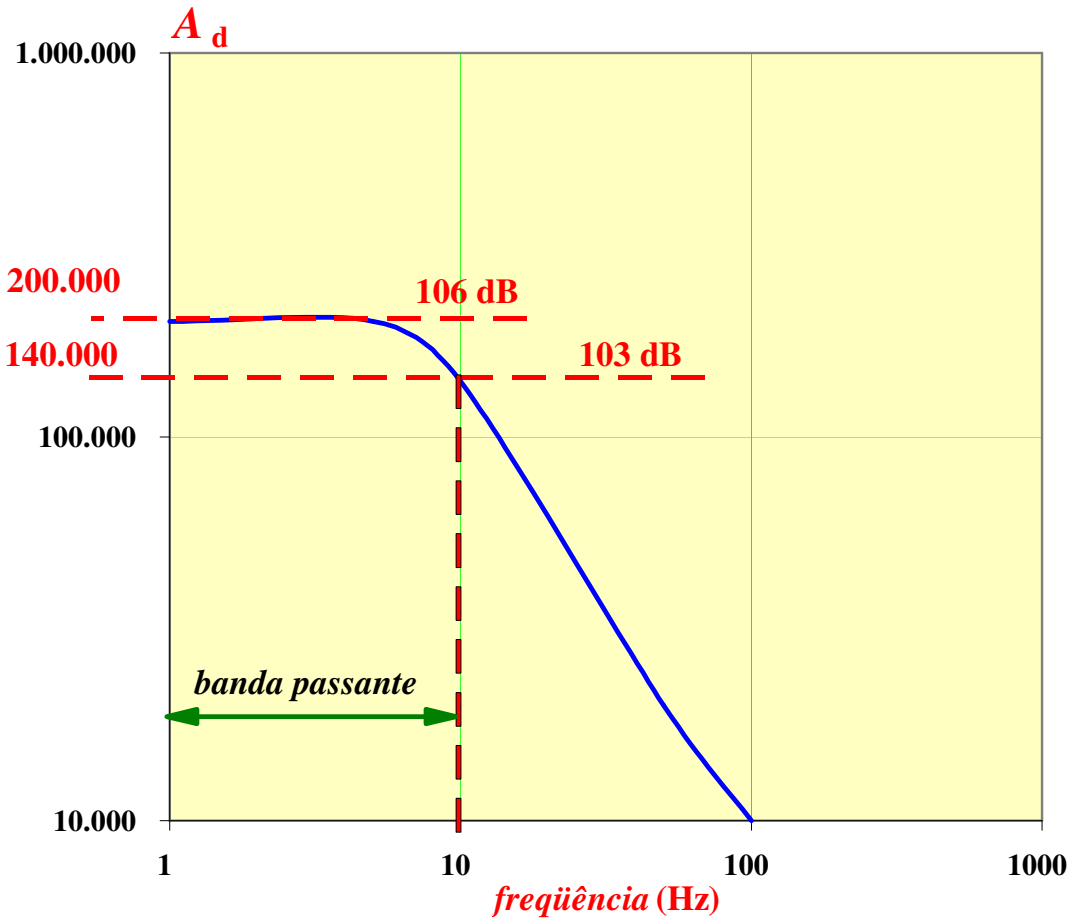


Fig.18 Região de baixas freqüências do gráfico da **Fig.17**.

AMPLIFICADOR OPERACIONAL 741

Um amplificador operacional freqüentemente utilizado em circuitos eletrônicos é o 741, devido ao seu baixo custo e relativamente bom desempenho. O campo de aplicações deste *AO* é tão extenso que um grande número de fabricantes de circuitos integrados produz amplificadores operacionais com características e designações praticamente idênticas, como por exemplo, MA741, LM741, MC741, SN72741, AD741 etc.

A **Tabela 1** resume os valores típicos dos parâmetros do *AO* 741 juntamente com os valores correspondentes a um *AO* ideal. Os parâmetros aí listados mostram que o 741 tem características próximas àquelas de um amplificador operacional ideal.

Tabela 1 Parâmetros típicos do *AO* 741 e valores correspondentes de um *AO* ideal.

Parâmetro	*AO* ideal	741
Z_i	∞	2 MΩ
Z_o	0 Ω	75Ω
A_d	∞	106dB
CMRR	∞	90dB

O folheto de especificações do fabricante também fornece uma série de informações adicionais, que permitem estabelecer o desempenho do componente e valores máximos admitidos para as grandezas elétricas de alimentação e entrada, bem como temperatura de operação do componente. A **Tabela 2** lista os valores máximos permitidos para os componentes da série AD741(J, K, L ou S), fabricados pela *Analog Devices*.

Tabela 2 Valores máximos permitidos para os componentes da série AD741 (J, K, L ou S).

Parâmetro	Valor máximo permitido
Tensão de alimentação	± 22 V
Dissipação interna de potência	500 mW
Tensão diferencial de entrada[1]	± 30 V
Tensão de entrada[2]	± 15 V
Faixa de temperatura durante armazenagem	– 65 °C a 150 °C
Temperatura durante soldagem (até 60 seg)	+ 300 °C
Duração de curto-circuito na saída	Indefinido
Temperatura de operação	70 °C

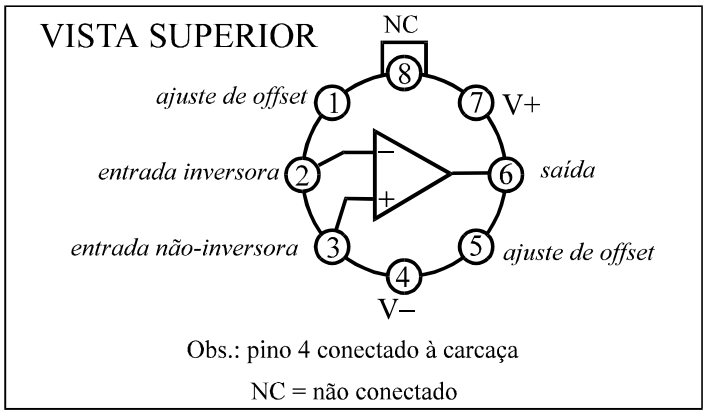
[1] Máxima diferença de potencial entre terminais de entrada.

[2] Máxima tensão que pode ser aplicada entre um dos terminais de entrada e o terra, não devendo exceder a tensão de alimentação.

AJUSTE DE *OFFSET* DO *AO* 741

A **Fig.19** mostra a disposição dos terminais do AD741 nos encapsulamentos circular e DIL. Como pode ser aí observado, existem dois terminais que são utilizados para o ajuste da tensão *offset* na saída.

Circular



DIL

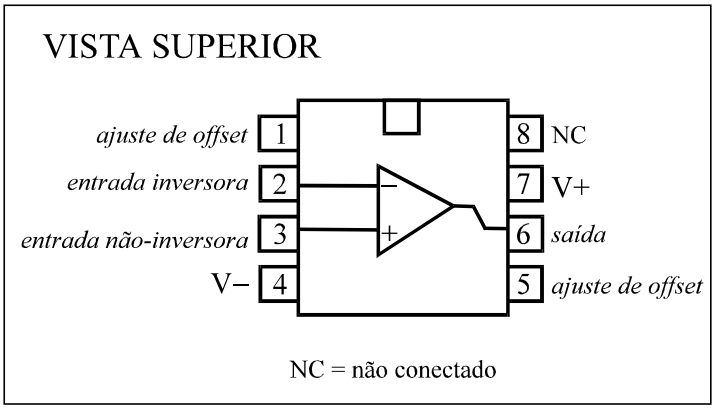


Fig.19 Disposição dos terminais do AD741 para dois tipos de encapsulamento.

O procedimento recomendado pelo fabricante para a efetuação do ajuste de *offset* é mostrado na **Fig.20**. A técnica utiliza um potenciômetro de 10kΩ conectando ambos os terminais, com o terminal ajustável do potenciômetro conectado diretamente ao terminal $-V_{CC}$ da fonte de alimentação. Dessa forma, aterrando-se os terminais de entrada, ajusta-se o potenciômetro até o ponto em que a tensão de saída se reduz a um valor nulo.

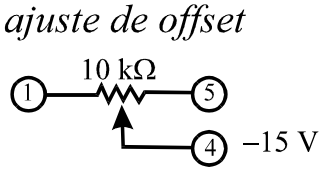


Fig.20 Procedimento de ajuste da tensão *offset* do AD741.

QUESTIONÁRIO

1. Desenhe a representação de circuito de um *AO* e identifique os seus terminais.

2. Qual é a relação de fase entre o sinal de saída e o sinal de entrada em um *AO* nos seguintes casos:

   (a) sinal aplicado ao terminal não inversor.

   (b) sinal aplicado ao terminal inversor.

3. Que parâmetros são utilizados para caracterizar um *AO*?

4. Descreva o significado dos parâmetros obtidos na questão anterior.

5. Como é definida a banda passante de um *AO*?

6. Repetir o **Exemplo 1** admitindo que o *AO* tenha um ganho diferencial de 30 dB.

7. Repetir o **Exemplo 2** admitindo que o *AO* tenha um ganho diferencial de 30 dB e uma razão de rejeição de modo comum de 40 dB.

O multivibrador biestável

O multivibrador biestável é um circuito eletrônico em que as saídas podem assumir apenas dois estados distintos. O circuito do multivibrador biestável, ou **flip-flop** como também é conhecido, é composto basicamente de **dois transistores polarizados nos dois estados possíveis de chaveamento**.

Esse circuito é configurado de tal forma que quando um dos transistores está saturado o outro está em corte e vice-versa. A análise do multivibrador biestável é feita a seguir.

PRINCÍPIO DE FUNCIONAMENTO

A **Fig.6** mostra um tipo comum de circuito do multivibrador biestável que utiliza apenas um valor de tensão de alimentação. Existe também um outro circuito para o multivibrador biestável que utiliza duas tensões de alimentação, uma positiva, outra negativa. No entanto a configuração mostrada na **Fig.6** é a mais utilizada atualmente.

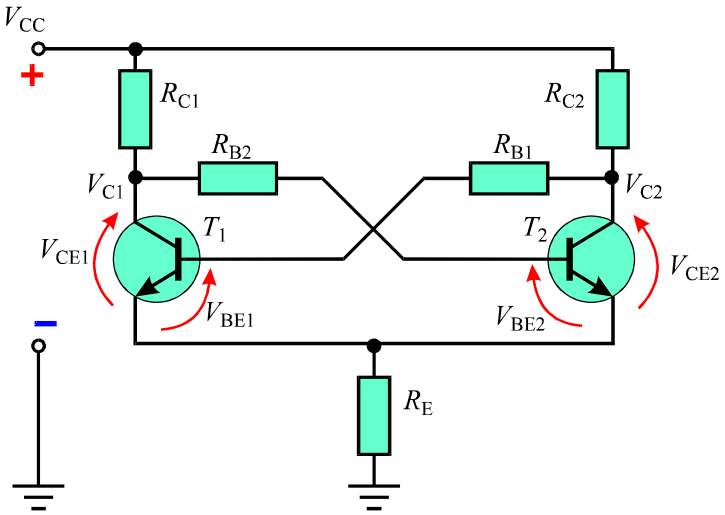


Fig.6 Configuração básica de um multivibrador biestável.

Antes de analisar o princípio de funcionamento do multivibrador é conveniente observar alguns aspectos importantes:

- Ambos os transistores estão polarizados por corrente de base através de dois resistores:

$R_{C2} + R_{B1} \Longrightarrow$ resistência de base para T_1

$R_{C1} + R_{B2} \Longrightarrow$ resistência de base para T_2

- O potencial no terminal do coletor de um dos transistores é utilizado para alimentar o resistor de base do outro transistor, ou seja:

$V_{C1} - V_{BE2} \Longrightarrow$ tensão sobre R_{B2}

$V_{C2} - V_{BE1} \Longrightarrow$ tensão sobre R_{B1}

Essa última condição está ilustrada na **Fig.7**.

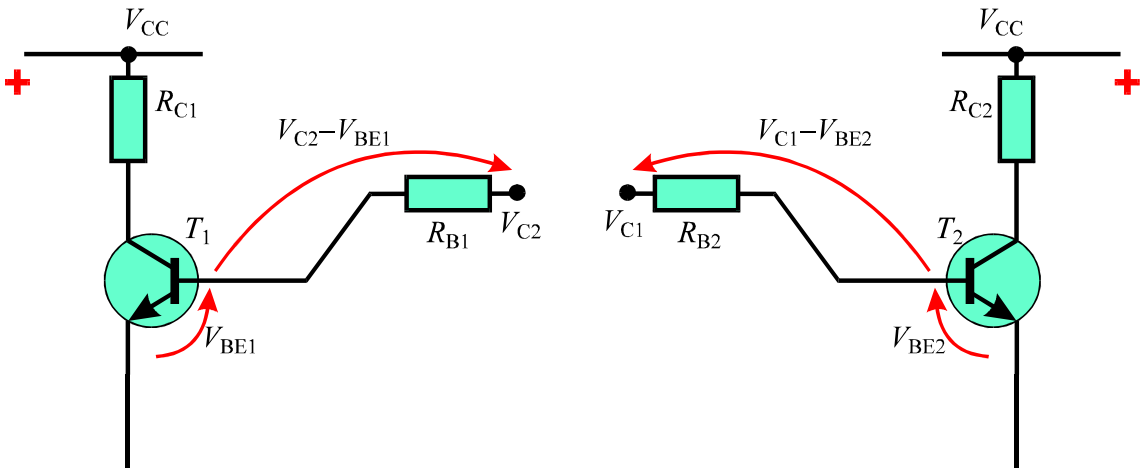


Fig.7 Tensões aplicadas nos resistores de base do multivibrador biestável.

O tipo de interconexão dos transistores do multivibrador mostrado na **Fig.6** tem uma particularidade: **a saturação de um dos transistores força a condição de corte no outro**.

Por exemplo, se T_1 estiver saturado, irá comportar-se praticamente como uma chave fechada de forma que V_{CE1} =0,3 V ≈ 0 V, conforme mostrado na **Fig8**. Esse pequeno valor de tensão é insuficiente para alimentar o terminal de base de T_2 , o que leva o transistor T_2 à condição de corte.

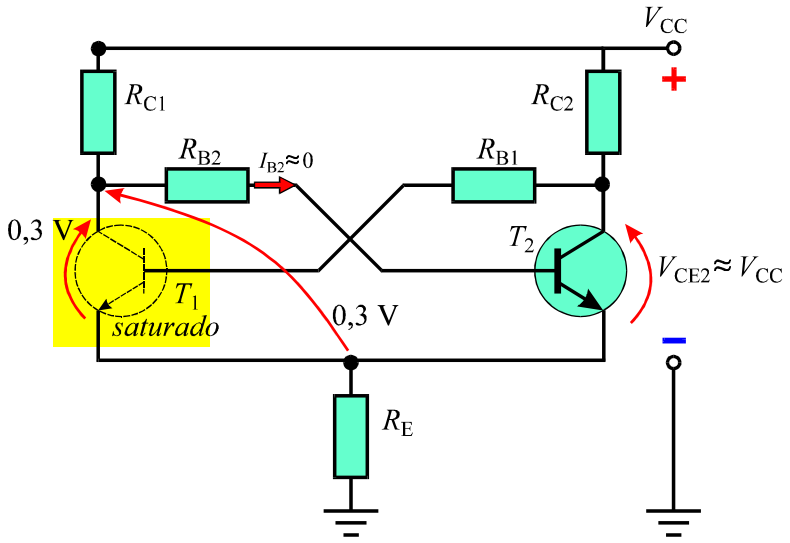


Fig.8 Circuito equivalente do multivibrador biestável com T_1 saturado.

Nessa condição o transistor T_2 se comporta como uma chave aberta, de forma que $V_{CE2} \approx V_{CC}$. Como se pode observar na **Fig.9**, esse alto valor de tensão é aplicado quase que totalmente sobre o resistor R_{B1} e a corrente resultante

$$I_{B1} = \frac{V_{CC}}{R_{B1}}$$

é suficiente para manter o transistor T_1 saturado.

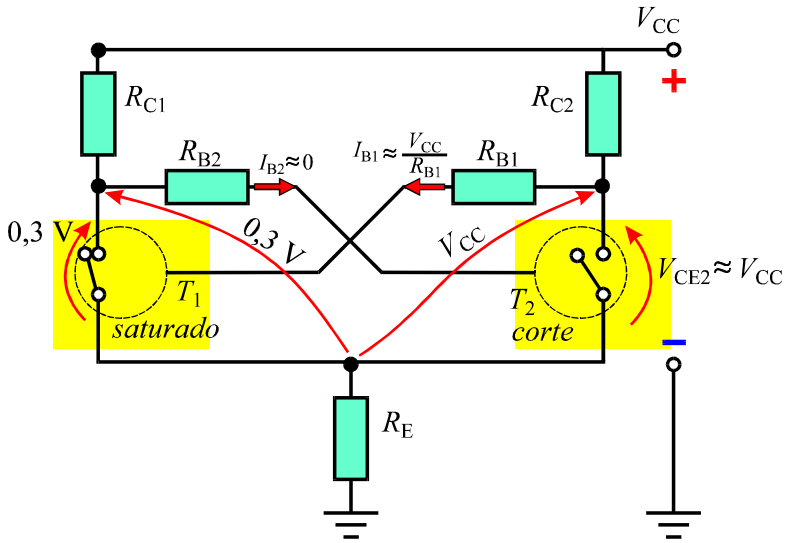


Fig.9 Circuito equivalente do multivibrador biestável com T_1 saturado e T_2 no corte.

A condição de corte em T_1, com T_2 saturado, pode ser analisada de forma semelhante. Assim, na ausência de interferência externa, o multivibrador permanecerá estável com um transistor saturado e outro transistor na condição de corte.

Em resumo, na ausência de interferência externa o multivibrador biestável permanece em um dos seguintes estados:

T_1 saturado $\Leftrightarrow$ T_2 cortado

T_1 cortado $\Leftrightarrow$ T_2 saturado

É importante também observar que os dois transistores têm os emissores ligados ao mesmo resistor R_E, conforme mostrado na **Fig.10**. Essa configuração mantém aproximadamente fixo o potencial V_E da **Fig.10**.

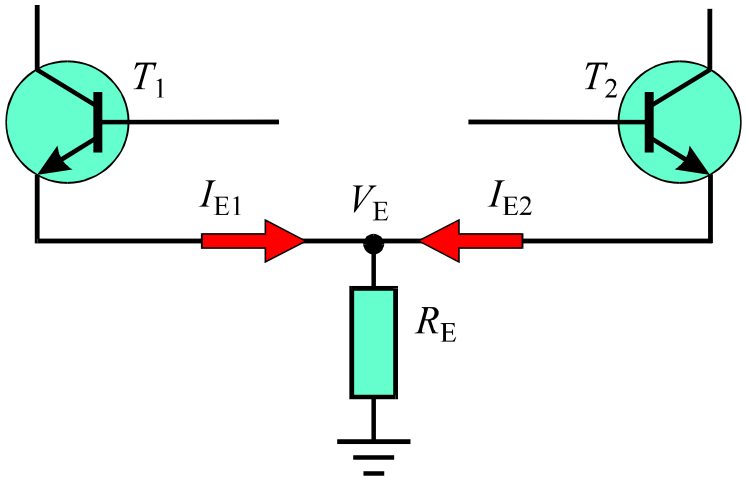


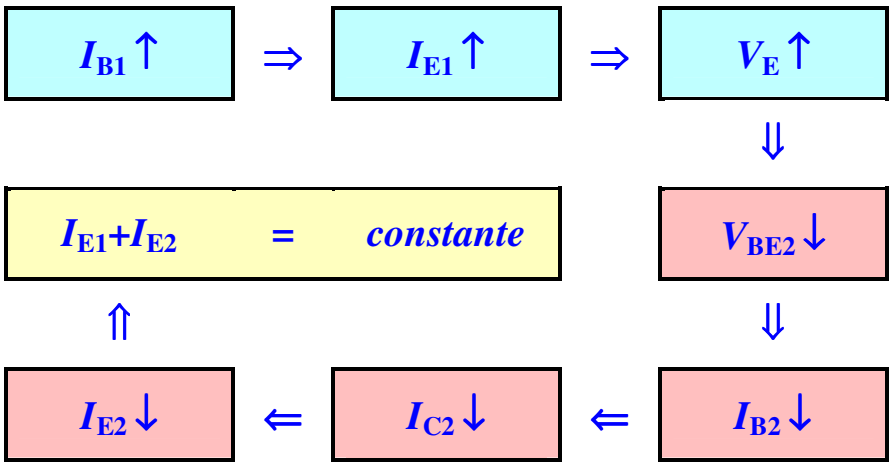
Fig.10 Porção do circuito do multivibrador biestável.

Essa afirmativa pode ser verificada notando inicialmente que a queda de tensão no resistor de emissor depende das correntes de emissor dos dois transistores, sendo dada por

$$V_E = R_E\left(I_{E1} + I_{E2}\right)$$

Essa última expressão indica, por exemplo, que um aumento na corrente I_{E1}, causado por um acréscimo na corrente I_{B1} resulta em um aumento no potencial V_E. Isso implica uma diminuição da tensão V_{BE2} que por sua vez causa um decréscimo na corrente I_{B2}. Como resultado a corrente I_{C2} e

conseqüentemente a corrente I_{E2} diminuem. Essa seqüência de eventos pode ser representada pelo diagrama:



Como se pode observar no diagrama, os efeitos produzidos sobre as correntes I_{E1} e I_{E2} tendem a cancelar-se, o que permite manter o potencial V_E em um valor aproximadamente constante.

Uma questão de importância na análise do multivibrador biestável é a determinação de qual dos dois estados possíveis irá estabelecer-se no circuito imediatamente após a ligação da fonte de alimentação. Essa situação está ilustrada na **Fig.11** que indica a existência das correntes I_{B1} e I_{B2} imediatamente após a ligação da fonte de alimentação.

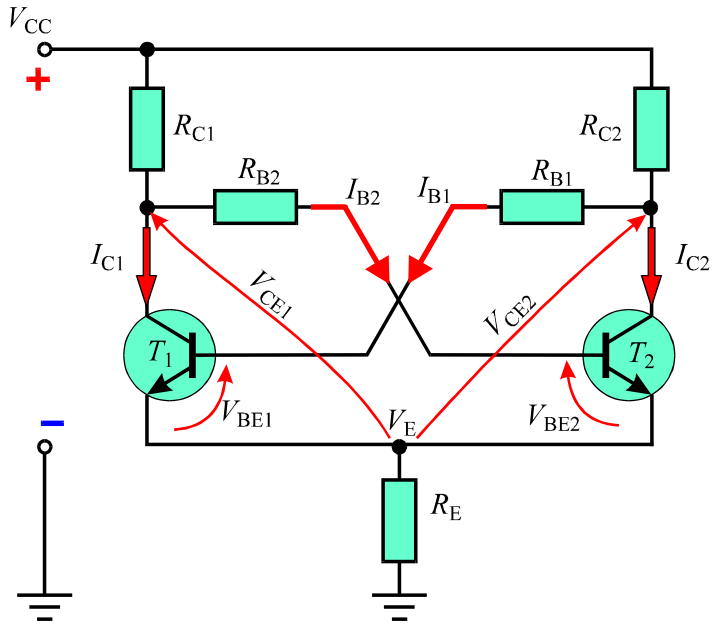


Fig.11 Multivibrador biestável alimentado externamente.

Admitindo que os resistores do circuito obedeçam às condições de simetria

$$R_{B1} = R_{B2} \quad \text{e} \quad R_{C1} = R_{C2}$$

resulta em correntes de base iguais, isto é,

$$I_{B1} = I_{B2}$$

Considerando que é praticamente impossível que dois transistores tenham exatamente o mesmo ganho, admite-se que o ganho de T_2 seja um pouco maior que o ganho de T_1, ou seja,

$$\beta_2 > \beta_1$$

e essa condição fornece

$$\beta_2 I_{B2} > \beta_1 I_{B1} \quad \Rightarrow \quad I_{C2} > I_{C1}$$

Essa condição inicial implica a seqüência de eventos, ilustrados na **Fig.12**, e sumarizados logo a seguir:

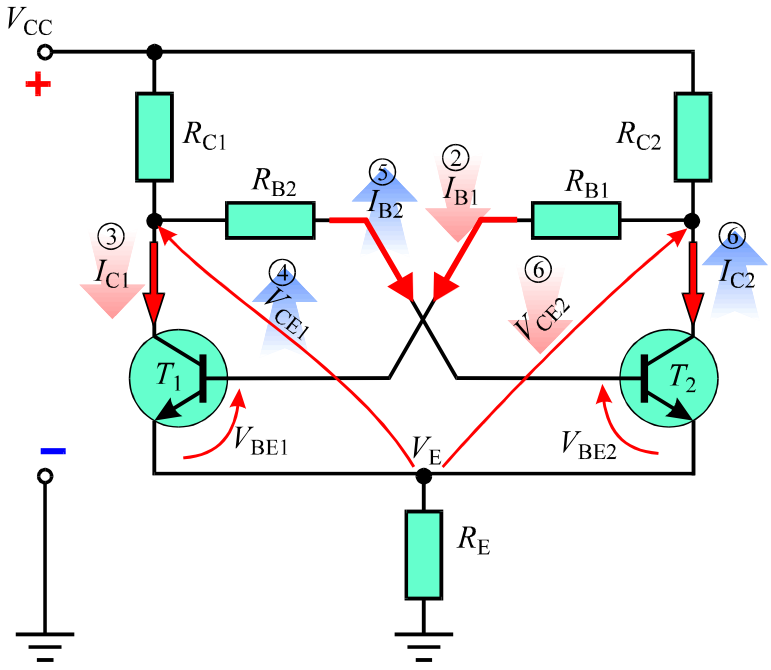
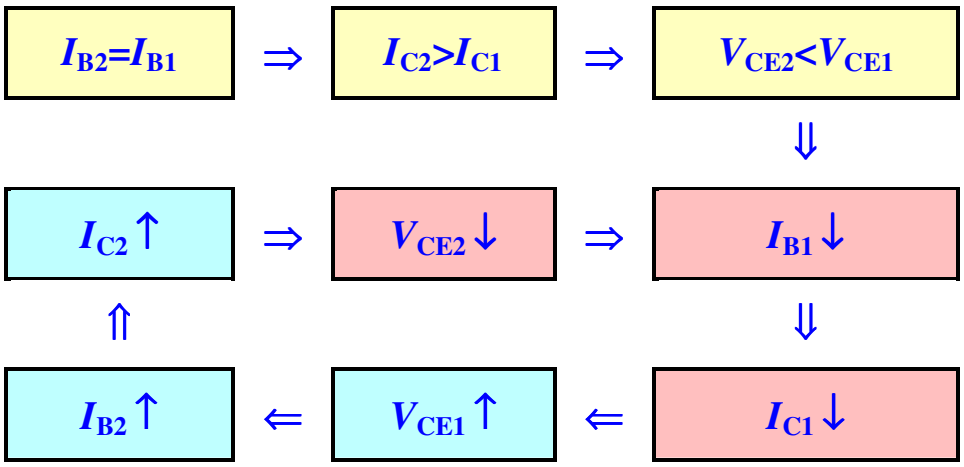


Fig.12 Seqüência de eventos desencadeados ao se ligar um multivibrador biestável exibindo $\beta_2 > \beta_1$.

Eventos mostrados na Fig.12:

1) $I_{C2} > I_{C1} \Rightarrow V_{CE2} < V_{CE1}$.
2) Como V_{CE2} está aplicado sobre R_{B1}, a corrente I_{B1} diminui em relação ao seu valor inicial, tornando-se inferior a I_{B2}.
3) A diminuição de I_{B1} produz uma diminuição na corrente $I_{C1}=\beta_1 I_{B1}$.
4) Como resultado a tensão V_{CE1} aumenta.
5) Como V_{CE1} está aplicado sobre R_{B2}, a corrente I_{B2} aumenta em relação ao seu valor inicial, tornando-se ainda maior do que I_{B1}.
6) Esse último efeito produz um acréscimo ainda maior na corrente de coletor I_{C2} e o ciclo se repete a partir do evento discriminado no item (**1**).

A seqüência de eventos **(1)** a **(6)** pode ser representada de acordo com o seguinte diagrama:

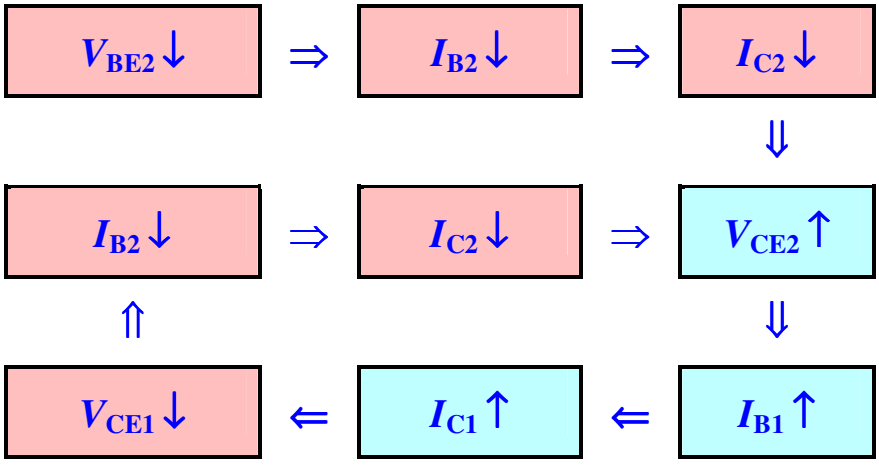


A seqüência cíclica representada no diagrama prossegue até o momento em que I_{C2} atinge o valor de saturação e I_{C1} diminui para um valor praticamente nulo. Quando essa condição é atingida, o transistor T_2 satura e o transistor T_1 entra no regime de corte, e essa situação permanece estável, na ausência de um estímulo externo.

A partir da análise descrita anteriormente, pode-se extrair a seguinte conclusão:

Ao ser alimentado, um multivibrador biestável assume um estado estável. Esse estado corresponde à saturação do transistor de maior ganho ou, alternativamente, ao corte do transistor de menor ganho.

Uma forma de alterar o estado do multivibrador biestável seria curto-circuitar momentaneamente a base e o emissor do transistor saturado. Assumindo T_2 inicialmente saturado, essa condição produziria a seqüência de eventos representada no diagrama a seguir:



O ciclo representado no diagrama prossegue até que T_1 sature e T_2 entre no regime de corte, e o circuito permanece estável nesse novo estado.

Conforme ficou demonstrado na análise, o circuito multivibrador é denominado de biestável por apresentar **dois estados estáveis** . Uma vez que o circuito assuma um determinado estado, nele irá permanecer na ausência de um estímulo externo.

MÉTODOS DE DISPARO DO BIESTÁVEL

O multivibrador biestável não teria aplicação prática se não houvesse uma forma de alterar o seu estado através de impulsos elétricos. Existem algumas maneiras através das quais se podem trocar os estados do circuito, ou seja, fazer com que se invertam as situações de corte e saturação dos transistores. Essa troca de estados é denominada de **transição** ou **disparo**.

Transição ou disparo é a denominação empregada para a troca de estados em um dispositivo eletrônico.

Existem vários métodos que podem ser empregados para provocar uma transição em um multivibrador biestável. Dois desses métodos serão analisados:

- Disparo pelo emissor.
- Disparo pela base.

DISPARO PELO EMISSOR

A transição do multivibrador biestável pode ser provocada através dos emissores dos transistores, acrescentando-se um capacitor ao circuito original, conforme mostrado na **Fig.13.** Através do capacitor são aplicados os pulsos que provocarão as transições.

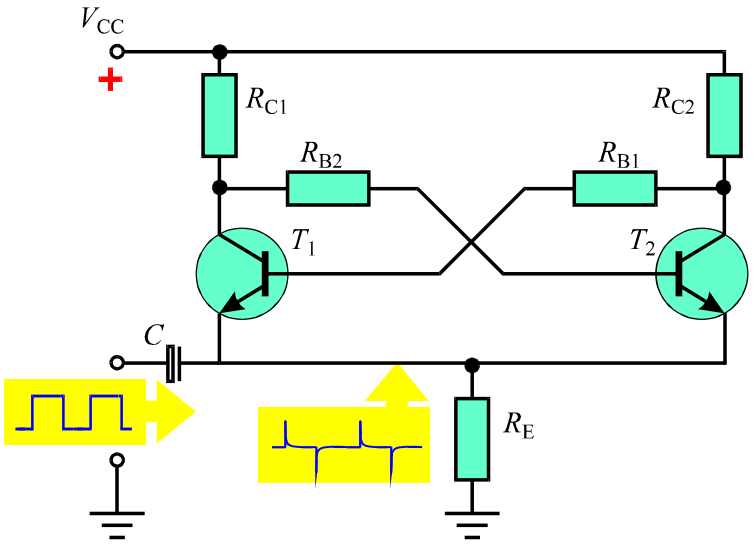


Fig.13 Configuração do multivibrador biestável para disparo pelo emissor.

Como se pode observar na **Fig.13**, o circuito formado pelos componentes C e R_E é um diferenciador que dará origem a picos de tensão nos emissores dos transistores, quando for aplicado um trem de pulsos na entrada.

Para compreender como os picos de tensão provocam a transição no biestável, admite-se que o estado do multivibrador esteja inicialmente com T_1 saturado e T_2 no regime de corte.

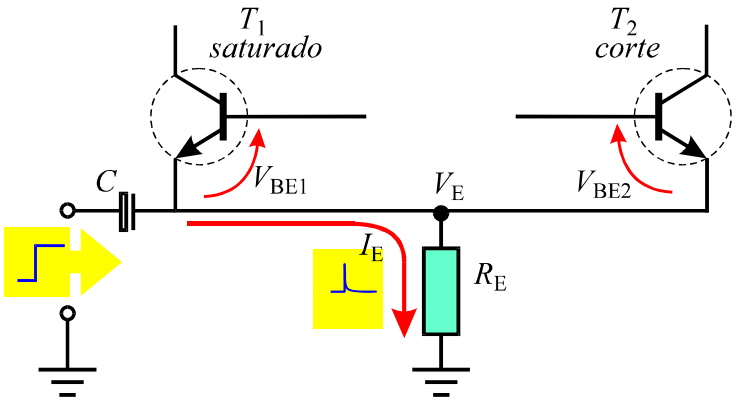


Fig.14 Corrente de carga no resistor R_E do multivibrador.

Como mostrado na **Fig.14**, quando se aplica uma transição **positiva** ao capacitor, a corrente de carga circula através do resistor R_E. Com o acréscimo da corrente do capacitor, a tensão V_E no resistor sofre um rápido aumento e como resultado a tensão V_{BE1} do transistor saturado diminui.

Dependendo da amplitude do pico de tensão no emissor, a tensão V_{BE1} pode diminuir de tal forma a levar o transistor T_1 ao estado de corte. Essa condição leva obrigatoriamente o transistor T_2 à saturação. Os gráficos mostrados na **Fig.15** ilustram a dependência temporal dos sinais elétricos no circuito.

Conclui-se portanto que:

Um pulso de transição positiva provoca a troca de estados ou disparo do multivibrador biestável.

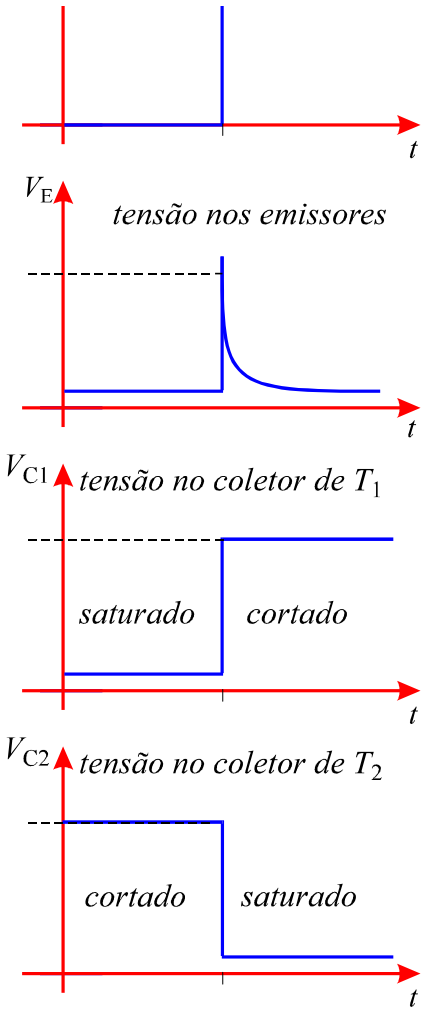


Fig.15 Sinais elétricos no multivibrador biestável.

A transição de descida do pulso de entrada descarrega o capacitor, provocando um pico de tensão negativa no resistor de emissor. Esse decréscimo na tensão dos emissores **não altera o estado do multivibrador**, porque provoca um aumento na tensão base-emissor do transistor que está saturado, o que não o tira da condição de saturação.

Um pulso de transição negativa aplicado através do capacitor do circuito diferenciador de um biestável não altera o estado do circuito.

Os gráficos mostrados na **Fig.16** ilustram os sinais gerados em um biestável a partir da aplicação de um trem de pulsos na entrada do circuito diferenciador.

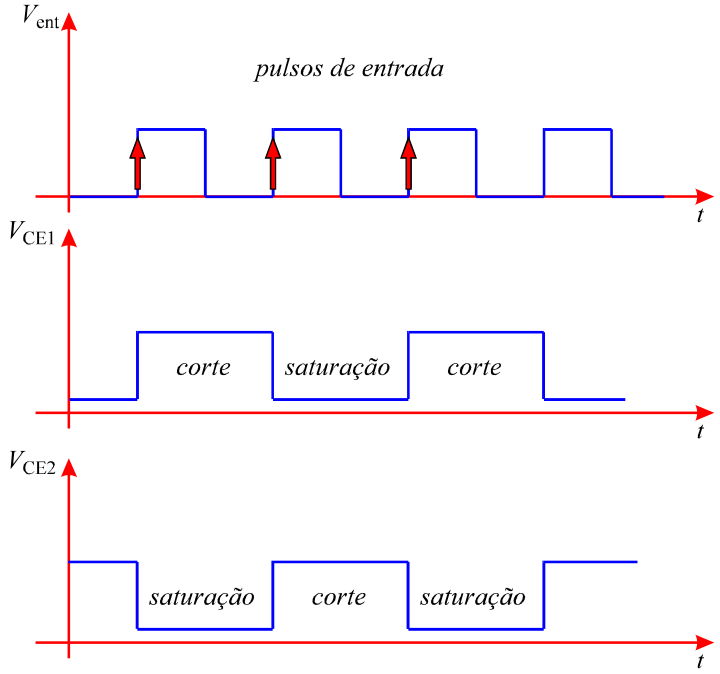


Fig.16 Formas de onda geradas no multivibrador a partir da aplicação de um trem de pulsos na entrada do circuito diferenciador.

A operação ideal do multivibrador deveria ocorrer de forma que as tensões V_{CE1} e V_{CE2}, mostradas na **Fig.16**, exibissem transições com tempos de subida e de descida praticamente nulos. Entretanto, quando um dos transistores está saturado, acumula uma grande quantidade de portadores na base. Para que o transistor entre no regime de corte, é necessário remover as cargas acumuladas, o que requer um certo intervalo de tempo. Esse intervalo de tempo corresponde ao tempo de descida na borda do pulso de tensão gerado no transistor saturado e

ao tempo de subida na borda do pulso de tensão do transistor que está no regime de corte, conforme ilustrado na **Fig.17**.

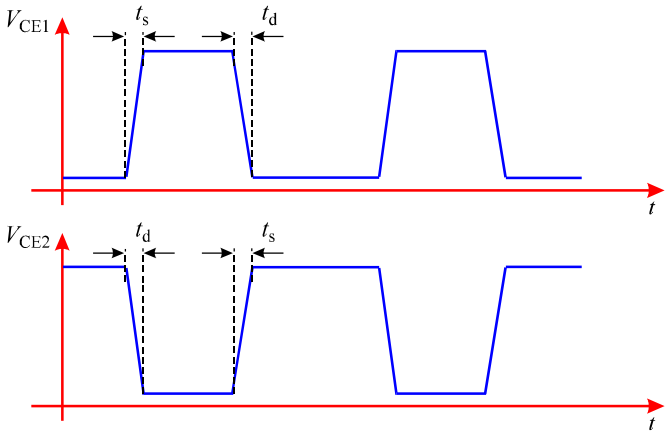


Fig.17 Formas de onda levando em conta a existência de tempos não-nulos para ocorrência das transições de estados.

Os tempos de transição podem ser diminuídos acrescentando-se capacitores em paralelo com os resistores de base, conforme ilustrado na **Fig.18**. Esses capacitores são denominados de **capacitores de aceleração ou comutação**.

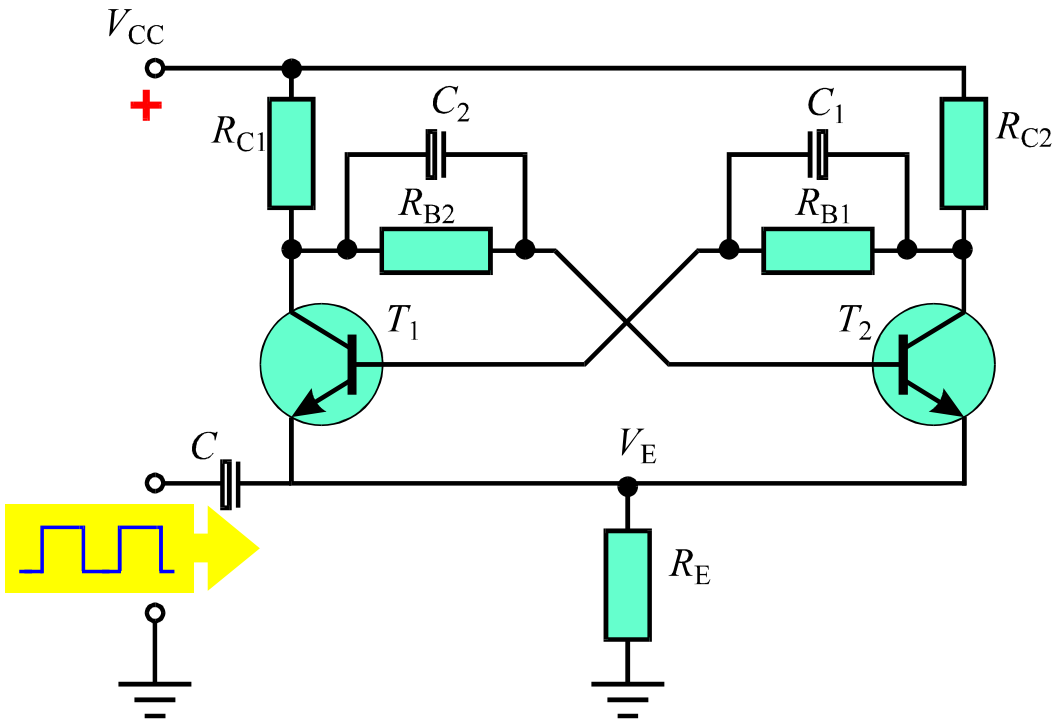


Fig.18 Multivibrador biestável com capacitores de comutação.

Os capacitores de comutação provocam a retirada rápida das cargas armazenadas na base do transistor saturado, causando uma diminuição nos tempos de subida e de descida das transições.

Os capacitores de comutação permitem uma transição mais rápida entre os estados do multivibrador biestável.

DISPARO PELA BASE

O circuito de disparo pela base utiliza uma malha diferenciadora acrescida de um diodo conectado à base de cada transistor, conforme ilustrado na **Fig.19**.

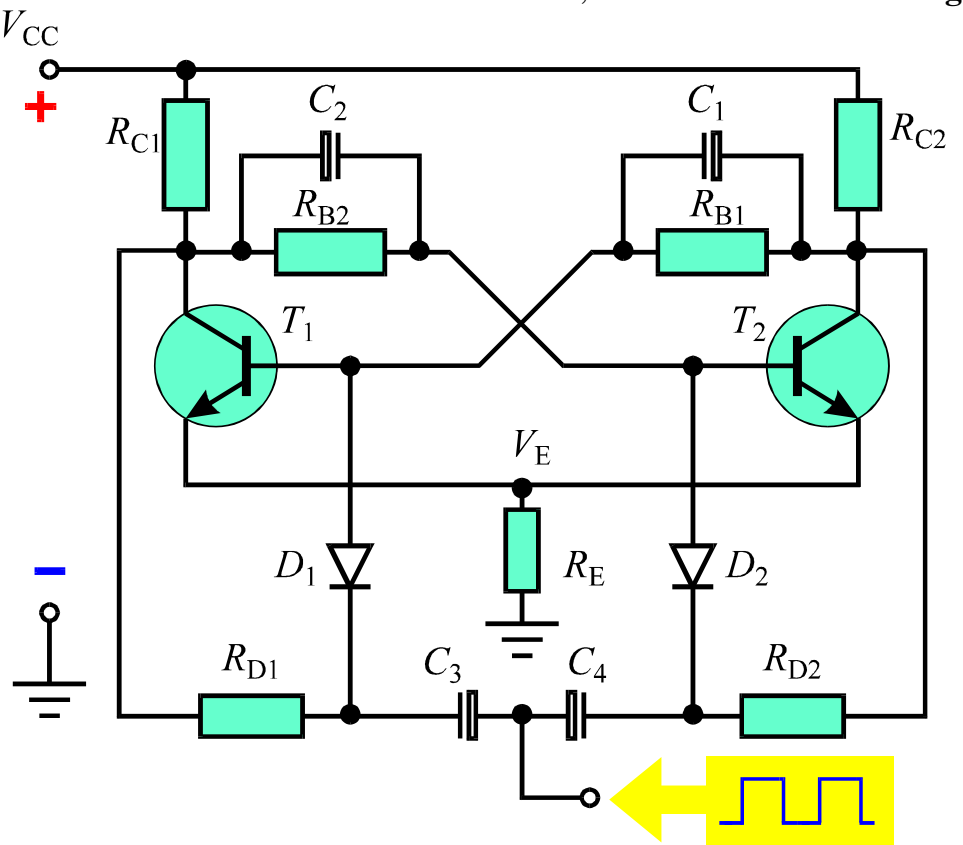


Fig.19 Multivibrador biestável com malha diferenciadora e diodos conectados às bases dos dois transistores.

O circuito de disparo é composto pelos capacitores C_3 e C_4, diodos D_1 e D_2 e resistores R_{D1} e R_{D2}, mostrados na **Fig.19**. Admite-se a condição inicial mostrada na **Fig.20**, com T_1 saturado e T_2 cortado e os parâmetros elétricos do circuito dados por:

$V_{CC} = 12$ V, $V_E = 1$ V
transistor T_1: $V_{C1} = 1{,}3$ V, $V_{B1} = 1{,}7$ V
transistor T_2: $V_{C2} = 12$ V, $V_{B2} = 1{,}3$ V

Da **Fig.20**, nota-se que a tensão no coletor de T_1 está presente no cátodo de D_1 e a tensão no coletor de T_2 está presente no cátodo de D_2. Sob essas condições, o diodo D_1 está submetido a uma tensão de 0,4 V, estando portanto na iminência de entrar em condução e o diodo D_2 está em bloqueio. Essa última condição impede que qualquer pico de tensão no cátodo de D_2 seja transferido para o terminal de base de T_2, sendo portanto direcionado apenas para a base do transistor T_1.

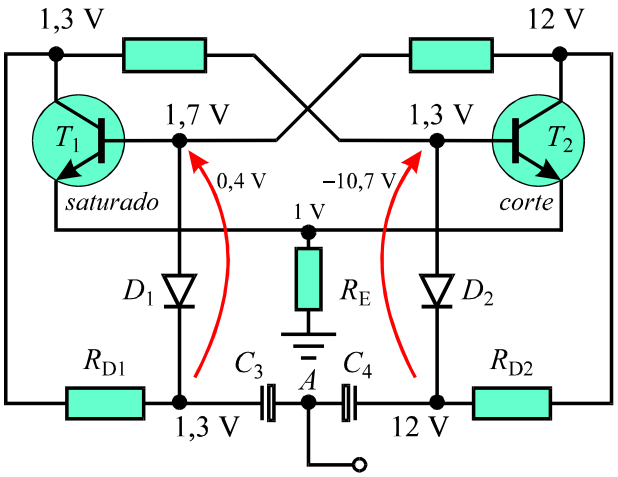


Fig.20 Condição inicial para o multivibrador biestável da **Fig.19**.

Nos circuitos de disparo pela base, a tensão de disparo é sempre dirigida à base do transistor que está saturado.

É necessário analisar como o transistor saturado reage ao pico de tensão de disparo. Assumindo uma transição positiva na tensão aplicada ao terminal *A* do capacitor, gera-se no cátodo de D_1 um pico de tensão positiva, conforme ilustrado na **Fig.21**.

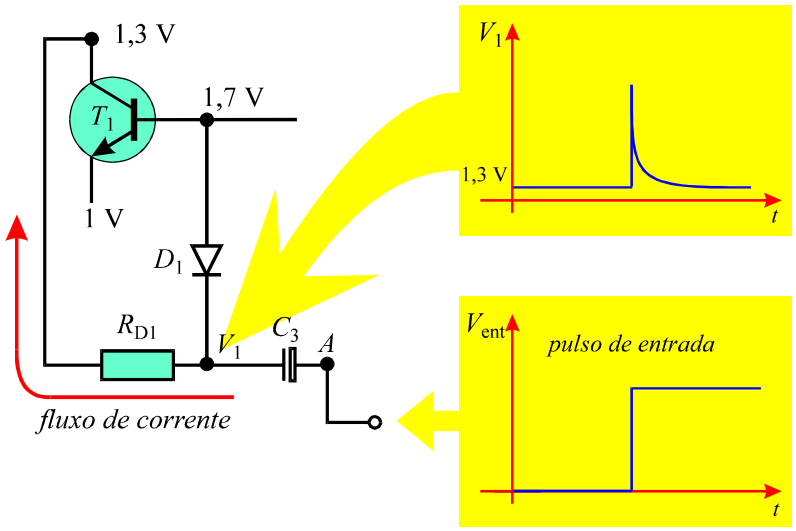


Fig.21 Efeito produzido por uma variação positiva de tensão no terminal *A* do capacitor C_3.

O diodo D_1 que está na iminência de entrar em condução, ao receber um pico de tensão positiva no cátodo, torna-se, momentaneamente, inversamente polarizado, **o que não modifica as condições de operação do transistor T_1.**

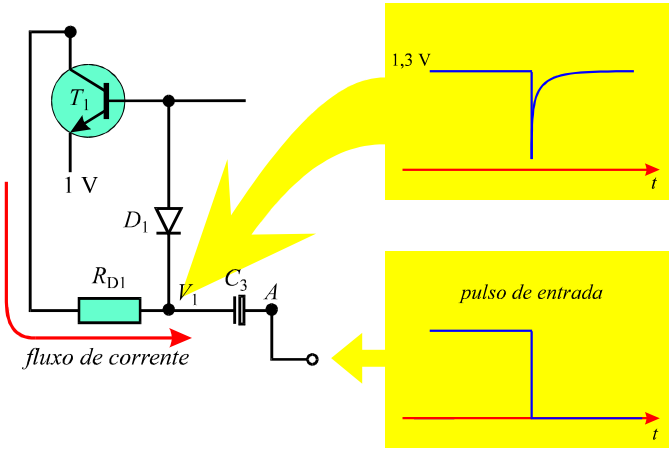


Fig.22 Efeito produzido por uma variação negativa de tensão no terminal *A* do capacitor C_3.

Conforme ilustrado na **Fig.22**, na transição negativa da tensão aplicada ao terminal *A* do capacitor, o potencial do cátodo de D_1 diminui, o que o coloca no regime de condução. Como em condução, a queda de tensão no diodo permanece fixada em aproximadamente 0,6 *V*, a tensão no ânodo do diodo, ou equivalentemente, no terminal de base de T_1, diminui, o que coloca T_1 no regime de corte. Isso faz que o transistor T_2 saia da condição de corte para a condição de saturação.

Cada transição negativa do pulso de disparo leva à condição de corte o transistor que estiver inicialmente saturado.

A **Fig.23** mostra as formas de onda de tensão produzidas no multivibrador biestável a partir da aplicação de um trem de pulsos no terminal *A* do circuito da **Fig.20**.

Um exame da **Fig.23** indica que 4 pulsos de disparo provocam 2 pulsos de tensão no coletor de T_1 e dois pulsos de tensão no coletor de T_2. Dessa forma, a saída de cada coletor fornece um trem de pulsos cuja freqüência é exatamente a metade da freqüência do trem de pulsos de disparo.

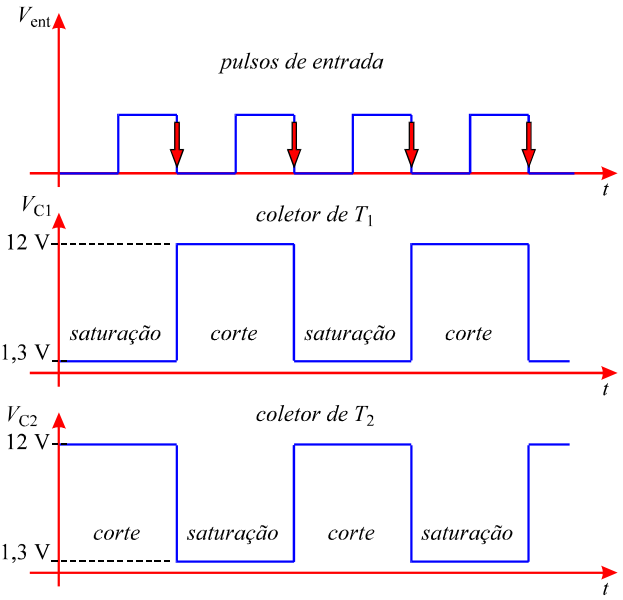


Fig.23 Formas de onda geradas em um multivibrador biestável submetido a uma seqüência de pulsos de disparo.

A freqüência do trem de pulsos gerado no coletor de cada transistor do multivibrador, é a metade da freqüência do trem de pulsos de disparo. Assim, o multivibrador biestável se comporta como um circuito divisor de freqüências.

Uma aplicação freqüente do multivibrador biestável é o circuito divisor de freqüências de uma oitava, ilustrado na **Fig.24**.

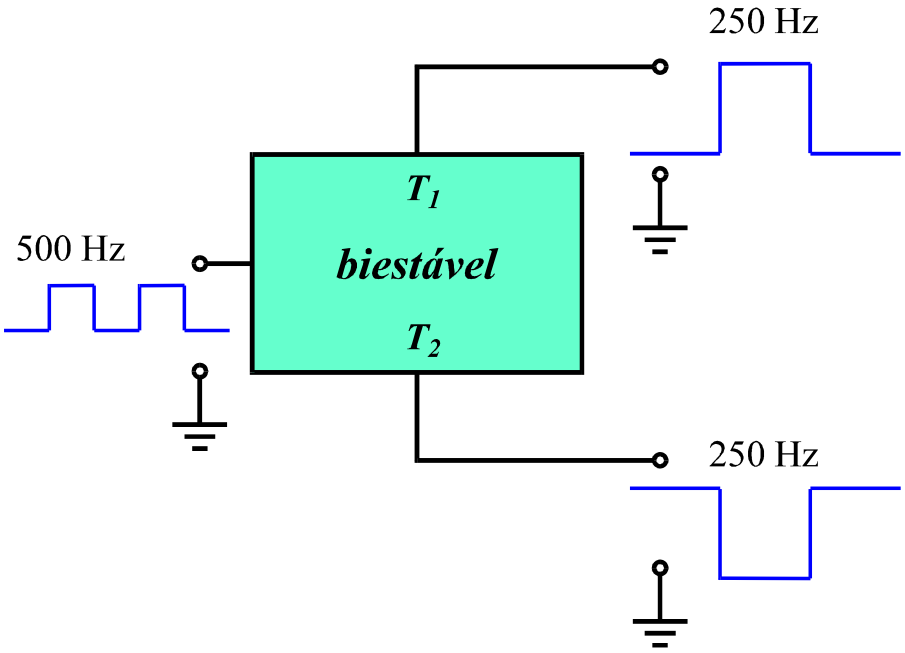


Fig.24 Multivibrador biestável utilizado como divisor de freqüências de uma oitava.

QUESTIONÁRIO

1. Em um circuito transistorizado polarizado por corrente de base, sob que condições se estabelecem os regimes de corte e saturação?

2. Quais são os modelos de circuito de um transistor operando nas condições de corte e saturação?

3. De que forma o transistor é geralmente utilizado em circuitos analógicos? E em circuitos digitais?

4. O que é um multivibrador biestável?

5. Se um multivibrador biestável possui transistores de ganhos distintos, qual dos dois satura ao se ligar a fonte de alimentação?

6. O que se entende por disparo de um circuito eletrônico?

7. Que métodos de disparo são empregados normalmente no multivibrador biestável?

8. Cite uma aplicação típica do multivibrador biestável.

Multivibrador monoestável

O multivibrador monoestável é um circuito que possui um estado estável e outro semi-estável que dura apenas um determinado intervalo de tempo. Um dos estados permanece estável na ausência de um estímulo externo. A aplicação de um pulso de disparo de curta duração leva o circuito a um estado semi-estável que dura certo intervalo de tempo, após o qual o circuito retorna ao seu estado estável, conforme ilustrado na **Fig.1**.

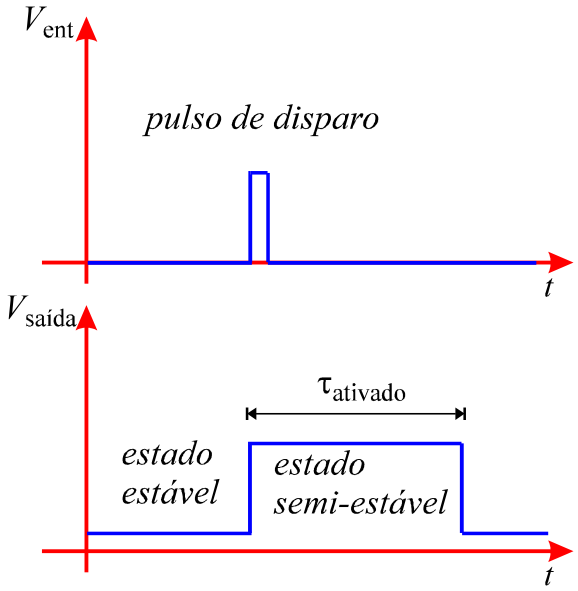


Fig.1 Tensão gerada em um multivibrador monoestável submetido a um pulso de disparo.

O tempo $\tau_{ativado}$ indicado na **Fig.1** corresponde ao tempo de permanência no estado semi-estável, e depende dos parâmetros elétricos dos elementos de circuito.

A **Fig.2** mostra um tipo de multivibrador monoestável alimentado apenas por uma fonte *cc*. É importante observar que esse circuito possui apenas um elo de realimentação resistivo, entre o coletor de T_2 e a base de T_1. O outro elo de realimentação é feito através de um capacitor.

O capacitor C_1 mostrado na **Fig.2** é um elemento fundamental do monoestável, conforme discutido a seguir.

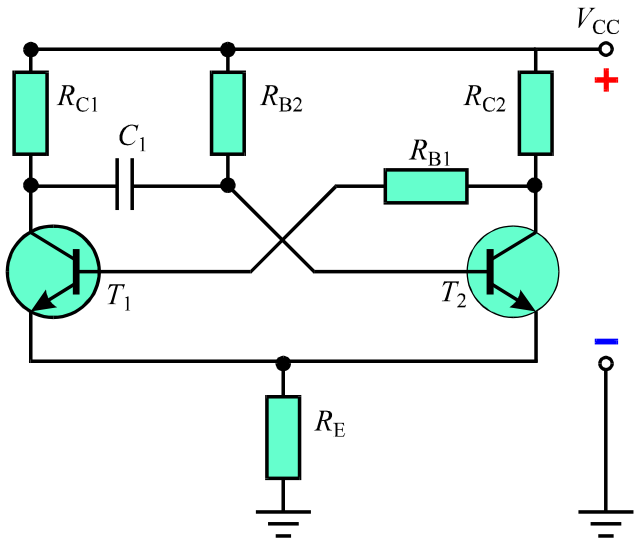


Fig.2 Diagrama de circuito de um multivibrador monoestável.

PRINCÍPIO DE FUNCIONAMENTO

ESTADO DE REPOUSO

A princípio não é possível determinar o estado inicial do multivibrador monoestável. Portanto, para analisar o comportamento do circuito, admite-se inicialmente a existência do estado estável, com T_2 saturado e T_1 no regime de corte, e os parâmetros elétricos indicados na **Fig.3**.

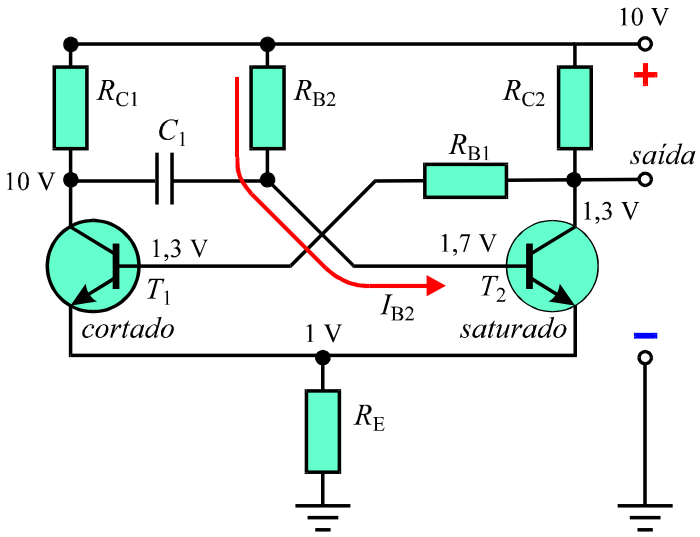


Fig.3 Exemplo de um multivibrador monoestável operando no estado estável.

Admite-se que as condições de operação do circuito da **Fig.3** resultam em uma queda de tensão de 1 V no resistor R_E. Dessa forma, para que o transistor T_2 esteja saturado, e T_1 no regime de corte, as condições listadas na **Tabela 1** devem ser satisfeitas.

Tabela 1 Potenciais elétricos nos terminais dos transistores da **Fig.3**.

Potencial	Transistor T_1	Transistor T_2
V_E	1,0 V	1,0 V
V_B	1,3 V	1,7 V
V_C	10 V	1,3 V
$V_{BE} = V_B - V_E$	0,3 V (corte)	0,7 V (saturação)
$V_{CE} = V_C - V_E$	9,0 V (corte)	0,3 V (saturação)

Na **Fig.3**, o capacitor C_1 está carregado, bloqueando portanto o fluxo de corrente entre os seus terminais. Como a tensão V_{BE1} = 0,3 V no transistor T_1 é muito pequena para provocar a condução na junção base-emissor daquele transistor, o transistor T_1 permanece no regime de corte. Dessa forma a corrente de base I_{B2} necessária para a saturação de T_2 flui inteiramente através de R_{B2}, conforme se pode observar na **Fig.3**, o que configura a condição de estabilidade do circuito.

O estado estável permanece inalterado enquanto não houver um estímulo externo. Alguns autores denominam o estado estável do multivibrador monoestável de **estado de repouso**.

Um multivibrador monoestável permanece no estado de repouso enquanto não receber um pulso de disparo externo.

Os gráficos mostrados na **Fig.4** ilustram a dependência com o tempo das tensões existentes nos dois transistores durante o estado estável.

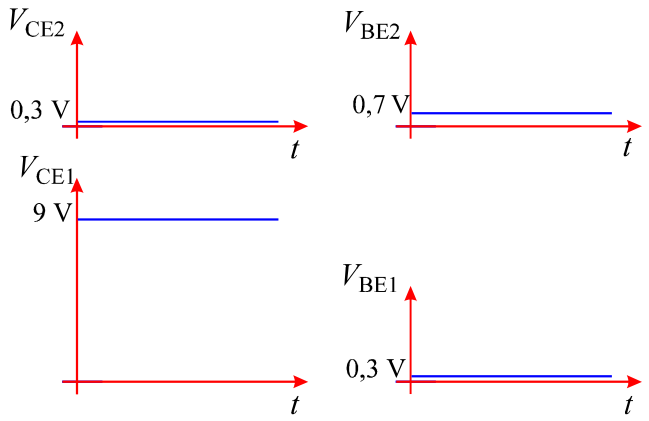


Fig.4 Tensões nos transistores da **Fig.3** durante a permanência do circuito no estado estável.

DISPARO DO MONOESTÁVEL

Um pulso de disparo de curta duração, adequadamente aplicado, é capaz de produzir a passagem do circuito monoestável para o estado semi-estável.

Para analisar o comportamento do circuito perante um estímulo externo, é fundamental notar que o capacitor C_1 está inicialmente carregado e submetido a uma tensão de 8,3 V, conforme indicado na **Fig.5**. Como pode ser aí observado, essa condição mantém o terminal *a* do capacitor a um potencial de 10 V, que é 8,3 V superior ao potencial de 1,7 V do terminal *b*.

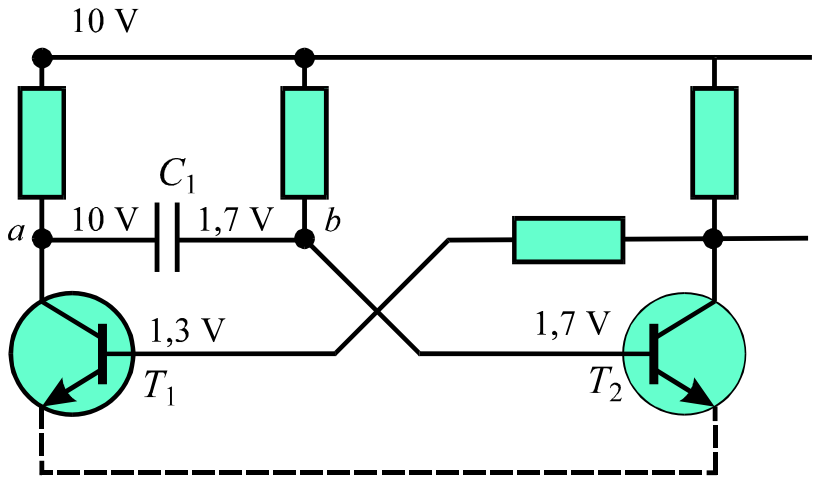


Fig.5 Porção simplificada do circuito da **Fig.3**.

Existem várias maneiras possíveis de disparar o monoestável, incluindo:

- A aplicação de um pico de tensão positiva no emissor de ambos os transistores.
- A aplicação de um pico de tensão negativa na base do transistor saturado.

Um pico de tensão positiva nos emissores dos transistores pode ser obtido através de um circuito diferenciador, de forma semelhante àquela adotada para disparar um multivibrador biestável.

A **Fig.6** mostra um circuito diferenciador, formado pelo capacitor C_E e o resistor R_E, utilizado para provocar o disparo do monoestável, através dos emissores dos dois transistores.

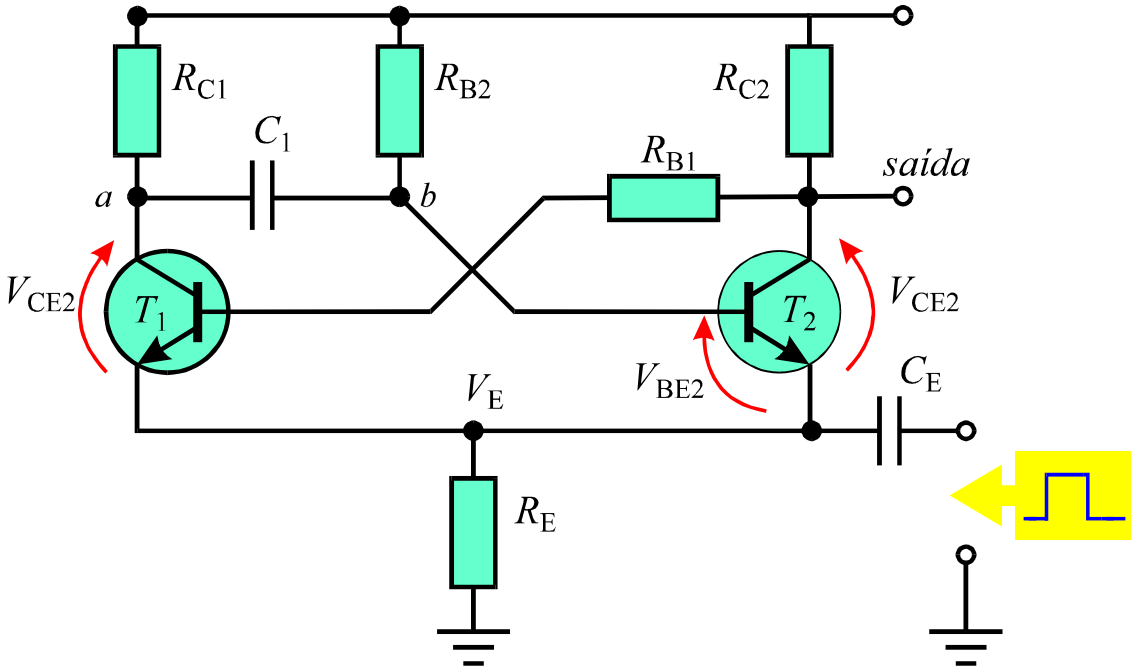


Fig.6 Multivibrador monoestável, com circuito diferenciador de disparo.

Na transição positiva do pulso de entrada, mostrado na **Fig.6**, o diferenciador provoca um pico de tensão positiva nos emissores dos dois transistores. O rápido aumento no potencial do terminal do emissor do transistor T_2 provoca uma súbita diminuição da tensão V_{BE2}, que atinge um valor praticamente nulo. A **Fig.7** mostra os sinais gerados nos terminais de T_2, a partir da aplicação do pulso de disparo.

Essa súbita diminuição em V_{BE2} faz que o transistor T_2 passe rapidamente da condição de saturação para a condição de corte, o que provoca brusco aumento na tensão V_{CE2}.

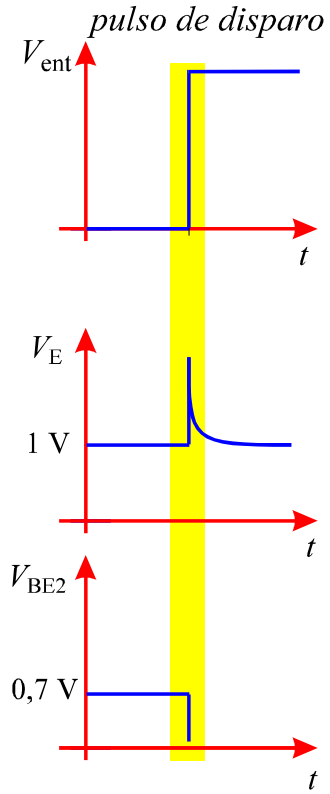


Fig.7 Sinais inicialmente gerados no transistor T_2 por um pulso de disparo.

Como resultado, o alto valor do potencial do terminal de coletor de T_2 provoca grande aumento na corrente I_{B1} que flui para o terminal de base de T_1 que o leva rapidamente à condição de saturação, conforme ilustrado na **Fig.8**. O circuito dessa forma troca de estado, com o transistor T_1 saturando e o transistor T_2 entrando no regime de corte.

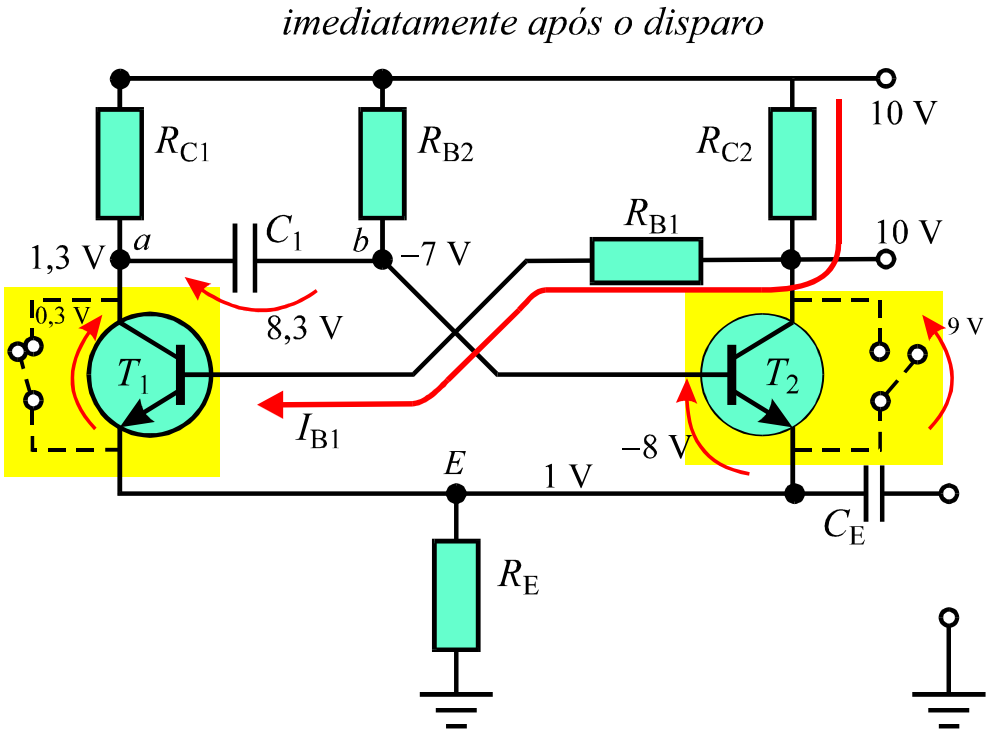


Fig.8 Estado produzido no multivibrador, imediatamente após a aplicação de um pulso de disparo na entrada do circuito.

Como o pico de tensão de disparo é de curta duração, em princípio o circuito tenderia a voltar imediatamente ao seu estado estável. Entretanto, ao saturar, o transistor T_1, que agora se comporta como uma chave fechada, praticamente curto-circuita o terminal *a* do capacitor ao terminal *E*, comum aos dois emissores, conforme se pode observar na **Fig.8**.

Uma vez que o capacitor não pode descarregar-se instantaneamente, a tensão entre seus terminais tende a permanecer no valor inicial de 8,3 V. Com base na **Fig.8**, a condição de saturação de T_1 implica $V_{CE1} \approx 0{,}3$ V, de forma que **o terminal *b* do capacitor fica submetido a um potencial elétrico 8,0 V inferior ao terminal *E* do circuito,** como indicado na **Fig.8.**

Como o terminal *b* do capacitor está conectado à base de T_2, tem-se que

$$V_{BE1} = V_b - V_E = -8 \text{ V}$$

indicando que a junção base-emissor do transistor T_2 fica momentaneamente submetida a uma tensão negativa. As alterações induzidas em T_2 pelo pulso de disparo estão representadas na **Fig.9**.

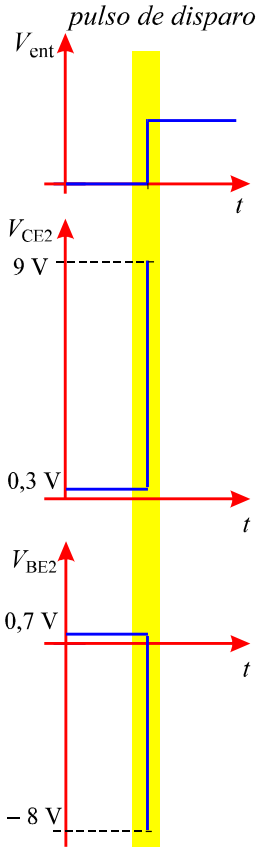


Fig.9 Tensões induzidas sobre T_2, durante a transição do pulso de disparo.

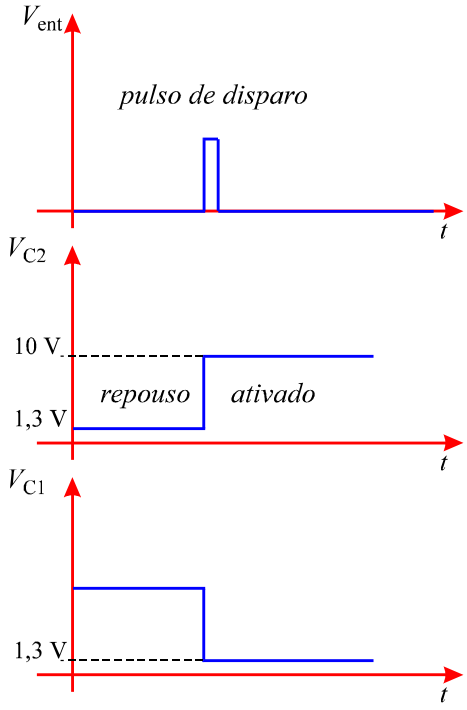


Fig.10 Sinais induzidos no multivibrador.

É importante notar que o valor negativo da tensão V_{BE2} não altera a condição de corte do transistor T_2, após o término da transição do pulso de entrada. Dessa forma, o circuito permanece **ativado** em um estado semi-estável, conforme ilustrado na **Fig.10**.

O tempo que o monoestável permanece ativado, depende dos valores da capacitância C_1 e da resistência R_{B2}, porque assim que T_1 satura, a armadura negativa de C_1 começa a acumular a carga resultante da corrente que flui através de R_{B2}, conforme ilustrado na **Fig.11**.

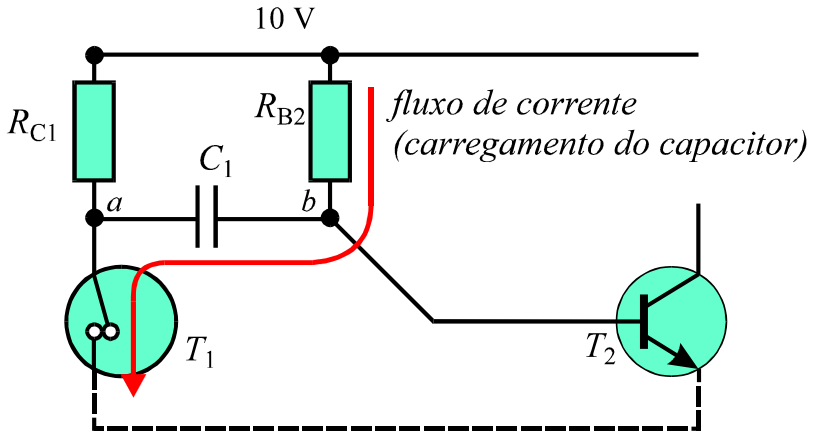


Fig.11 Fluxo de corrente através do capacitor C_1 do multivibrador.

A corrente de carga do capacitor começa a aumentar o potencial do terminal *b* de C_1, provocando o mesmo efeito no terminal da base de T_2, conforme ilustrado na **Fig.12**.

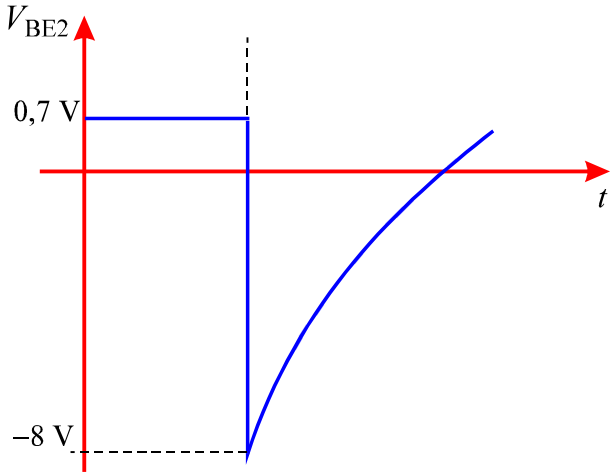


Fig.12 Dependência temporal da tensão V_{BE1}, resultante do processo de carga do capacitor C_1 do multivibrador.

Como se pode observar na **Fig.12**, após algum tempo, o potencial do terminal *b* do capacitor torna-se novamente positivo, até que a tensão V_{BE2} atinja novamente o valor de 0,7 V, suficiente para promover T_2 à condição de saturação, o que corresponde a transição do transistor T_1 de volta ao regime de corte.

O tempo que o sistema permanece ativado pode ser determinado a partir de uma análise da dinâmica de carga do capacitor da **Fig.11**. Dessa análise, conclui-se que, para um valor qualquer da tensão de alimentação V_{CC}, o tempo de permanência do sistema no estado ativado é dado por

$$\tau_{ativado} = R_{B2} C_1 \ln\left(\frac{2V_{CC} - V_\gamma}{V_{CC} - V_\gamma}\right) \qquad (1)$$

onde V_γ é a tensão base-emissor que satura o transistor T_2, e que vale 0,7 V para transistores de silício.

Para o caso da **Fig.11**, V_{CC} = 10 V, satisfazendo a condição $V_{CC} >> V_\gamma$. Sendo essa a situação que ocorre na prática, podem-se fazer as seguintes aproximações:

$$2V_{CC} - V_\gamma \approx 2V_{CC}$$
$$V_{CC} - V_\gamma \approx V_{CC}$$

e a **Eq.(1)** assume a forma aproximada

$$\tau_{ativado} = R_{B2} C_1 \ln 2$$

ou equivalentemente,

$$\tau_{ativado} = 0{,}693 R_{B2} C_1 \qquad (2)$$

É importante notar da **Eq.(2)** que nessa aproximação, o tempo de permanência do sistema no estado ativado é praticamente independente do valor da tensão de alimentação do monoestável.

Imediatamente após o corte do transistor T_1, o capacitor C_1 começa a se carregar através do resistor R_{C1}, conforme indicado na **Fig.13**. Nesse processo, a tensão no coletor de T_1 aumenta até atingir o valor da tensão de alimentação. O tempo de recuperação do sistema τ_{rec}, corresponde a aproximadamente cinco constantes de tempo da malha do circuito indicada na **Fig.13**, ou seja,

$$\tau_{rec} = 5 R_{C1} C_1 \qquad (3)$$

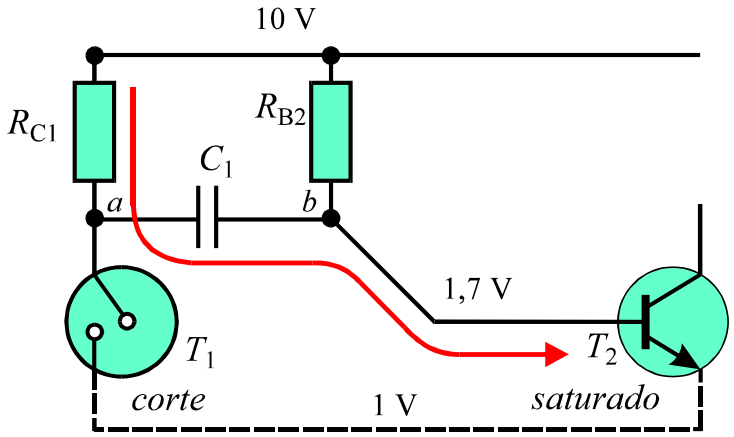


Fig.13 Processo de carga do capacitor C_1 durante a recuperação do estado estável do multivibrador.

A **Fig.14** mostra as formas de onda geradas no multivibrador a partir da aplicação do pulso de disparo nos terminais emissores dos transistores do circuito.

O multivibrador monoestável é muito utilizado, por exemplo, na implementação de circuitos de acionamento temporário de lâmpadas de corredor em edifícios residenciais ou comerciais. As lâmpadas são acionadas quando um indivíduo toca no botão do interruptor, o que produz o pulso de disparo de curta duração para o circuito monoestável. Nesses sistemas, as lâmpadas permanecem acesas durante um tempo tipicamente não superior a 1 minuto, tempo em geral suficiente para que o indivíduo já se tenha retirado do corredor.

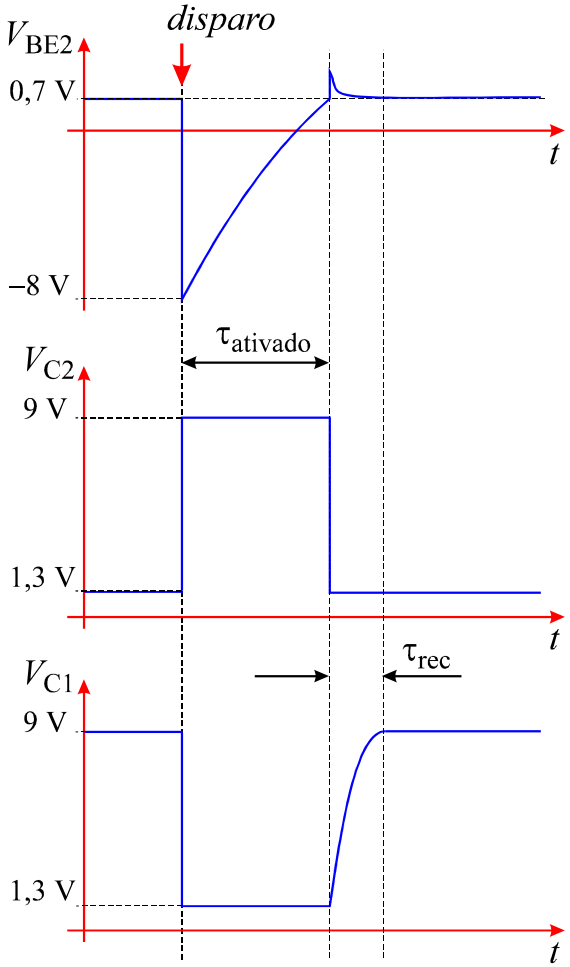


Fig.14 Tensões induzidas no monoestável pela aplicação de um pulso de disparo.

QUESTIONÁRIO

1. Faça o diagrama básico de circuito de um multivibrador monoestável.

2. Qual é a diferença fundamental entre os circuitos multivibradores biestável e monoestável?

3. Admitindo que os elementos de circuito da **Fig.3** sejam dados por R_{B2}=10 kΩ, R_{C1}=1 kΩ e C_1=10μF, e assumindo a aplicação de um pulso de disparo no multivibrador, determine:

   (a) o valor exato do tempo que o circuito permanece no estado ativo.

   (b) o valor aproximado correspondente.

   (c) o tempo de recuperação do estado estável do sistema.

Multivibrador astável

O multivibrador astável é um circuito que possui dois estados semi-estáveis. Em outras palavras, o circuito exibe uma alternância de estados como função do tempo, **mesmo na ausência de estímulos externos**.

A **Fig.1** mostra um circuito típico do multivibrador astável, onde se pode notar a existência dos capacitores C_1 e C_2 conectados às bases dos dois transistores. Esses capacitores são elementos essenciais para manter o circuito alternando entre seus dois estados possíveis, conforme examinado a seguir.

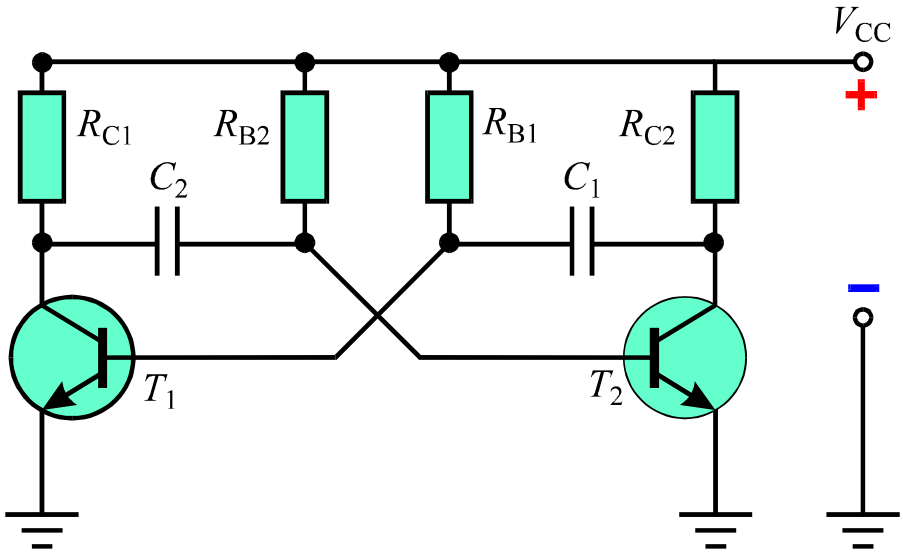


Fig.1 Circuito típico de um multivibrador astável.

PRINCÍPIO DE FUNCIONAMENTO

Não é possível prever o estado inicial do multivibrador astável imediatamente após a aplicação da tensão externa de alimentação. Uma forma de analisar o princípio de funcionamento do circuito é admitir um determinado estado inicial. Para isso, considera-se que o circuito esteja inicialmente no estado indicado na **Fig.2**, que corresponde a:

- T_1 saturado e T_2 no regime de corte.
- Capacitores C_1 e C_2 descarregados.

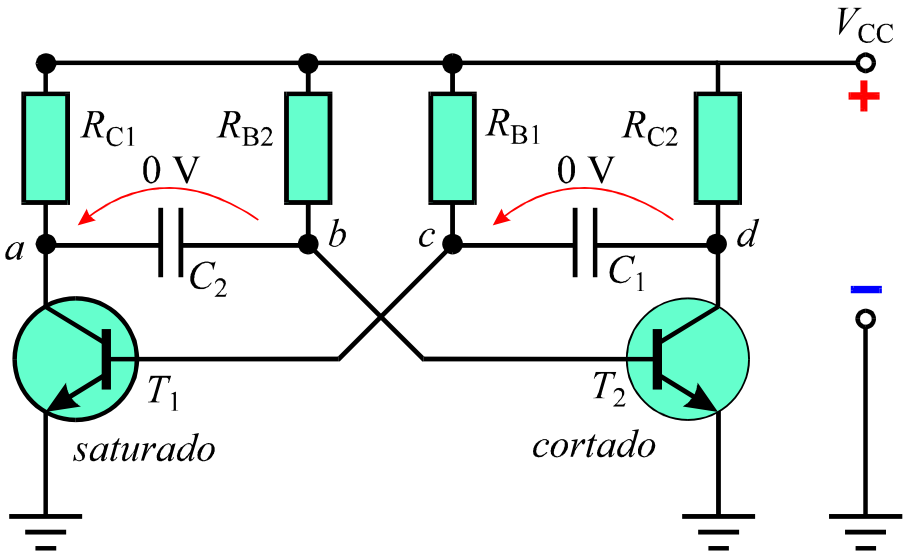


Fig.2 Multivibrador astável submetido a um dado estado inicial.

O transistor T_2 estando no regime de corte, comporta-se como um interruptor aberto. O terminal *d* do capacitor C_1 está conectado ao pólo positivo da fonte através de R_{C2} e o lado *c* ao terra através da junção base-emissor de T_1. Assim, o capacitor C_1 começa a carregar-se. A **Fig.3** mostra o caminho percorrido pela corrente de carga de C_1, com T_2 sendo representado por um interruptor aberto.

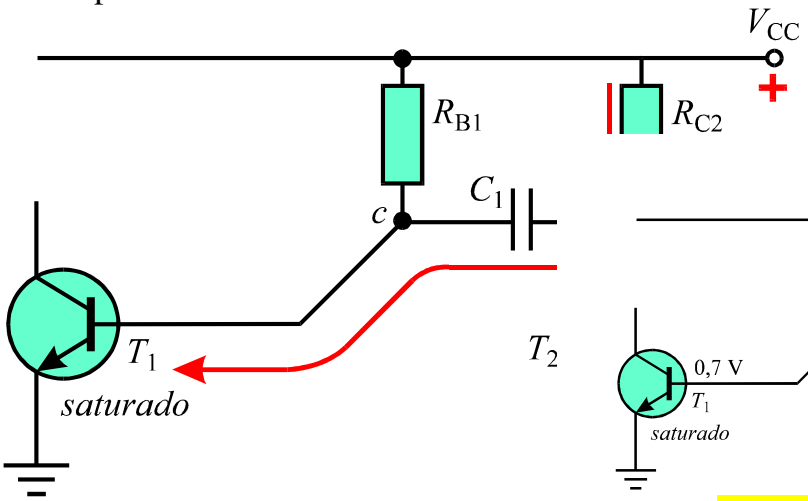


Fig.3 Início do processo de carga de C_1 no multivibrador astável.

Como os resistores de coletor são geralmente de baixa resistência (tipicamente centenas de ohms a alguns kiloohms), e com a junção

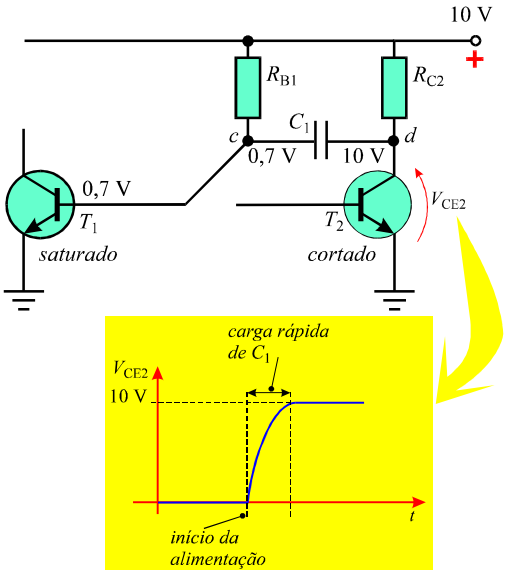


Fig.4 Processo de carga de C_1 e evolução no tempo da tensão V_{CE2}.

base-emissor em condução exibindo baixa resistência, o processo de carga de C_1 ocorre rapidamente. Assim, a tensão V_{CE2} atinge rapidamente o valor da tensão V_{CC}, conforme ilustrado na **Fig.4**.

Considerando-se a situação indicada na **Fig.4**, em que V_{CC} = 10 V, o potencial do terminal *c* do capacitor C_1 se torna 9,3 V inferior ao potencial do terminal *d*.

O transistor T_1 saturado, por sua vez, mantém o potencial do terminal *a* de C_2 próximo ao potencial de terra, conforme indicado na **Fig.5**. Como o terminal *b* de C_2 é alimentado através de R_{B2}, inicia-se um processo de carga sobre C_2. Como a resistência R_{B2} tem valor alto (tipicamente dezenas ou centenas de kiloohms), o processo de carga de C_2 ocorre lentamente, conforme mostrado na **Fig.5**.

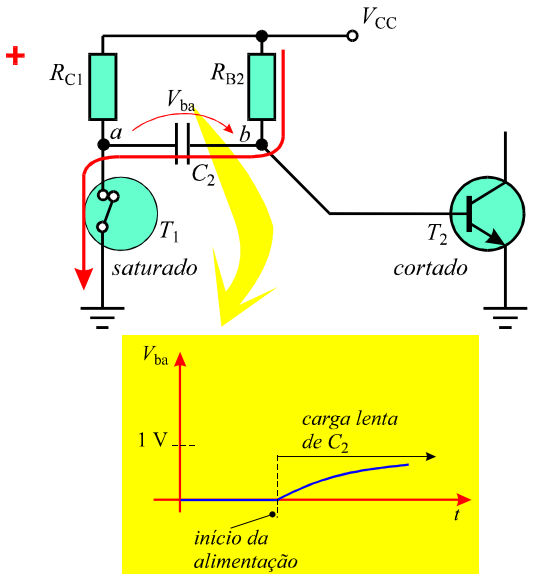


Fig.5 Processo de carga e evolução no tempo da tensão sobre C_2.

À medida que o tempo passa, o terminal *b* do capacitor vai **lentamente** se tornando positivo em relação ao terminal *a*. Como o terminal *b* está conectado à base de T_2, quando a tensão no capacitor atingir cerca de 0,5 V, T_2 estará na iminência de sair do regime de corte para o regime de saturação conforme ilustrado na **Fig.6**

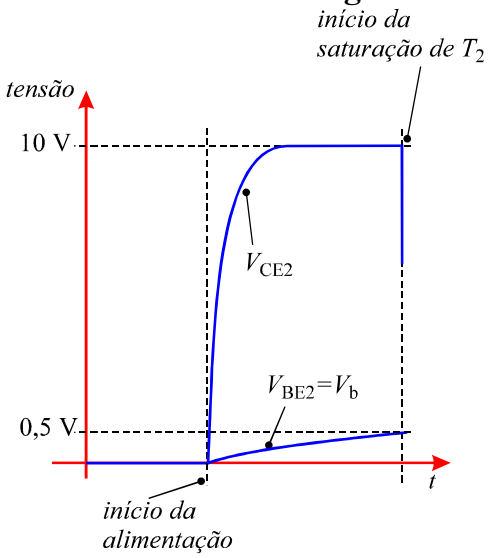


Fig.6 Evolução no tempo das tensões V_{BE2} e V_{CE2} durante a carga de C_2.

Com base na **Fig.2**, à medida que T_2 satura, o terminal *d* do capacitor C_1 se torna cada vez mais próximo do potencial de terra.

Como o terminal *c* de C_1 tem um potencial 9,3V inferior ao terminal *d*, a tensão $V_{BE1} = V_c$ torna-se cada vez menor a medida que $V_d \rightarrow 0$, tornando-se eventualmente negativa, conforme mostrado na **Fig.7**.

Com a tensão V_{BE1} tornando-se negativa, T_1 que estava saturado entra rapidamente no regime de corte e com a troca de estados dos dois transistores os resistores de carga dos capacitores se alteram, conforme ilustrado na **Fig.8**.

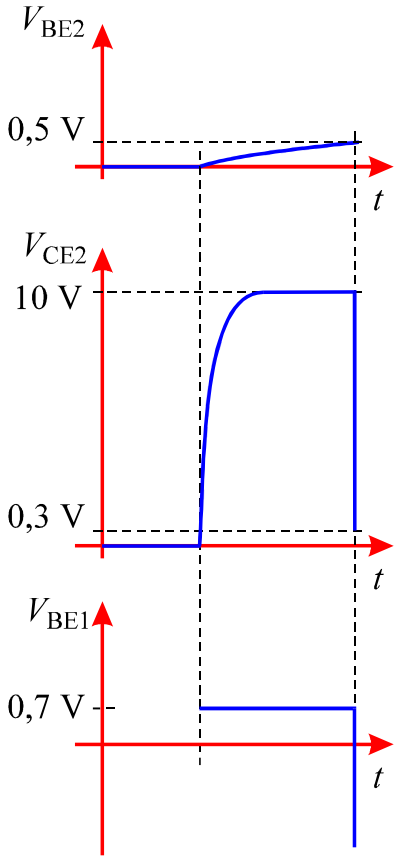


Fig.7 Evolução no tempo de V_{BE2}, V_{CE2} e V_{BE1} durante a saturação de T_2.

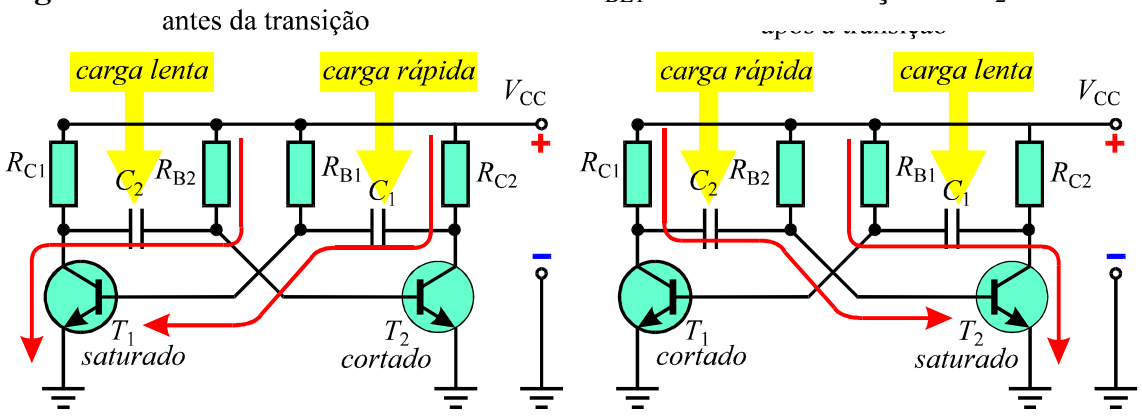


Fig.8 Processos de carga dos capacitores do multivibrador astável durante a permanência dos estados semi-estáveis.

A corrente de carga rápida de C_2 através de T_2 completa o processo de saturação de T_2 elevando a tensão V_{BE2} ao valor de 0,7V, enquanto o potencial negativo na base de T_1 o mantém no regime de corte.

A **Fig.9** mostra a evolução no tempo das tensões base-emissor e coletor-emissor em ambos os transistores.

Durante o processo de carregamento lento de C_1, a tensão negativa V_{BE1} que mantém T_1 no regime de corte aumenta até se tornar positiva, conforme ilustrado na **Fig.10**. Como pode ser aí observado, quando a tensão na base de T_1 se torna positiva e atinge o valor de 0,5V, T_1 entra no regime de condução, eventualmente atingindo o estado de saturação.

Isso faz que a base de T_2 fique submetida ao potencial negativo acumulado no terminal *b* do capacitor C_2, conforme já discutido anteriormente.

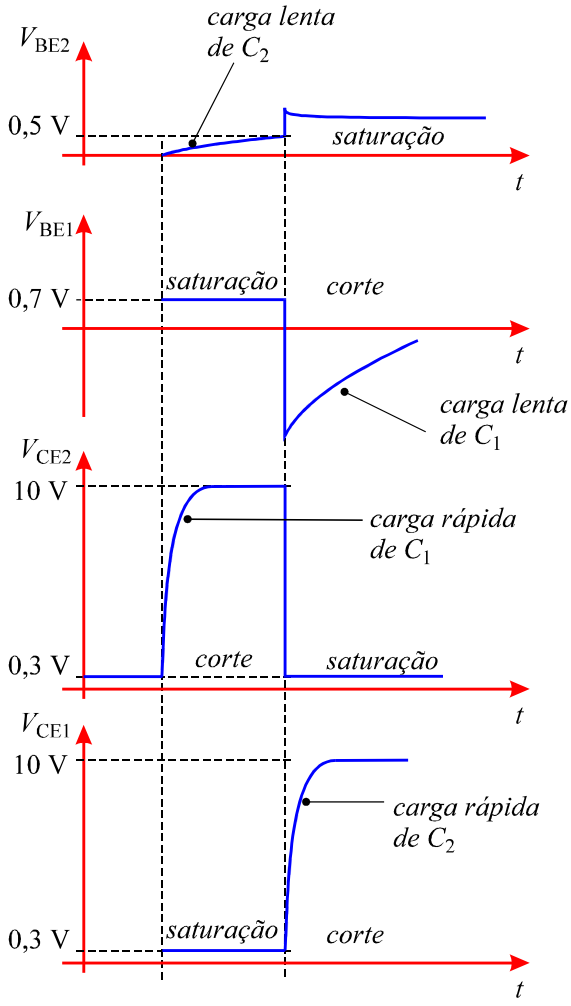


Fig.9 Evolução no tempo das tensões base-emissor e coletor-emissor nos transistores do multivibrador astável.

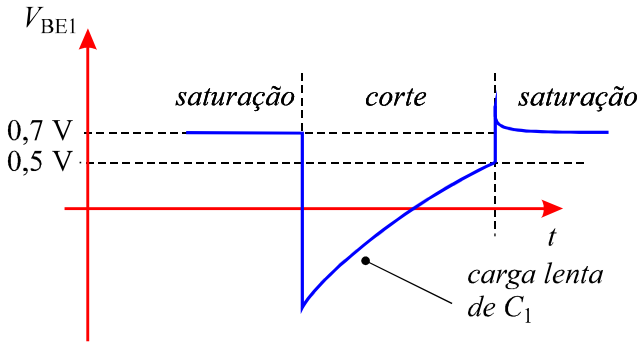


Fig.10 Evolução no tempo da tensão V_{BE1}.

A **Fig.11** ilustra as formas de onda associadas às tensões V_{BE1} e V_{BE2}.

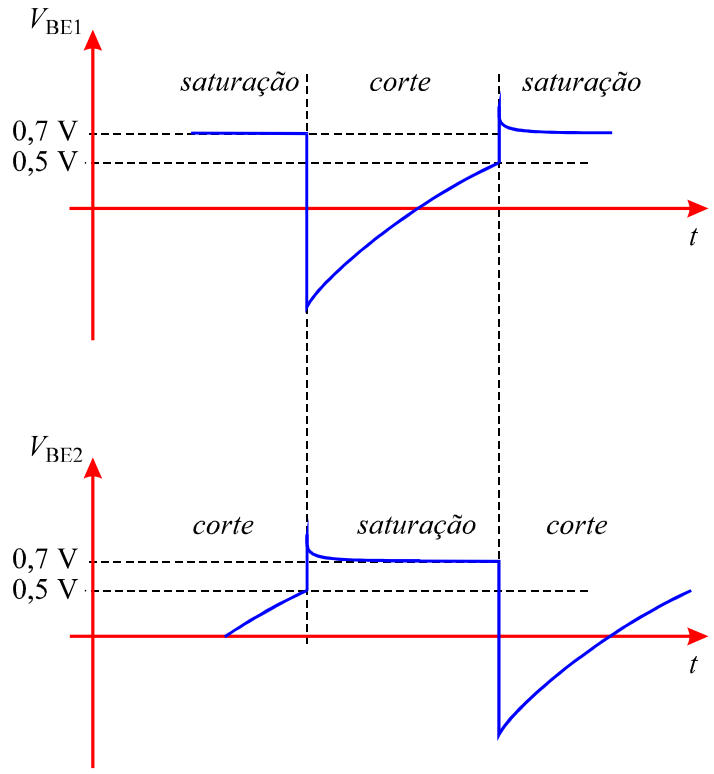


Fig.11 Dependência temporal das tensões base-emissor no multivibrador astável.

O processo descrito anteriormente evolui periodicamente, sem a necessidade de um estímulo externo. As formas de onda geradas pelo circuito estão mostradas em mais detalhe na **Fig.12**.

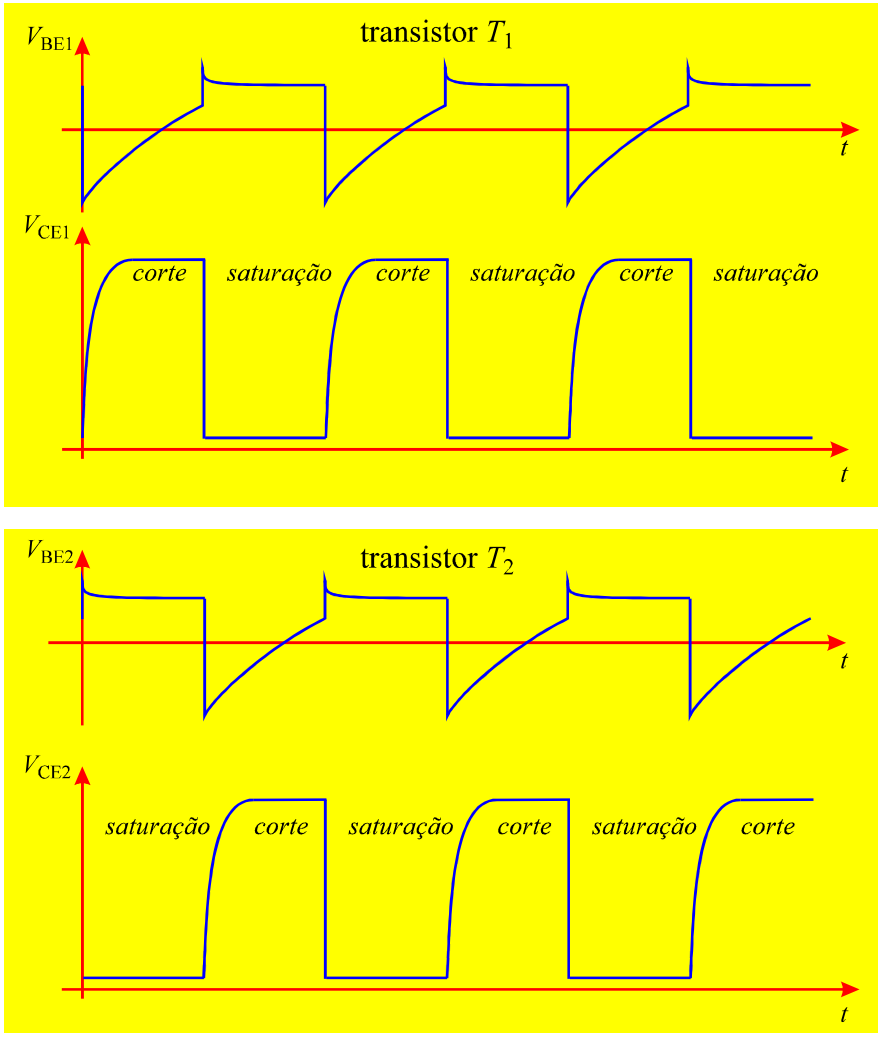


Fig.12 Gráficos detalhados das formas de onda produzidas pelo multivibrador astável.

O tempo que cada transistor permanece no regime de corte depende da resistência e capacitância associadas à sua base. As formas de onda terão tempos idênticos de corte e saturação, se os resistores e capacitores satisfizerem à condição

$$R_{B1}C_1 = R_{B2}C_2 \qquad (1)$$

Sob essa condição, as tensões V_{CE1} e V_{CE2} evoluem no tempo, conforme ilustrado na **Fig.13**.

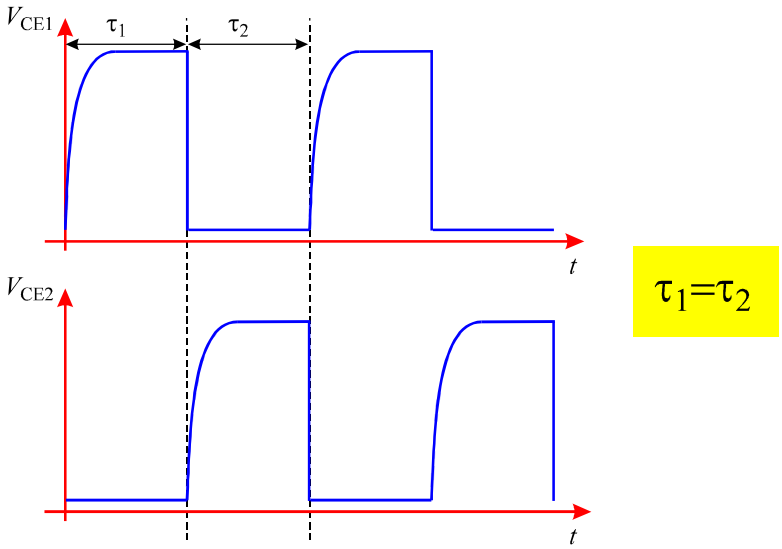


Fig.13 Evolução no tempo das tensões V_{CE1} e V_{CE2}, em um multivibrador astável tendo $R_{B1}C_1 = R_{B2}C_2$.

Se a condição expressa pela **Eq.(1)** não for satisfeita, os tempos de corte e de saturação se tornam distintos. A **Fig.14** ilustra as formas de onda geradas em um multivibrador exibindo $R_{B1}C_1 > R_{B2}C_2$.

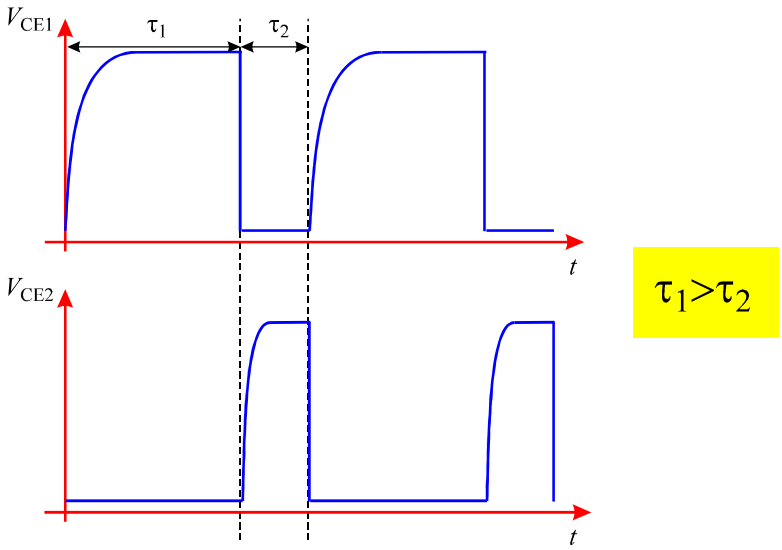


Fig.14 Evolução no tempo das tensões V_{CE1} e V_{CE2}, em um multivibrador astável tendo $R_{B1}C_1 > R_{B2}C_2$.

O tempo de corte de cada transistor pode ser calculado pelas expressões:

Transistor T_1:

$$\tau_1 = 0{,}69 R_{B1} C_1 \qquad (2)$$

Transistor T_2:

$$\tau_2 = 0{,}69 R_{B2} C_2 \qquad (3)$$

Como um ciclo da forma de onda corresponde a um período $T = \tau_1 + \tau_2$, a freqüência associada à forma de onda pode ser determinada pela expressão

$$f = \frac{1}{0{,}69\left(R_{B1}C_1 + R_{B2}C_2\right)} \qquad (4)$$

ou equivalentemente

$$f = \frac{1{,}45}{R_{B1}C_1 + R_{B2}C_2} \qquad (5)$$

Se os valores de resistência e capacitância estiverem expressos, respectivamente, em megaohms e microfarads, as **Eqs.(4)** ou **(5)** fornecem a freqüência em hertz.

Se o multivibrador obedecer à condição $R_{B1}C_1 = R_{B2}C_2$, a **Eq.(5)** pode ser simplificada para

$$f = \frac{0{,}725}{R_{B1}C_1} = \frac{0{,}725}{R_{B2}C_2} \qquad (6)$$

CORREÇÃO DA BORDA DE SUBIDA DOS PULSOS

A borda de subida da forma de onda referente a cada tensão coletor-emissor no circuito original do multivibrador astável é arredondada, porque corresponde ao processo de carga dos capacitores através dos resistores de coletor.

O tempo de subida da tensão coletor-emissor de cada transistor pode ser minimizado acrescentando um diodo e um resistor a cada malha de base do circuito, conforme mostrado na **Fig.15**.

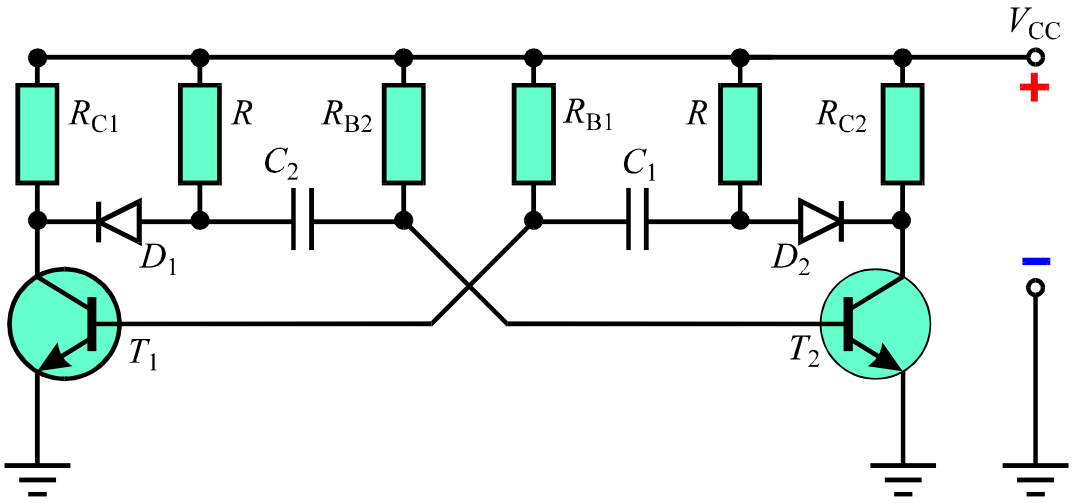


Fig.15 Multivibrador astável com a inclusão de diodos e resistores para minimização do tempo de subida das tensões coletor-emissor.

Com base na **Fig.15**, quando T_1, por exemplo, vai para o regime de corte, o potencial do cátodo torna-se superior ao potencial do ânodo de D_1. Sob essas condições, o diodo D_1 entra em bloqueio.

A **Fig.16** mostra a condição obtida logo após o corte de T_1, com D_1 e T_1 sendo representados por interruptores abertos.

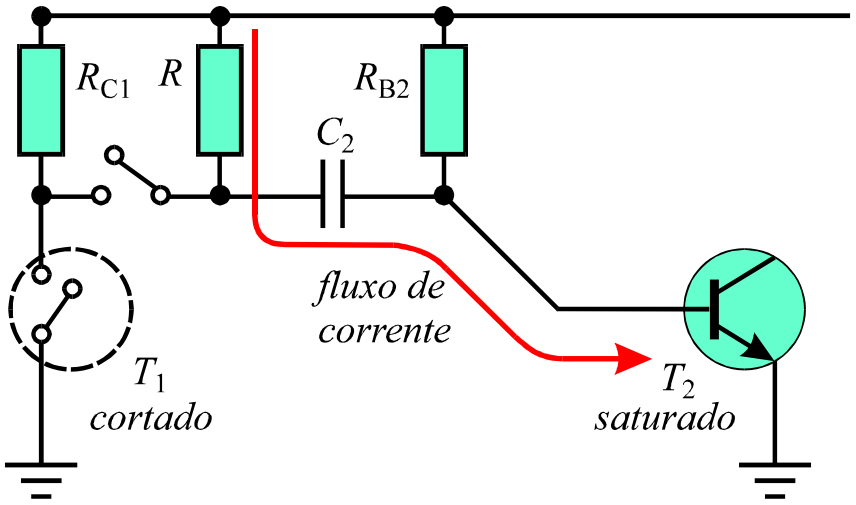


Fig.16 Circuito equivalente do multivibrador astável imediatamente após a entrada de T_1 no regime de corte.

Conforme ilustra a **Fig.16**, a corrente de carga de C_2 não circula mais através do resistor R_{C1}, mas sim através de R. Com isso, a tensão V_{CE1} aumenta para um valor próximo a V_{CC} assim que T_1 entra no regime de corte.

A **Fig.17** ilustra o aspecto qualitativo das formas de onda geradas nos coletores dos transistores a partir da inclusão dos diodos e resistores indicados na **Fig.16**.

A forma de onda quadrada, mostrada na **Fig.17**, é freqüentemente utilizada em circuitos digitais, onde recebe o nome de relógio ou *clock* do circuito.

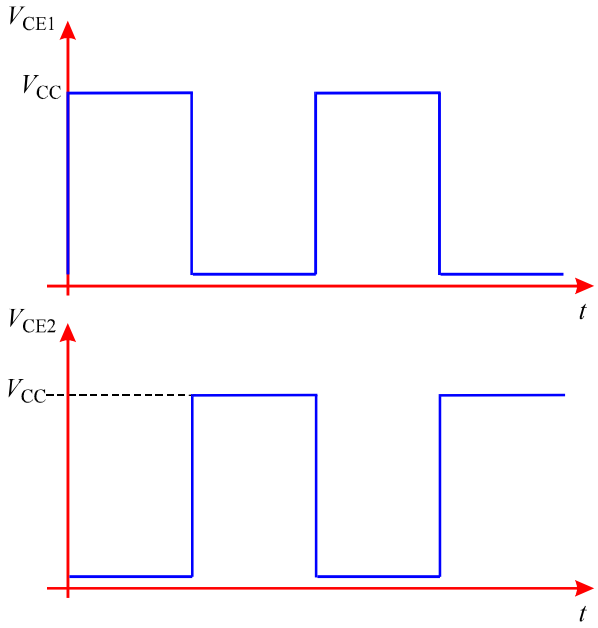


Fig.17 Formas de onda relativas às tensões coletor-emissor do multivibrador astável na configuração da **Fig.15**.

É comum, também, encontrar multivibradores astáveis com um resistor de emissor comum aos dois transistores, como ilustrado na **Fig.18**. O resistor é utilizado para propiciar uma transição mais rápida entre os estados de saturação e corte de cada transistor do circuito.

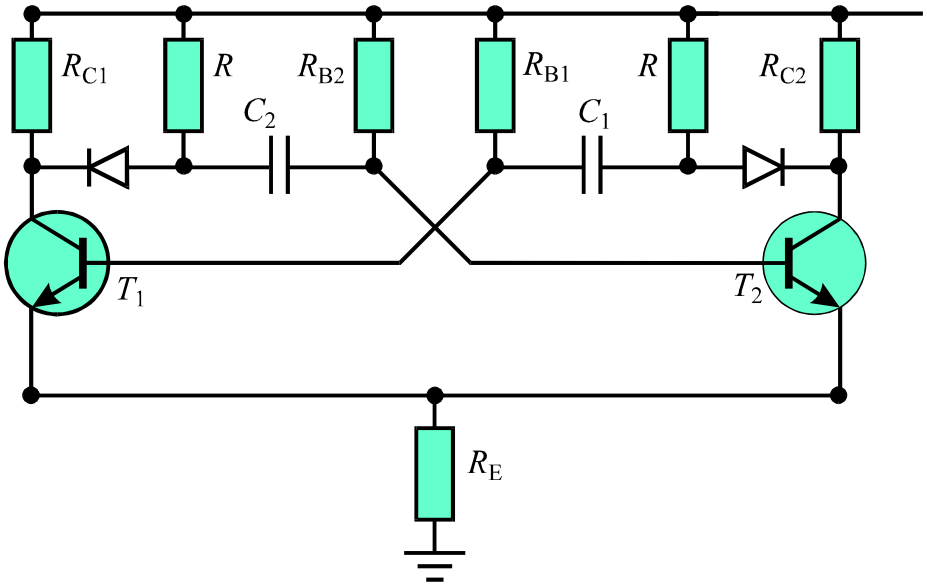


Fig.18 Configuração alternativa de um multivibrador astável, utilizada para obtenção de transições rápidas entre os estados do circuito.

QUESTIONÁRIO

1. Qual é a característica principal de um multivibrador astável?

2. Como devem ser dimensionados os resistores R_{B1}, R_{C1}, R_{B2} e R_{C2} de um multivibrador astável para que ele opere adequadamente?

3. Que condição deve ser satisfeita pelos elementos R_{B1}, R_{B2}, C_1 e C_2 de forma que um multivibrador astável gere uma seqüência de pulsos simétricos?

4. Cite uma aplicação do multivibrador astável em circuitos digitais.

O disparador Schmitt

O **disparador Schmitt** ou *Schmitt trigger*, como também é conhecido, é um tipo de circuito biestável largamente empregado nos circuitos eletrônicos digitais. Sua diferença básica em relação ao multivibrador convencional reside nas condições de disparo.

Se por um lado a troca de estados no circuito convencional requer uma **transição rápida** aplicada à entrada, como ilustrado na **Fig.1a**, a troca de estados no disparador Schmitt ocorre no momento em que **o sinal de entrada atinge um determinado nível, independentemente de sua forma de variação no tempo**, conforme ilustrado na **Fig.1b**.

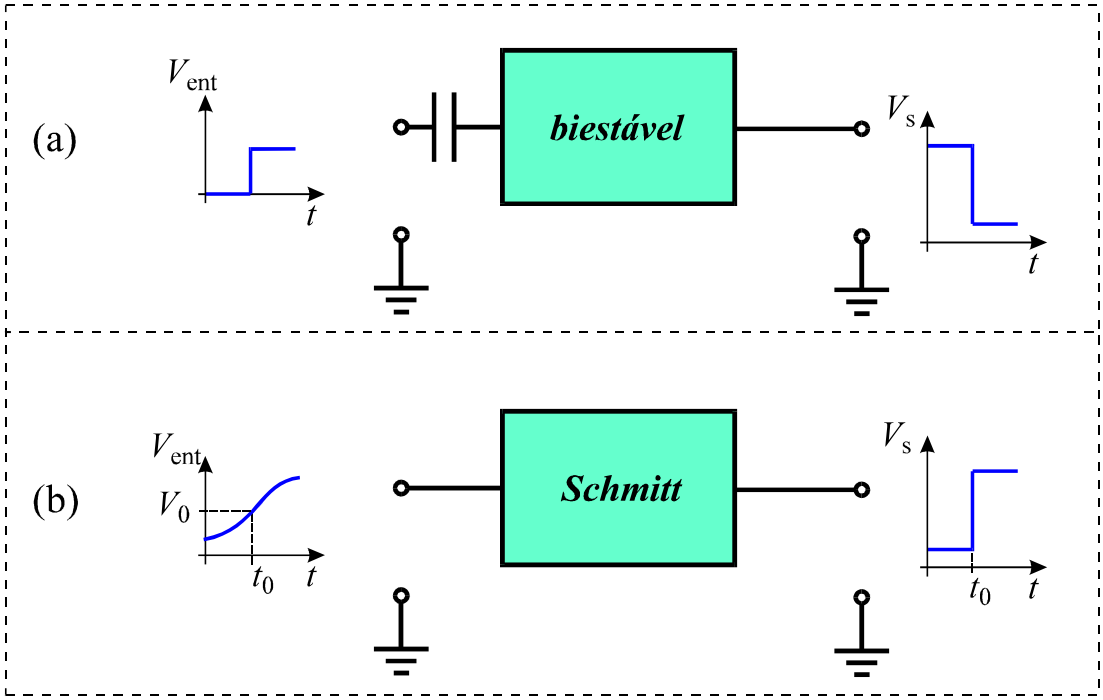


Fig.1 **(a)** Troca de estados em um multivibrador biestável convencional, a partir da aplicação de uma transição abrupta na entrada. **(b)** Troca de estados em um disparador Schmitt submetido a uma variação arbitrária de tensão na entrada.

Conforme mostra a **Fig.1b**, a saída do disparador Schmitt se mantém em um estado estável **até que a tensão de entrada atinja o valor limite** V_0 no instante de tempo $t = t_0$. Quando isso ocorre, a tensão de saída muda abruptamente de valor, o que corresponde à mudança de estado do disparador.

Esse tipo de característica, inerente ao disparador Schmitt, permite sua aplicação na conversão de um sinal analógico, que pode assumir qualquer nível de tensão ao longo do tempo, em um sinal digital de apenas dois níveis distintos.

Em diagramas de circuito, o disparador Schmitt é geralmente representado pelos blocos mostrados na **Fig.2**.

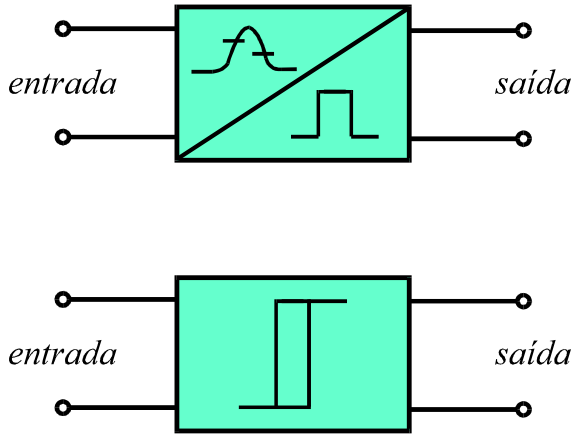


Fig.2 Duas formas de representação do disparador Schmitt.

A **Fig.3** mostra o circuito básico do disparador Schmitt, onde se pode notar que a diferença em relação ao multivibrador biestável convencional ocorre na ausência de realimentação do coletor de T_2 para a base de T_1.

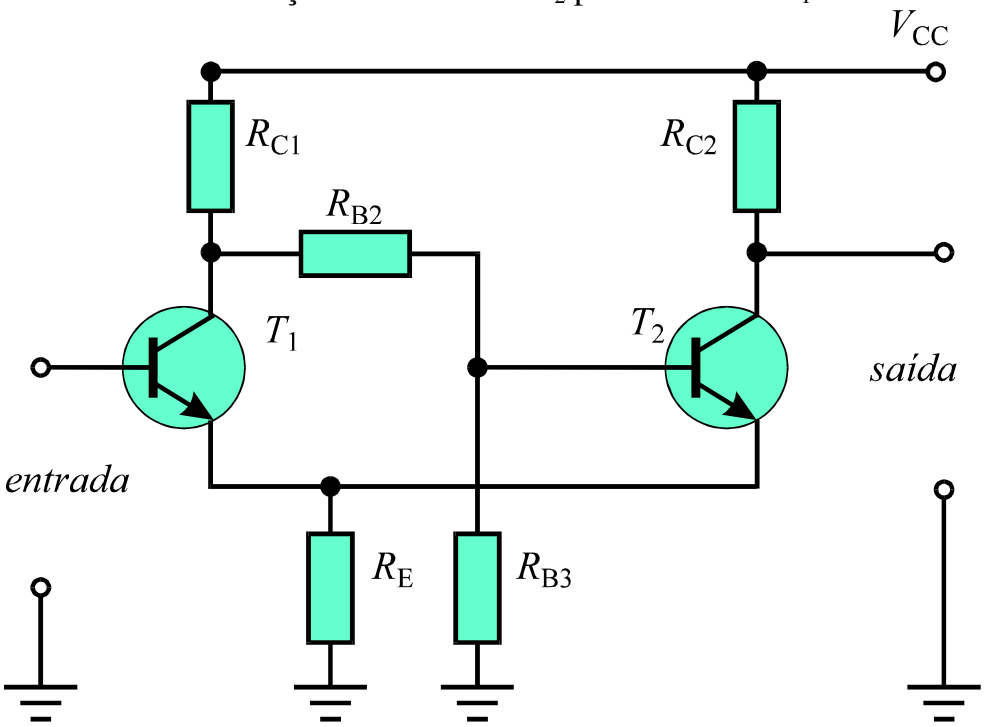


Fig.3 Circuito básico do disparador Schmitt.

PRINCÍPIO DE FUNCIONAMENTO

CASO 1: SEM SINAL DE ENTRADA

O funcionamento do disparador Schmitt pode ser analisado considerando a entrada do circuito inicialmente desligada.

Com a base desligada, o transistor T_1 está no regime de corte. A **Fig.4a** ilustra essa condição, com T_1 sendo representado por um interruptor aberto. Isso equivale ao transistor T_1 estar ausente no circuito. Dessa forma T_2 fica polarizado por divisor de tensão, a partir da tensão V_{C1}, indicada na **Fig.4**.

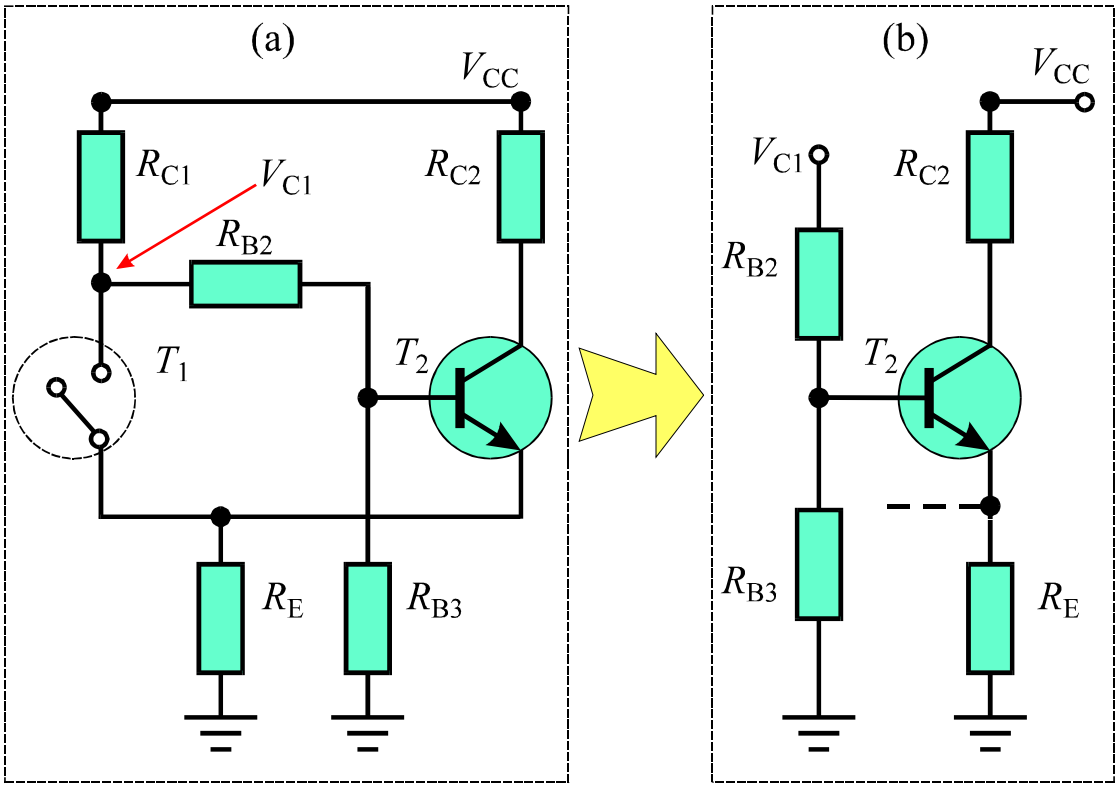


Fig.4 (a) Disparador Schmitt com T_1 no regime de corte. **(b)** Circuito equivalente.

No disparador Schmitt as resistências associadas a R_{B2} e R_{B3} são dimensionadas de forma que, com T_1 no regime de corte, a corrente de base em T_2 seja **muito maior que aquela necessária para sua saturação**.

Tomando como base um disparador Schmitt padrão, as tensões no circuito, medidas em relação ao terra do circuito, assumiriam os valores típicos indicados na **Fig.5**.

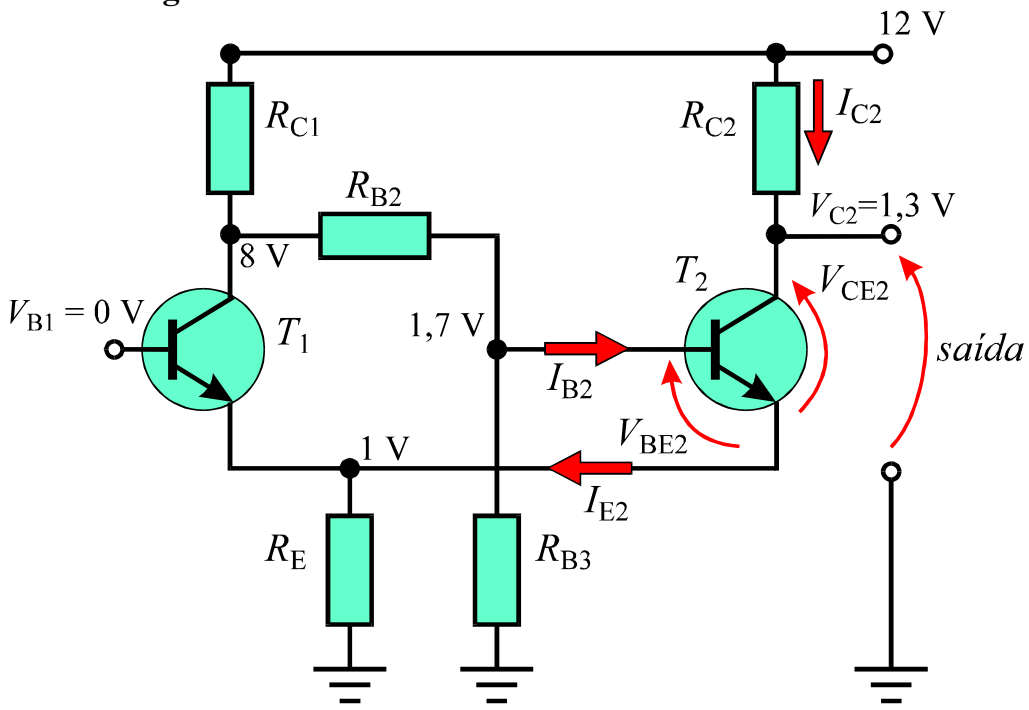


Fig.5 Valores típicos das tensões em alguns pontos do circuito de um disparador Schmitt convencional.

Com base na **Fig.5**, V_{BE2} = 0,7 V e V_{CE2} = 0,3V, o que implica a saturação de T_2. Enquanto persistir a condição V_{B1} = 0 V, a tensão de saída será mantida no valor V_{C2} = 1,3V.

A **Fig.6** ilustra a dependência temporal da tensão de saída para V_{B1} = 0 V.

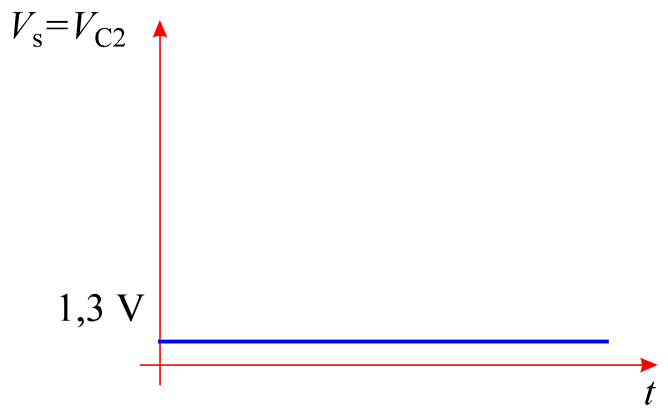


Fig.6 Dependência temporal da tensão de saída na condição V_{ent} = V_{B1} = 0 V.

Na condição de saturação de T_2, a corrente I_{E2}, indicada na **Fig.5**, pode ser determinada pela expressão

$$I_{E2} = \frac{V_{CC} - V_{CE,sat}}{R_{C2} + R_E} \qquad (1)$$

onde $V_{CE,sat} = 0{,}3\text{V}$ para transistores de silício.

CASO 2: COM SINAL DE ENTRADA

O estado do circuito mostrado na **Fig.5** é estável e só pode ser alterado pela aplicação de um determinado valor de tensão na base de T_1. Esse valor de tensão pode ser obtido, por exemplo, com o emprego de um potenciômetro conectado à base de T_1, conforme ilustrado na **Fig.7**.

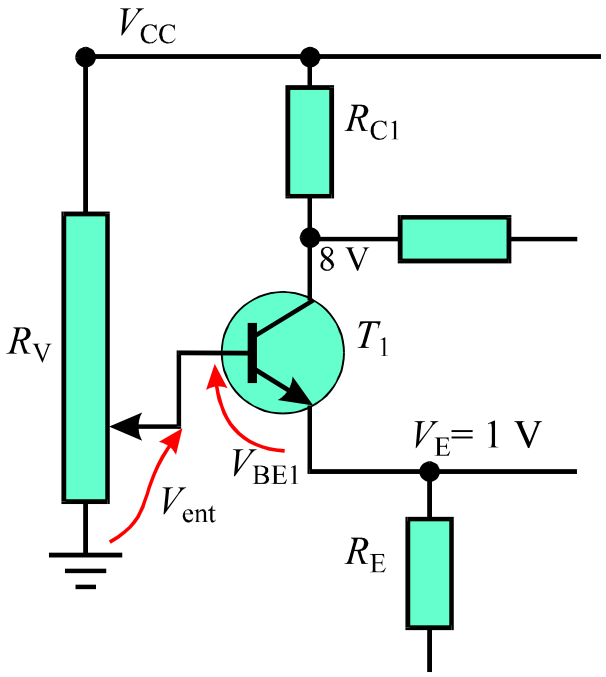


Fig.7 Emprego de um potenciômetro para se obter uma variação de tensão na base do transistor T_1.

Se a tensão V_{ent}, derivada do potenciômetro da **Fig.7** satisfaz à condição

$$V_{ent} < 1{,}5\text{ V}$$

obtém-se uma tensão base-emissor no transistor T_1 satisfazendo à condição

$$V_{BE1} = V_{ent} - V_E < 1{,}5\text{ V} - 1\text{ V} \;\Rightarrow\; V_{BE1} < 0{,}5\text{ V}$$

A condição $V_{BE1} < 0{,}5$ V mantém o transistor T_1 no regime de corte, e conseqüentemente, o circuito permanece estável com T_2 saturado, e com uma tensão de saída $V_{C2} = V_s = 1{,}3$ V. Ou seja:

$$V_{ent} < 1{,}5 \text{ V} \Rightarrow V_{BE1} < 0{,}5 \text{ V} \Rightarrow V_{C2} = V_s = 1{,}3 \text{ V}$$

No momento em que a tensão de entrada atinge o valor $V_{ent} = 1{,}5$ V, tem-se que $V_{BE1} = V_\gamma = 0{,}5$ V. O parâmetro $V_\gamma = 0{,}5$ V se refere ao valor limite da tensão base-emissor de um transistor de silício que o coloca na iminência de condução. Um exame da **Fig.8** indica que, a iminência de condução de T_1 produz dois efeitos:

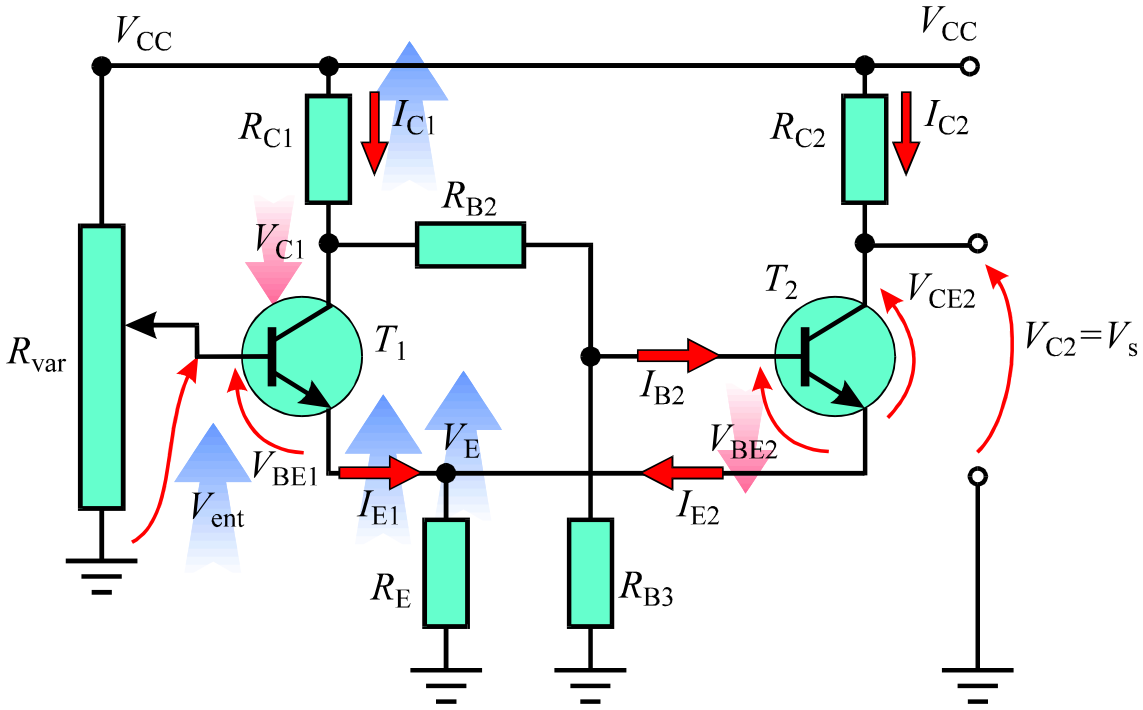


Fig.8 Efeitos produzidos no circuito da **Fig.7** na iminência de condução de T_1.

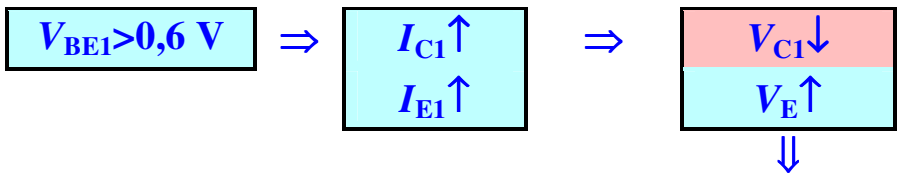
- A corrente no resistor R_E aumenta devido ao aumento da corrente I_{E1} proveniente de emissor de T_1. Ocorre, portanto, um pequeno aumento na tensão V_E indicada na **Fig.8**.

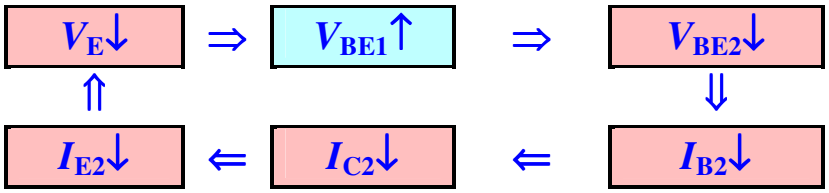
- Aumenta a corrente de coletor I_{C1} o que provoca um acréscimo na tensão sobre o resistor R_{C1}. Dado que $V_{C1}=V_{CC} - R_{C1}I_{C1}$, a tensão V_{C1} diminui.

Uma vez que o regime de operação de T_2 é determinado pelas tensões V_E e V_{C1}, à medida que V_E aumenta, V_{C1} diminui, o que provoca um decréscimo na tensão V_{BE2}, conforme ilustrado na **Fig.8**. O transistor T_2 permanecerá saturado enquanto a corrente de base I_{B2} for superior ao valor de saturação.

Com base na **Fig.8**, quando a tensão de entrada atingir um valor tal que T_1 conduza mais fortemente, o que ocorre para $V_{BE1} \cong 0{,}6$ V, a tensão V_{C1} começa a diminuir rapidamente, provocando um rápido decréscimo na corrente I_{B2}, o que a torna insuficiente para manter T_2 saturado. Isso faz que T_2 comece a sair da saturação em direção ao regime de corte, o que provoca uma rápida diminuição na corrente I_{E2} e conseqüentemente na tensão V_E. Com a redução na tensão V_E, aumenta o valor de V_{BE1} o que coloca T_1 ainda mais no regime de condução.

Essa seqüência de eventos leva rapidamente T_2 ao regime de corte e T_1 à saturação, conforme ilustrado no diagrama seguinte.





O ciclo de realimentação indicado no diagrama anterior prossegue até que T_1 esteja plenamente saturado, com $V_{BE1} \approx 0{,}7$ V e T_2, no regime de corte com $V_{CE2} \approx 0{,}3$ V.

Dessa forma, o circuito se mantém estável mesmo que a tensão de entrada continue aumentando, conforme ilustrado na **Fig.9**.

Antes de prosseguir na análise, é necessário observar um aspecto importante na escolha dos elementos de polarização dos dois transistores do disparador Schmitt, mostrado na **Fig.10**.

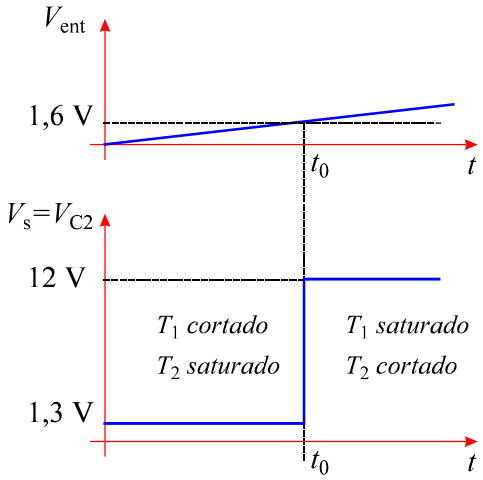


Fig.9 Tensões de entrada e saída no circuito da **Fig.8**.

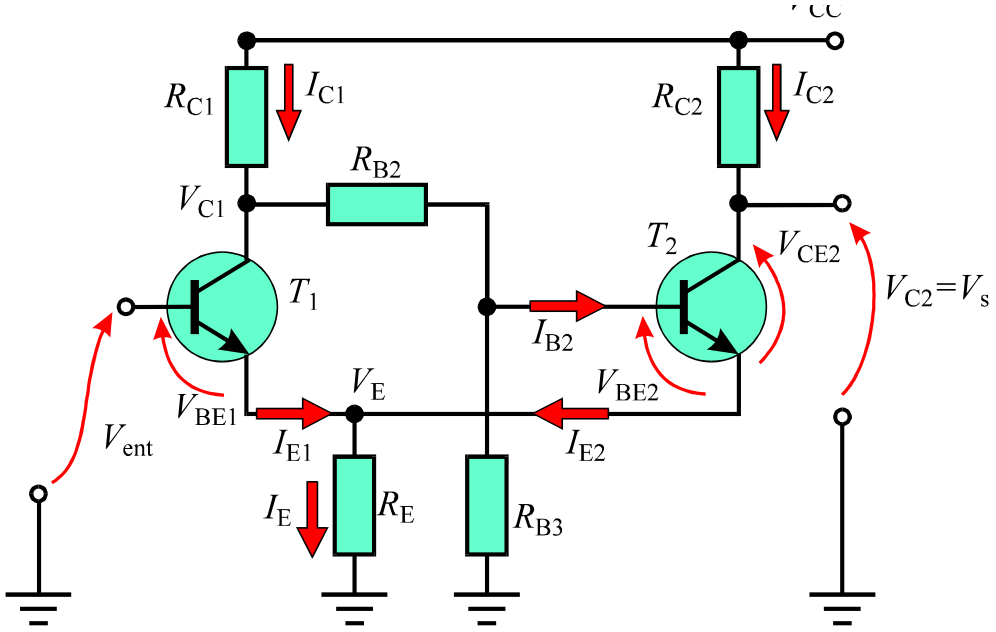


Fig.10 Circuito do disparador Schmitt.

Em geral, a resistência do resistor R_{C1} é 4 a 5 vezes maior que aquela do resistor R_{C2}. Dessa forma, nos dois estados possíveis do circuito, tem-se que:

T_1 saturado e T_2 no regime de corte

Denotando-se a corrente e a tensão no resistor R_E por I_{E12} e V_{E12}, respectivamente, da **Fig.10** tem-se que:

$$I_{C1} \approx I_{E1} = \frac{V_{CC} - V_{CE,sat}}{R_{C1} + R_E}$$

$$I_{E2} \approx 0$$

$$\Rightarrow I_E \equiv I_{E12} = I_{E1} + I_{E2} \approx \frac{V_{CC} - V_{CE,sat}}{R_{C1} + R_E}$$

$$\boxed{\Rightarrow V_E \equiv V_{E12} = R_E I_{E12} = R_E \left(\frac{V_{CC} - V_{CE,sat}}{R_{C1} + R_E} \right)}$$

T_2 saturado e T_1 no regime de corte

Denotando-se a corrente e a tensão no resistor R_E por I_{E21} e V_{E21}, respectivamente, da **Fig.10** tem-se que:

$$I_{C2} \approx I_{E2} = \frac{V_{CC} - V_{CE,sat}}{R_{C2} + R_E}$$

$$I_{E1} \approx 0$$

$$\Rightarrow I_E \equiv I_{E21} = I_{E1} + I_{E2} \approx \frac{V_{CC} - V_{CE,sat}}{R_{C2} + R_E}$$

$$\boxed{\Rightarrow V_E \equiv V_{E21} = R_E I_{E21} = R_E \left(\frac{V_{CC} - V_{CE,sat}}{R_{C2} + R_E} \right)}$$

Os dois resultados obtidos anteriormente implicam a seguinte conclusão:

$$\boxed{R_{C1} > R_{C2}}$$

$$\Downarrow$$

$$\boxed{R_E\left(\frac{V_{CC} - V_{CE,sat}}{R_{C1} + R_E}\right) < R_E\left(\frac{V_{CC} - V_{CE,sat}}{R_{C2} + R_E}\right)}$$

$$\Downarrow$$

$$\boxed{V_{E12} < V_{E21}}$$

Assim, para $R_{C1} > R_{C2}$, a queda de tensão no resistor R_E assume seu menor valor com T_1 saturado e T_2 no regime de corte.

A **Fig.11** mostra um exemplo de valores de tensão que poderiam estar presentes em alguns pontos do disparador Schmitt no estado correspondente a T_1 saturado e T_2 no regime de corte. Nesse exemplo, V_E = 0,3 V, o que corresponde a um valor cerca de 3 vezes inferior àquele indicado na **Fig.5**.

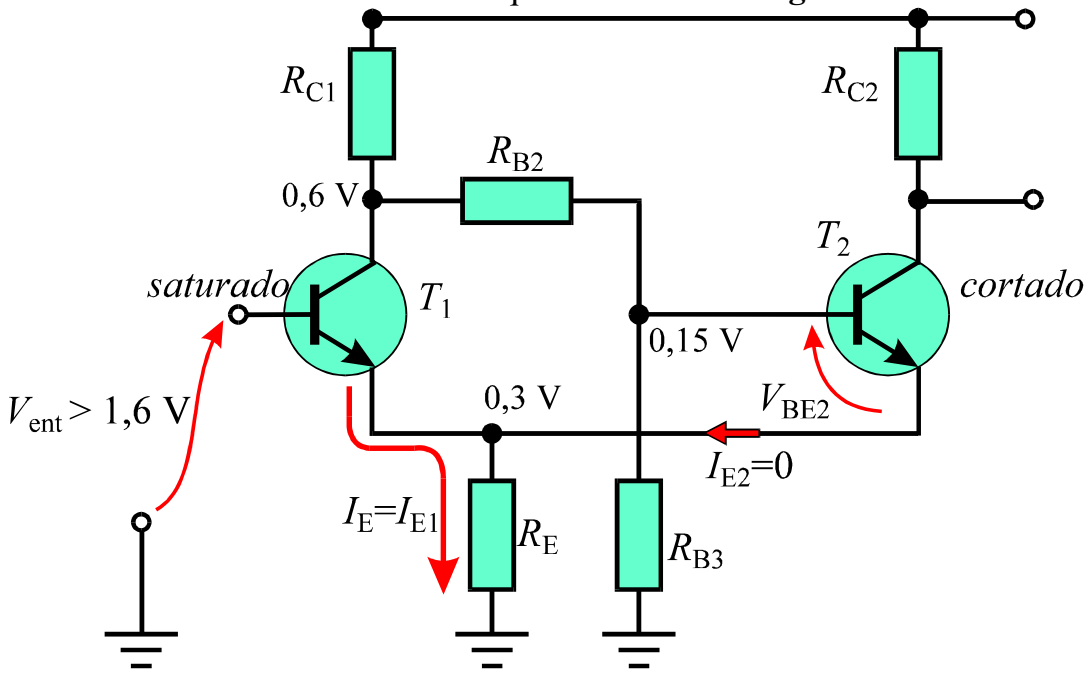


Fig.11 Exemplo de valores típicos de tensão em pontos do circuito da **Fig.10** após a transição de T_1 do corte à saturação.

Para que o circuito volte ao estado inicial, com T_2 saturado, é necessário que a tensão de entrada diminua o suficiente para levar o transistor T_1 ao regime de corte. Isso implica a obtenção de uma tensão $V_{BE1} < 0{,}5$ V. Com base nos valores indicados na **Fig.11**

$$V_{ent} = V_{BE1} + V_E \quad \Rightarrow \quad V_{BE1} = V_{ent} - V_E = V_{ent} - 0{,}3 \text{ V}$$

de modo que

$$V_{BE1} < 0{,}5 \text{ V} \Rightarrow V_{ent} - 0{,}3 \text{ V} < 0{,}5 \text{ V}$$

$$\boxed{\Rightarrow V_{ent} < 0{,}8 \text{ V}}$$

Dessa forma, a partir do instante de tempo em que a tensão de entrada se torna inferior a 0,8 V, o transistor T_1 entra rapidamente no regime de corte, o que provoca a saturação de T_2. A **Fig.12** ilustra o tipo de sinal obtido na saída do disparador Schmitt, para variações lineares da tensão de entrada como função do tempo.

CURVA DE TRANSFERÊNCIA

A **Fig.13** mostra a **curva de transferência** do circuito, que representa a dependência da tensão de saída com relação à tensão de entrada. A seta para cima por sobre a linha tracejada indica que um aumento na tensão V_{ent} além do valor limite de 1,6 V provoca a transição de estados, que corresponde a uma mudança brusca na tensão de saída de 1,3 V para 12 V. A seta para baixo indica que uma redução na tensão V_{ent} abaixo do valor limite de 0,8 V provoca a segunda transição de estados, que corresponde a uma mudança brusca na tensão de saída de 12 V para 1,3 V.

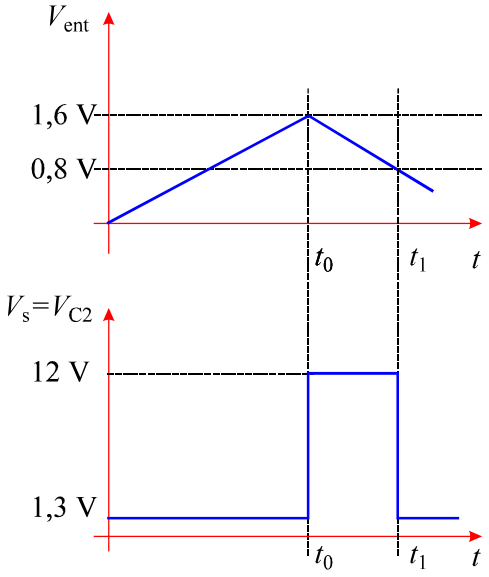


Fig.12 Sinal de saída do disparador Schmitt, para variações lineares no tempo da tensão de entrada.

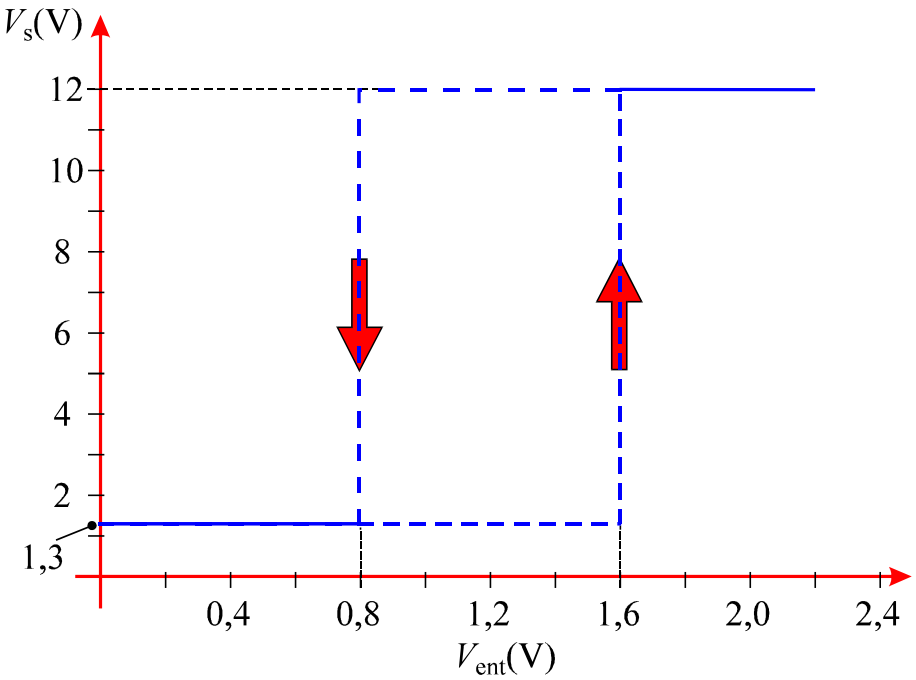


Fig.13 Curva de transferência de um disparador Schmitt.

Existe uma peculiaridade na curva de transferência mostrada na **Fig.13**, uma vez que o simples conhecimento do nível de tensão na entrada não é suficiente para determinar o valor da tensão de saída.

Por exemplo, para a tensão de entrada de 1,2V indicada na **Fig.14**, a saída poderia ser 1,3 ou 12 V. Se fosse conhecido, por exemplo, que a tensão de entrada foi variada de um valor inicial de 0,7 V até o valor de 1,2 V, poder-se-ia afirmar, com segurança, que a tensão de saída no circuito seria de 1,3 V. Se por outro lado, fosse já conhecido que a tensão de entrada estivesse diminuindo de um valor de 2 V, até atingir o valor de 1,2 V, a resposta com certeza seria uma tensão de saída de 12 V.

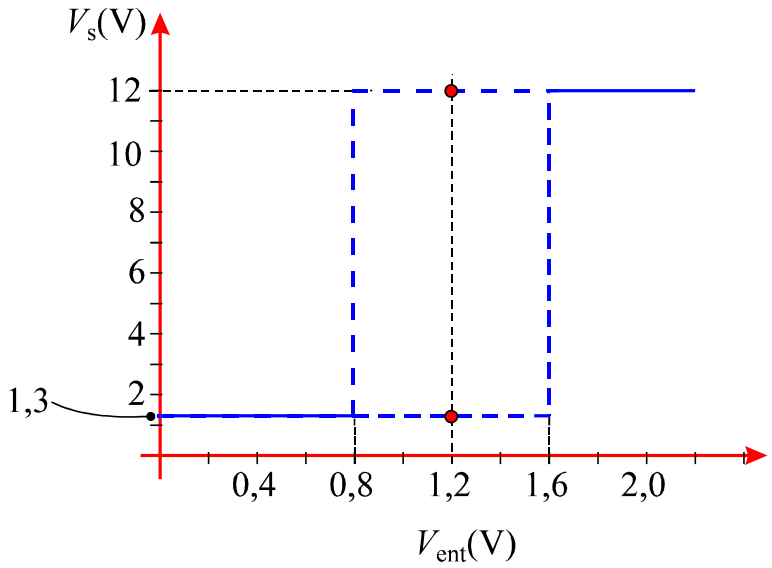


Fig.14 Incerteza na determinação da tensão de saída do disparador Schmitt, para uma tensão de entrada de 1,2 V.

Esse exemplo serve para demonstrar que o disparador Schmitt tem **memória**, ou seja, o tipo de resposta do sistema depende da **história passada do sinal de entrada**.

Pode-se, portanto, dividir a característica de transferência mostrada na **Fig.14**, em três regiões:

- $V_{ent} > 1{,}6$ V $\Rightarrow V_s = 12$ V;
- $V_{ent} < 0{,}8$ V $\Rightarrow V_s = 1{,}3$ V;
- $0{,}8$ V $< V_{ent} < 1{,}6$ V $\Rightarrow V_s$ poderá assumir dois valores, cuja determinação só poderá ser feita, conhecendo-se a história passada do sinal de entrada.

Quando mais de um nível de entrada provoca troca de estados em um sistema, conforme evidenciado na característica de transferência do disparador Schmitt, diz-se que o sistema exibe **histerese.**

ALTERAÇÃO DO CICLO DE HISTERESE NO DISPARADOR SCHMITT

Em muitas ocasiões a existência de histerese em um sistema pode ser indesejável, tornando-se necessário reduzi-la ao máximo.

Uma das formas de reduzir a histerese no disparador Schmitt é alterando o ganho do circuito através do resistor de coletor de T_1. Entretanto, esse procedimento pode tornar o circuito instável.

Uma outra possibilidade consiste em acrescentar um resistor em série com o emissor de apenas um dos transistores. A **Fig.15** mostra uma possível configuração do disparador Schmitt, tendo um resistor em série com o emissor de T_1.

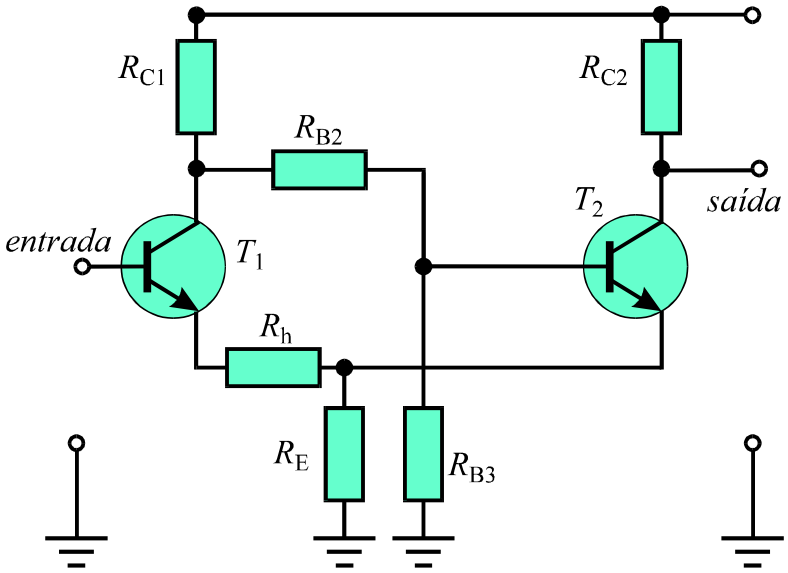


Fig.15 Configuração alternativa do disparador Schmitt para redução da histerese do circuito.

Na forma indicada na **Fig.15**, o resistor adicional não altera o comportamento de T_2. Permanece assim inalterado o valor V_1 da tensão de entrada que promove a transição de T_2 da saturação ao corte.

Já o nível de tensão V_2 que promove a transição de T_1 da saturação ao corte torna-se maior com o acréscimo do resistor, resultando em uma redução da histerese.

A **Fig.16** ilustra a alteração na histerese de um disparador Schmitt, resultante da adição de um resistor em série com o emissor de T_1.

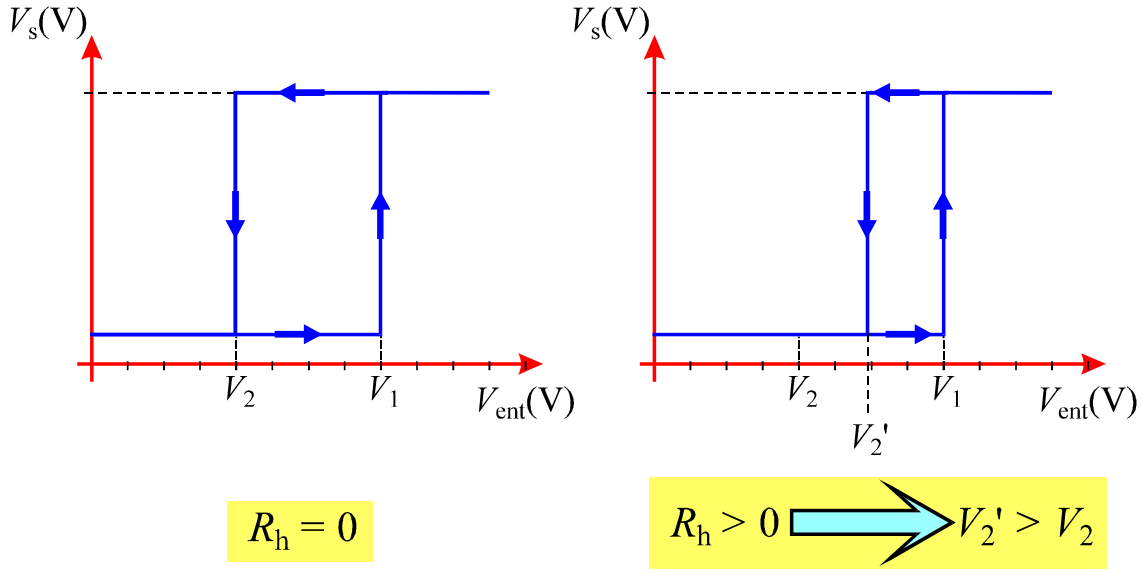


Fig.16 Alteração da histerese de um disparador Schmitt a partir da modificação indicada na **Fig.15**.

Pode-se também diminuir o efeito da histerese pela adição de um resistor em série com o emissor de T_2, conforme indicado na **Fig.17**.

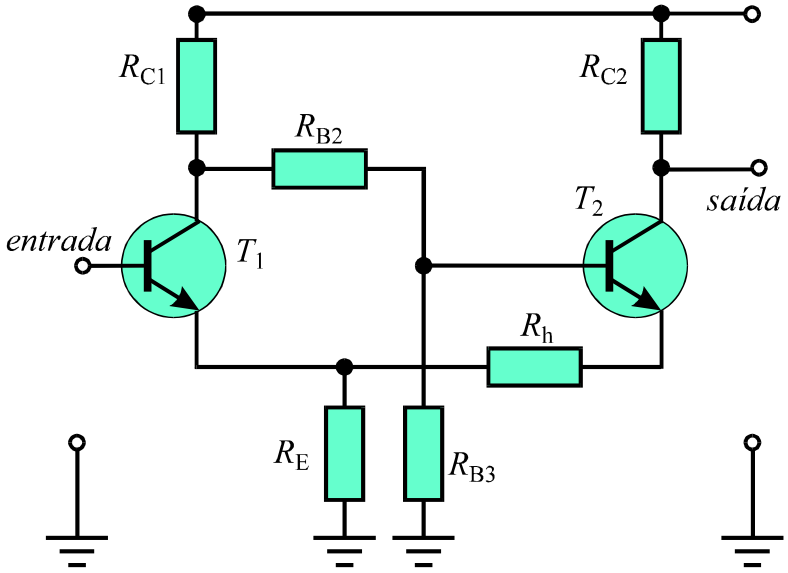


Fig.17 Disparador Schmitt com a adição de um resistor em série com o emissor de T_2 para redução da histerese.

Nessa situação V_2 permanece inalterada, ao passo que V_1 diminui, conforme mostrado na **Fig.18**.

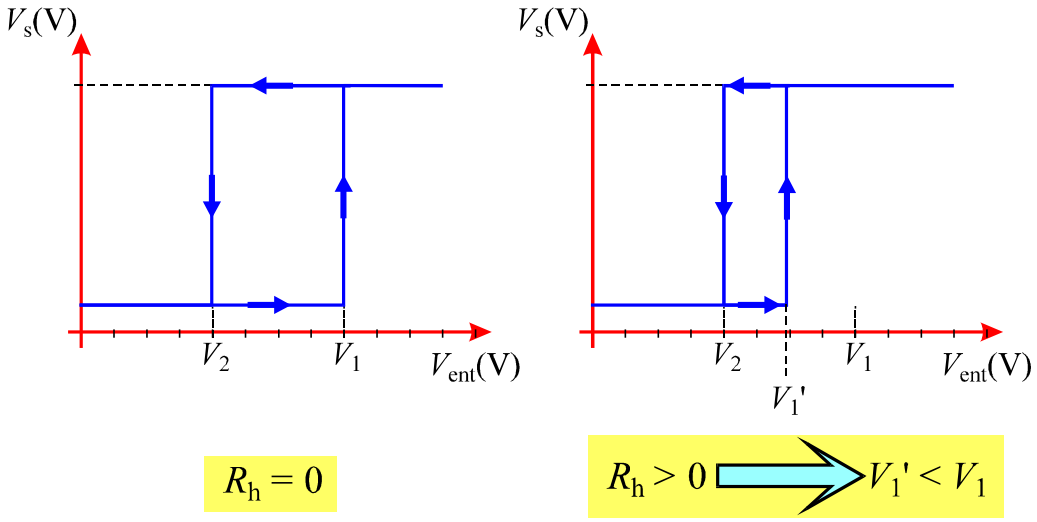


Fig.18 Alteração da histerese de um disparador Schmitt a partir da modificação indicada na **Fig.17**.

O valor de resistência R_h do resistor série adicionado ao circuito, pode ser determinado aproximadamente a partir da expressão,

$$R_h = \frac{\Delta V_{original} - \Delta V_{desejado}}{I_E} \qquad (2)$$

onde:

- $\Delta V_{original}$ é a largura da histerese, obtida da característica de transferência do circuito original.
- $\Delta V_{desejado}$ é o valor desejado da largura da histerese.
- I_E é a corrente de emissor associada ao transistor cujo emissor é conectado ao resistor R_h.

Exemplo 1: Determinar o valor da resistência R_h de forma a alterar a histerese de um disparador Schmitt, de acordo com as informações contidas na **Tabela 1**.

Tabela 1 Dados referentes ao **Exemplo 1**.

Parâmetro	Circuito original	Circuito com resistor R_h
V_1	2,5 V	2,5 V
V_2	1,8 V	2,3 V
I_E	3 mA	

De acordo com os dados da **Tabela 1**, V_1 permanece inalterado, e conseqüentemente R_h deve ser adicionado em série com o emissor de T_1. A corrente I_E indicada na **Tabela 1** corresponde, portanto, à corrente de emissor de T_1. Com esses dados, tem-se que:

$$\Delta V_{\text{original}} = 2{,}5 - 1{,}8 = 0{,}7 \text{ V}$$
$$\Delta V_{\text{desejado}} = 2{,}5 - 2{,}3 = 0{,}2 \text{ V}$$

e utilizando a **Eq.(2)**, obtém-se

$$R_{\text{h}} = \frac{0{,}7 - 0{,}2}{0{,}003} = \frac{0{,}5}{0{,}003} = 166\,\Omega$$

É virtualmente impossível eliminar completamente a histerese, devendo-se, no máximo, procurar a melhor solução possível. Se os valores desejados fossem $V_1 = V_2$=2,5 V, o valor da resistência R_{h} seria

$$R_h = \frac{0{,}7 - 0}{0{,}003} = \frac{0{,}7}{0{,}003} = 233\,\Omega$$

Neste último caso, o arredondamento no valor de R_{h} deve ser realizado para menos, de forma a garantir uma histerese mínima e evitar instabilidades no circuito.

APLICAÇÕES DO DISPARADOR SCHMITT

O disparador Schmitt é utilizado principalmente na conversão de sinais analógicos em digitais. Considere-se, por exemplo, um disparador Schmitt exibindo a curva de transferência mostrada na **Fig.19**.

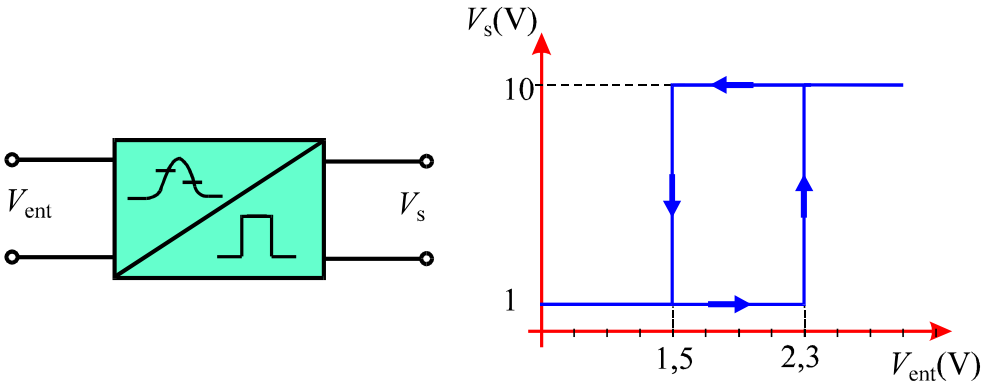


Fig.19 Disparador Schmitt e sua curva de transferência.

Se fosse aplicada na entrada do disparador uma tensão *ca* com $V_{\text{máx}}$ = 3 V, com base na curva de transferência mostrada na **Fig.19**, a saída do disparador forneceria uma seqüência de pulsos retangulares, conforme indicado na **Fig.20**. Verifica-se que para $V_{\text{ent}} \geq 2{,}3$ V, é gerado um pulso de 10 V na saída. Quando a

entrada é inferior a 1,5 V a saída se mantém em 1 V. Como se pode observar na **Fig.20** o trem de pulsos tem a mesma freqüência do sinal de entrada.

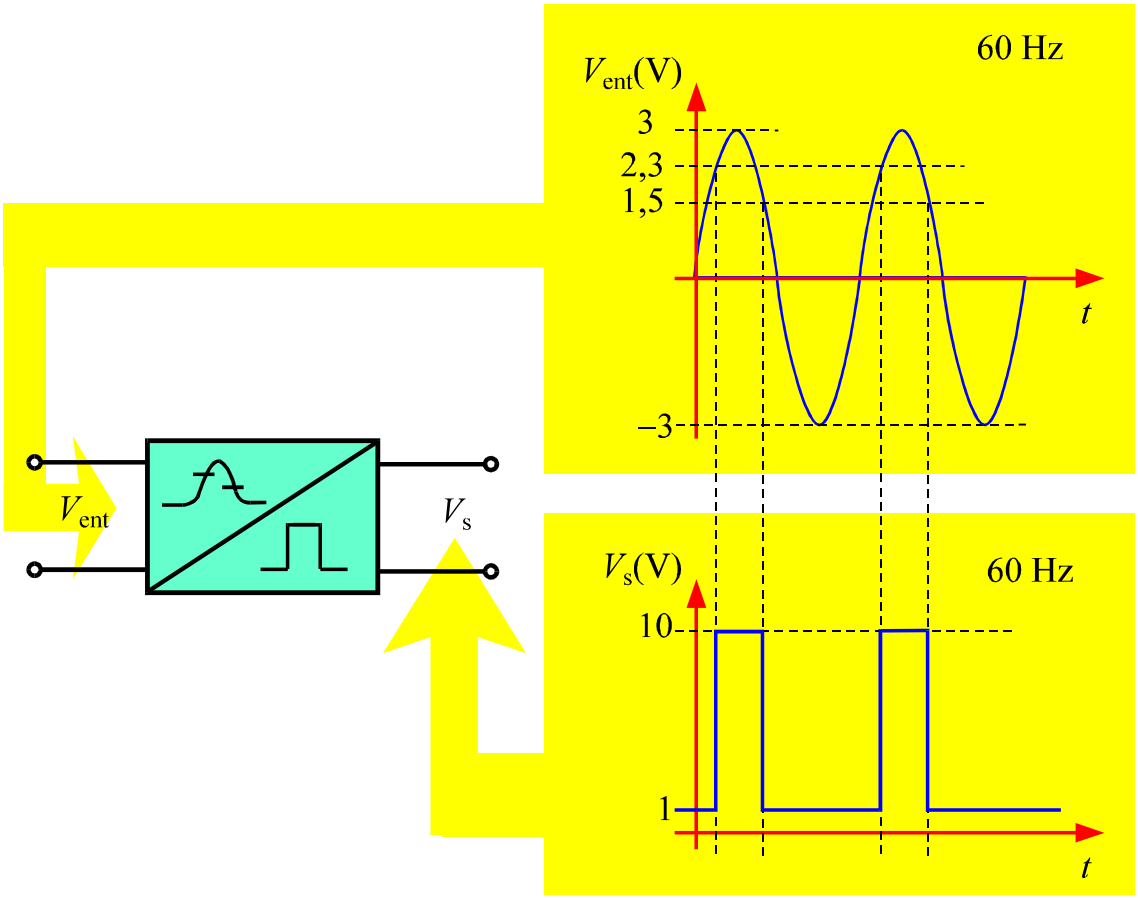


Fig.20 Sinal gerado na saída do disparador Schmitt da **Fig.19**, para um sinal senoidal aplicado à entrada.

Para proteger a entrada do circuito quando a tensão de entrada se torna negativa, pode-se utilizar um retificador de meia onda na entrada do disparador, conforme ilustrado na **Fig.21**.

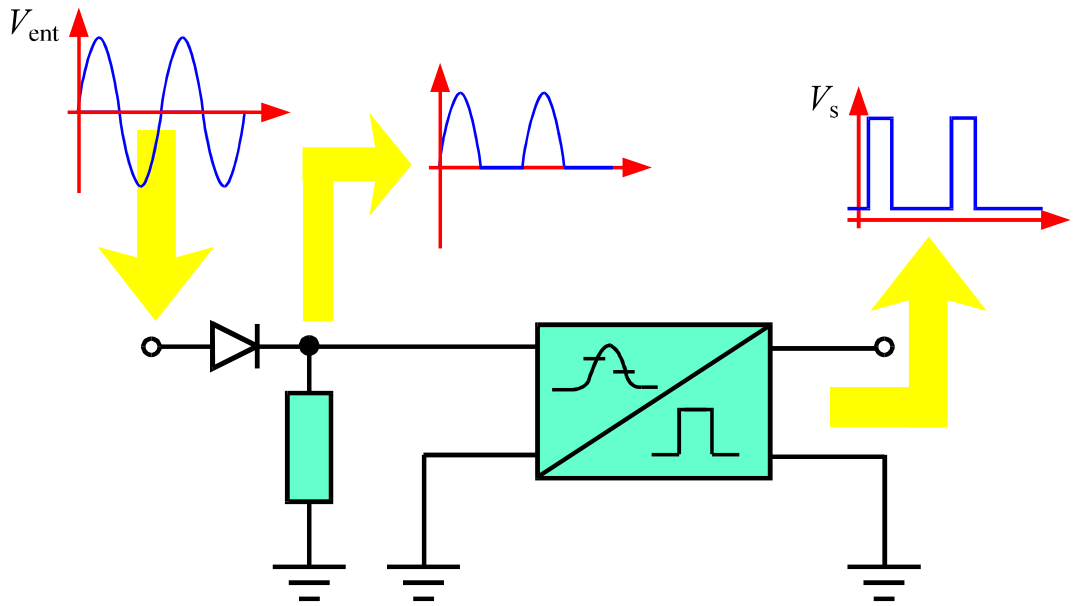


Fig.21 Uso de um retificador de meia onda para proteção do disparador Schmitt.

O circuito mostrado na **Fig.21** é muito utilizado para servir como gerador de pulsos para relógios eletrônicos, que utilizam a rede elétrica de 60 Hz. O mesmo circuito pode ser utilizado para disparar em valores mais altos da tensão de entrada utilizando um divisor de tensão, na forma indicada na **Fig.22**.

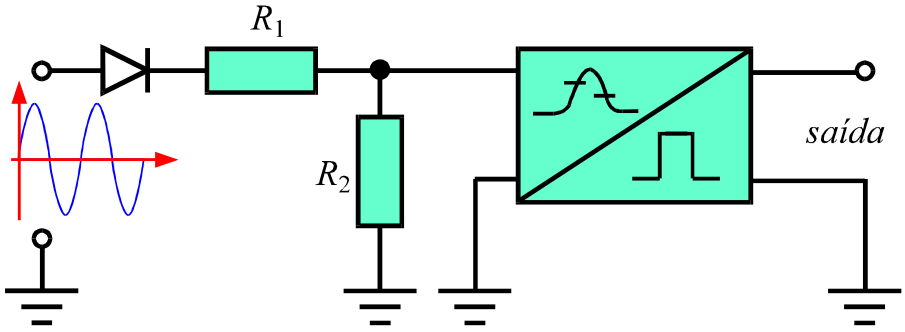


Fig.22 Circuito da **Fig.21** com a adição de um divisor de tensão para permitir o disparo do circuito em níveis mais altos da tensão de entrada.

A adição dos resistores do divisor de tensão da **Fig.22** não altera as tensões de disparo V_1 e V_2. No entanto, os níveis de tensão de entrada para provocar os disparos dependem da relação entre R_2 e R_1.

O disparador Schmitt pode também ser utilizado no acionamento de relés, largamente empregados no controle de cargas de alta potência. A **Fig.23** mostra um disparador Schmitt com um relé substituindo o resistor de coletor de T_2.

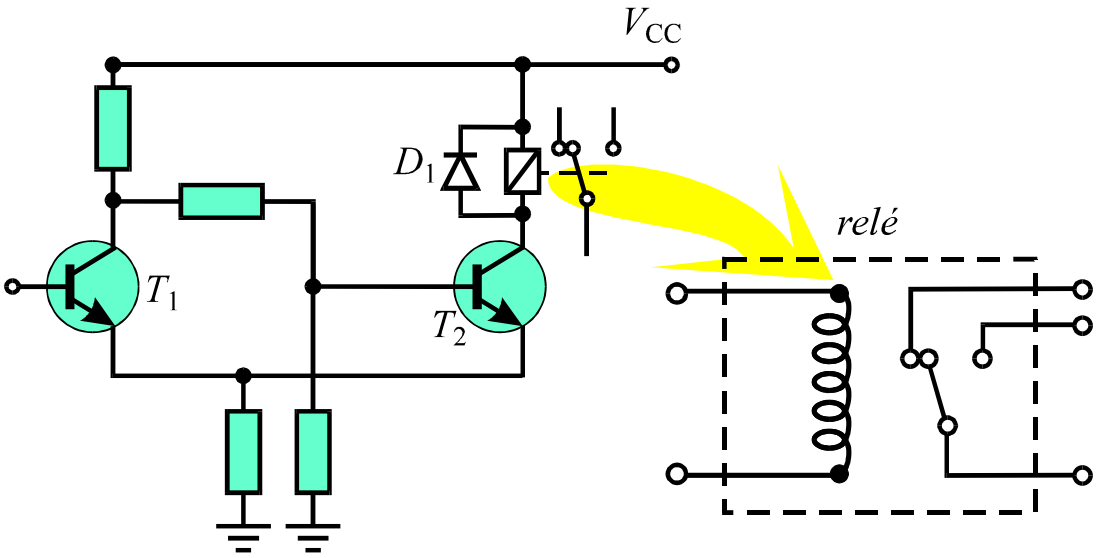


Fig.23 Disparador Schmitt utilizado para o acionamento de um relé.

No circuito da **Fig.23**, enquanto T_2 está saturado a corrente I_{C2} circula através da bobina do relé que fica acionado. Aplicando um determinado valor de tensão de entrada, T_1 satura e T_2 entra no regime de corte. A corrente I_{C2} torna-se praticamente nula, desativando o relé.

A vantagem no uso do relé reside no fato de seus contatos estarem isolados eletricamente da bobina, conforme ilustrado na **Fig.23**. Isso possibilita que o relé seja acionado por um circuito eletrônico em *cc* e controle cargas em *ca*.

A **Fig.24** mostra um disparador Schmitt utilizado para controlar uma lâmpada incandescente e os gráficos de comportamento da tensão V_{C2} em função das variações da tensão de entrada.

Um aspecto importante a se observar nos circuitos das **Figs.23** e **24** é a presença do diodo em paralelo com a bobina do relé. Esse diodo é utilizado para proteger o transistor das sobretensões geradas, por auto-indução, toda vez que a bobina do relé é desenergizada. O diodo, que normalmente está polarizado inversamente, conduz apenas quando a auto-indução dá origem a uma força contra-eletromotriz na bobina, impedindo que o transistor seja danificado.

Toda vez que um indutor for operado em chaveamento por um transistor é mandatório o uso do diodo de proteção.

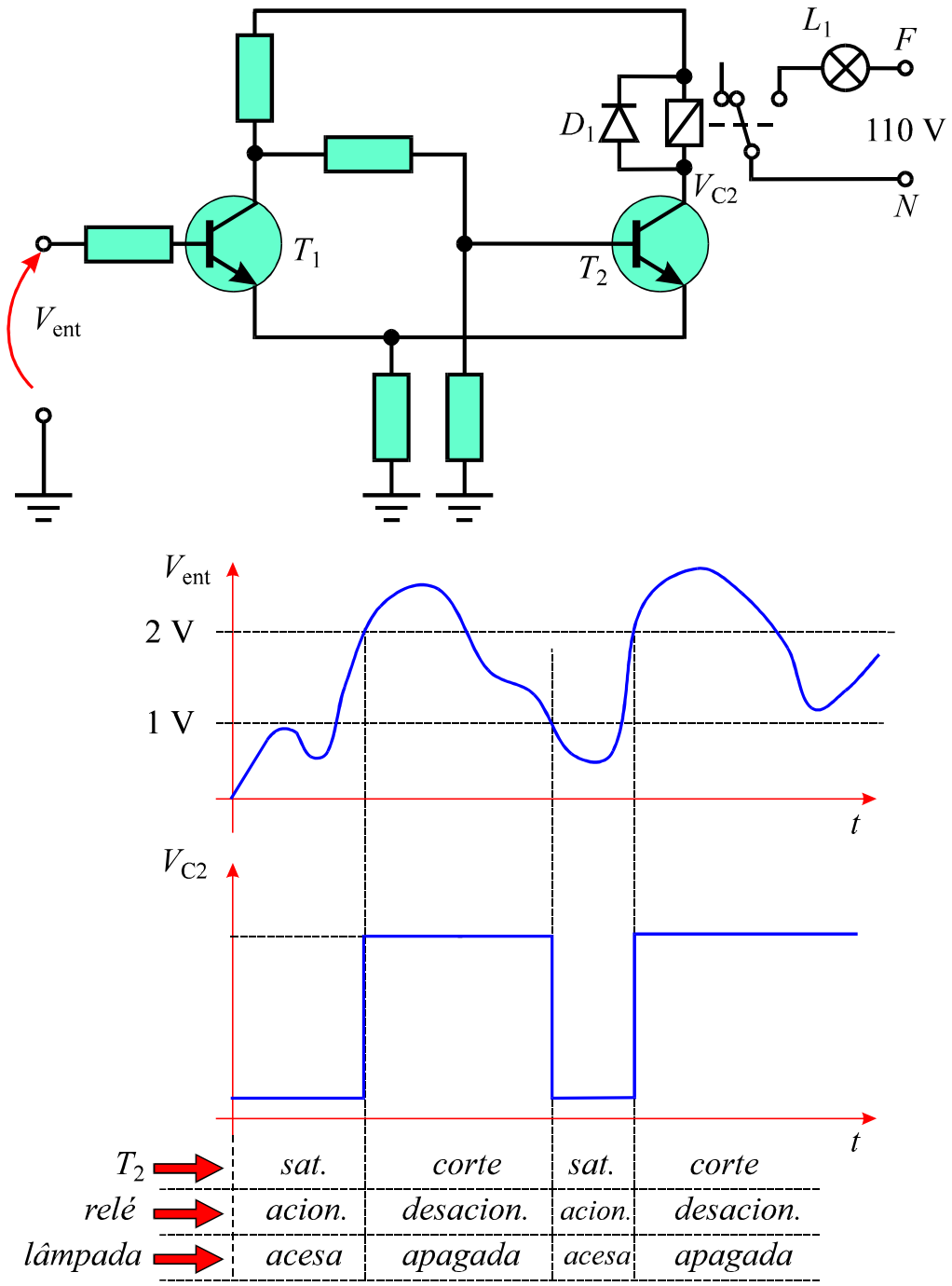


Fig.24 Disparador Schmitt utilizado para o acionamento de uma lâmpada incandescente.

A **Fig.25** mostra as formas corretas de conexão do diodo em paralelo com o indutor, para o caso de transistores *npn* e *pnp*.

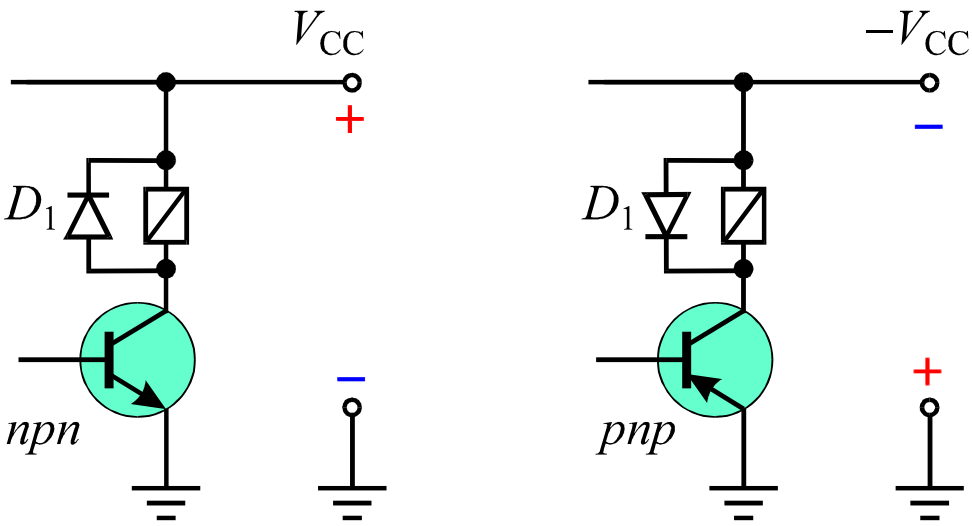


Fig.25 Formas corretas de conexão de um diodo em paralelo com o indutor para circuitos empregando transistores *npn* e *pnp*.

QUESTIONÁRIO

1. Qual é a característica de circuito que diferencia um disparador Schmitt de um multivibrador biestável?

2. Faça um diagrama ilustrativo da curva de transferência de um disparador Schmitt.

3. Para um disparador Schmitt tendo a curva de transferência mostrada na **Fig.13**, determinar a tensão de saída nos seguintes casos:

   (a) V_{ent} = 0,5 V.

   (b) V_{ent} = 3,0 V.

   (c) V_{ent} = 1,4 V.

   (d) Admitindo que V_{ent} tenha aumentado de um valor inicial nulo até o valor final de 1,4 V.

   (e) Admitindo que V_{ent} tenha diminuído de 3,0 V até o valor final de 1,4 V.

4. Qual é a característica principal de um sistema que exibe histerese?

5. Que técnica é empregada para modificação da histerese de um disparador Schmitt?

6. Cite algumas aplicações do disparador Schmitt.

Fotodetectores e sensores de temperatura

O termo sensor é geralmente utilizado para designar um dispositivo capaz de transformar variações de uma determinada grandeza física em variações correspondentes de uma grandeza elétrica. Muitas propriedades físicas dos materiais são utilizadas na construção de sensores dedicados a uma larga gama de aplicações, tais como:

- Sensores para detecção e medição de aceleração, ou acelerômetros.
- Sensores de viscosidade de líquidos.
- Sensores de pressão.
- Sensores de umidade.
- Sensores para detecção e medição de luz, ou fotodetectores.
- Termistores, para medição de temperatura.

Devido à abrangência do tema, e ao importante papel desempenhado pelos fotodetectores e termistores na área da Eletrônica, as seções seguintes se limitam à análise das propriedades dessas duas classes de dispositivos.

FOTODETECTORES

Um dispositivo fotosensível ou **fotodetector**, é aquele que produz uma corrente elétrica quando exposto à radiação na região do espectro eletromagnético compreendida entre as porções do infravermelho próximo e ultravioleta. Esses dispositivos são geralmente fabricados com materiais semicondutores, cuja condutividade é alterada sob a ação de um fluxo luminoso.

Fotodetectores são utilizados em várias aplicações, tais como:

- **Detecção de luz:** sensores de presença em sistemas de alarme, contagem de objetos em processos industriais etc.
- **Medição do nível de iluminamento:** fotômetros em processos fotográficos.

- **Caracterização da variação de iluminamento:** sistemas de controle automático de iluminação em rodovias, sensores de proximidade de câmaras fotográficas de focalização automática etc.

A caracterização dessa classe de dispositivos requer a especificação de suas características elétricas e ópticas.

Duas características de importância associadas aos fotodetectores são:

- Responsividade.
- Resposta em freqüência.

RESPONSIVIDADE

Uma corrente elétrica é produzida pelo fotodetector sob iluminação. A relação entre a corrente gerada *I* e o fluxo luminoso Φ detectado pelo dispositivo define a **responsividade** *r* do fotodetector, ou seja,

$$r = \frac{I}{P} \qquad (2)$$

A corrente gerada pelo fotodetector, e portanto a responsividade do dispositivo, é dependente do comprimento de onda da luz nele incidente. Dessa forma, a corrente gerada em um fotodetector iluminado, por exemplo, por luz verde pode ser bem diferente daquela obtida para luz vermelha, mesmo que o fluxo luminoso incidente no fotodetector seja o mesmo em ambas as situações.

O folheto de especificações técnicas do fotodetector fornece uma **curva de sensibilidade espectral** que representa a variação relativa da responsividade do dispositivo com respeito ao comprimento de onda.

A **Fig.6** mostra a curva de sensibilidade espectral para um fotodetector fabricado com o semicondutor *CdS* (sulfeto de cádmio). Como pode ser aí observado, o dispositivo exibe máxima responsividade para $\lambda \approx 680$ nm, que corresponde à luz vermelha. Verifica-se também que a responsividade relativa do dispositivo é inferior a 30% para $\lambda < 500$ nm (verde a azul) e para $\lambda > 820$ nm (infravermelho).

Em geral, admite-se como região ideal de funcionamento a faixa de comprimentos de onda na qual o dispositivo tem um mínimo de 70% de responsividade relativa. Para o caso da curva de sensibilidade espectral da **Fig.6** essa faixa estaria localizada na região 540nm < λ <760nm, cujos limites correspondem às cores verde e vermelho, respectivamente.

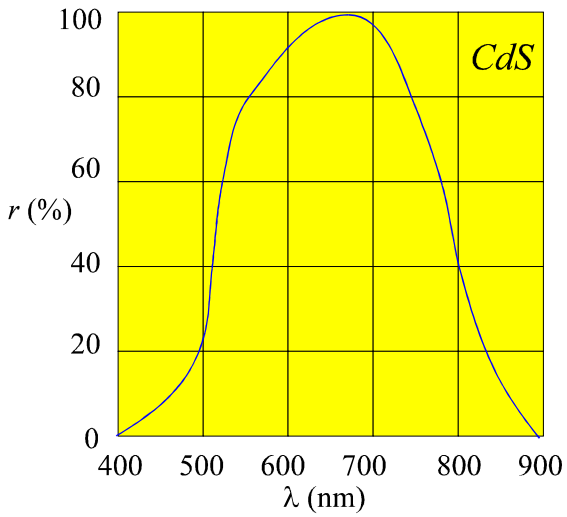


Fig.6 Curva de sensibilidade espectral para um fotodetector de *CdS*.

RESPOSTA EM FREQÜÊNCIA

Quando um fotodetector é submetido a variações de intensidade luminosa, a responsividade do dispositivo tende a decrescer com o aumento da taxa de variação da intensidade. Uma forma de caracterizar esse efeito é assumir que o fluxo luminoso incidente no dispositivo varie senoidalmente com o tempo a uma dada freqüência f_0, conforme ilustrado na **Fig.7**.

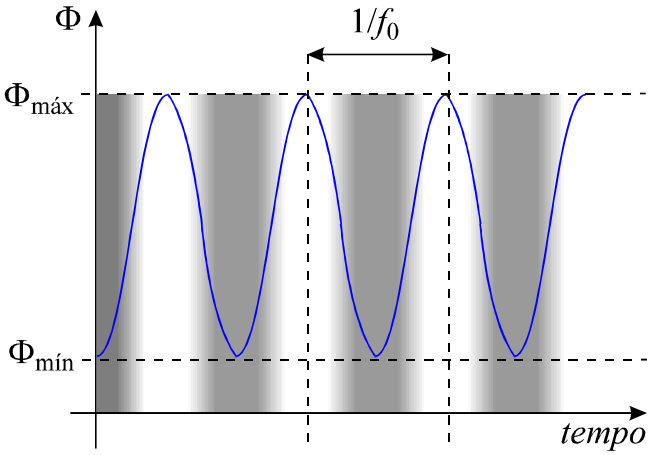


Fig.7 Fluxo luminoso que varia senoidalmente com o tempo na freqüência f_0.

O tipo de variação mostrado na **Fig.7** produziria uma alteração contínua de iluminação com o tempo, entre os limites de máxima claridade e máxima escuridão. Aumentar a freqüência f_0 dessas variações equivale a aumentar a taxa de variação do fluxo luminoso sobre o fotodetector. Com isso a responsividade do dispositivo tende a diminuir.

A dependência com a freqüência f_0 da responsividade de um fotodetector pode ser representada graficamente por uma **curva de resposta em freqüência**, do tipo mostrado na **Fig.8**. Como pode ser aí observado, a responsividade é máxima se o fluxo luminoso sobre o fotodetector for constante, ou seja, para f_0=0. Se as variações de intensidade luminosa forem muito rápidas, o que

equivale a aumentar o valor do parâmetro f_0, a responsividade do dispositivo tende a diminuir substancialmente, e eventualmente o dispositivo torna-se insensível à presença da luz nele incidente.

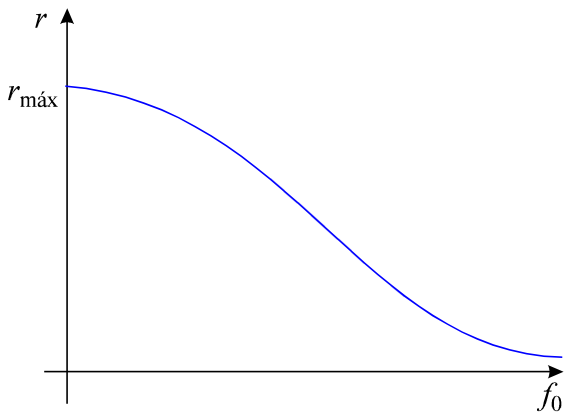


Fig.8 Curva de resposta em freqüência de um fotodetector

Para caracterizar a região de operação ideal do dispositivo, define-se a **freqüência de corte** f_c, como aquela a partir da qual a responsividade do fotodetector se torna inferior a 70% do valor máximo. A **Fig.9** mostra a localização da região de operação ideal no diagrama de resposta em freqüência de um fotodetector.

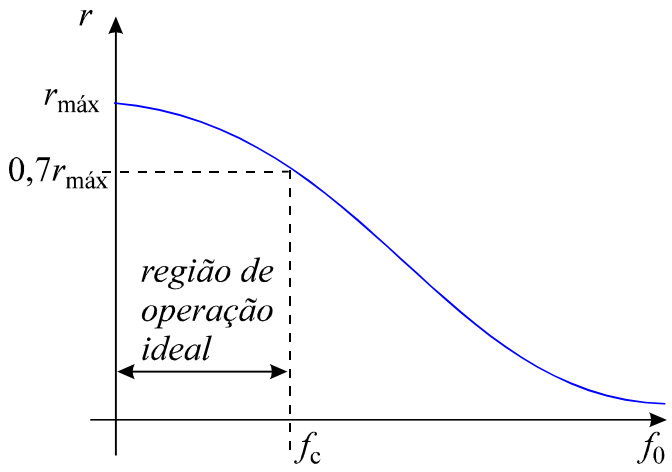


Fig.9 Região de operação ideal de um fotodetector no diagrama da resposta em freqüência do dispositivo.

Nas seções seguintes, é feito exame mais detalhado de alguns tipos de fotodetectores de uso freqüente na Eletrônica.

FOTORESISTORES

O **fotoresistor** ou **LDR** (do inglês *light dependent resistor*) é um componente constituído à base de material semicondutor cuja condutividade é alterada sob iluminação. O LDR recebe também a denominação de **fotocélula** ou **célula fotoelétrica**.

Uma estrutura simplificada de um LDR é mostrada na **Fig.10**. Ela é feita com um semicondutor intrínseco, de alta resistência, com dois contatos metálicos. Os pontos de contato são submetidos a uma tensão constante *V*. A iluminação da superfície do semicondutor produz um acréscimo no número de portadores de carga, o que provoca um aumento de condutividade com conseqüente diminuição da resistência elétrica do dispositivo. Como a tensão aplicada é constante, a corrente que circula no circuito aumenta. Dessa forma, o LDR submetido a uma tensão constante responde a variações de fluxo luminoso com variações correspondentes da corrente que flui através de seus terminais.

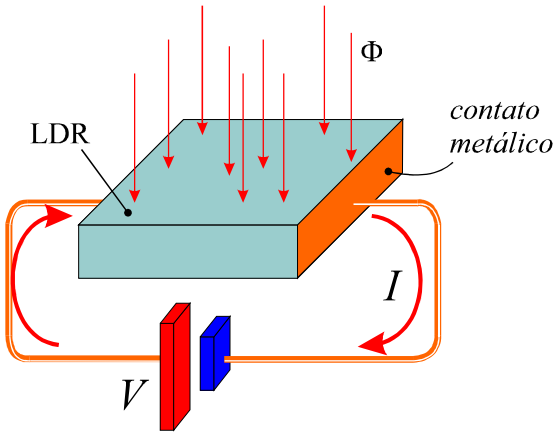


Fig.10 Estrutura simplificada de um LDR.

A **Fig.11** mostra o aspecto de um LDR e os símbolos comumente utilizados para sua representação em diagramas de circuito.

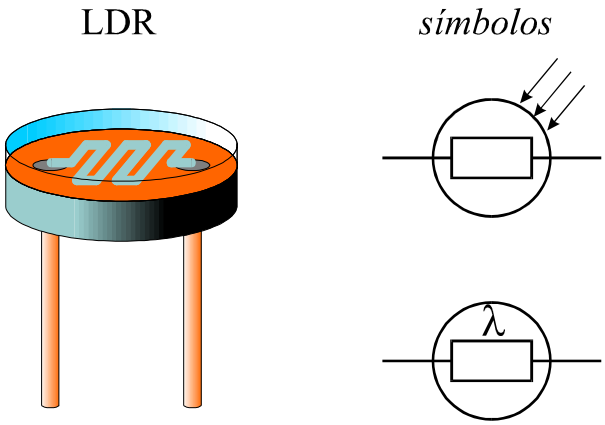


Fig.11 Aspecto típico de um LDR e símbolos correspondentes.

Os LDRs apresentam resistência elevada quando colocados no escuro, e sofrem redução de resistência à medida que a intensidade da luz incidente sobre o componente aumenta. A resistência do LDR varia não-linearmente de alguns megaohms em ambientes escuros a algumas centenas de ohms sob iluminação, conforme ilustrado na **Fig.12**.

A resistência elétrica de um LDR varia não-linearmente com a intesidade luminosa incidente sobre o dispositivo.

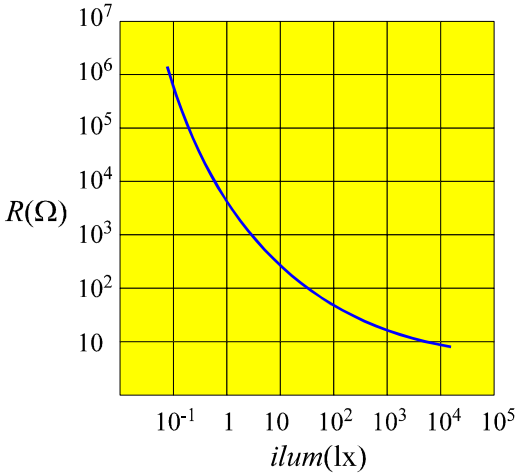


Fig.12 Variação típica da resistência elétrica de um LDR.

A **Fig.13** mostra as curvas de sensibilidade espectral dos fotoresistores de *CdS* e *PbS*. Como pode ser aí observado, o LDR de sulfeto de cádmio é apropriado para operação na região visível, ao passo que o LDR de sulfeto de chumbo é mais adequado para operação no infravermelho.

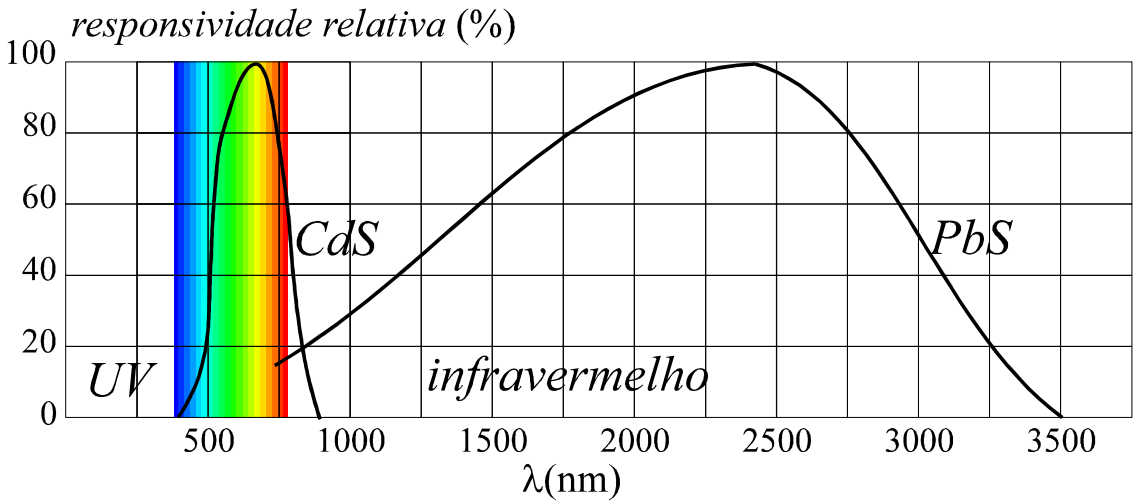


Fig.13 Curvas de sensibilidade espectral para LDRs de *CdS* e *PbS*.

O LDR pode ser configurado para produzir uma tensão dependente do fluxo luminoso nele incidente. Um circuito divisor de tensão, do tipo mostrado na **Fig.14**, permite esse tipo de operação.

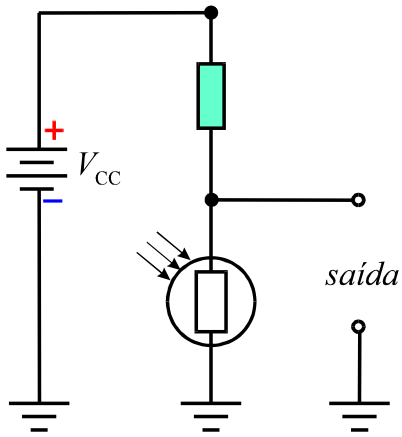


Fig.14 LDR configurado como parte de um divisor de tensão.

O circuito mostrado na **Fig.14**, utilizado em conjunto com um disparador Schmitt, na forma ilustrada na **Fig.15**, forma um circuito de controle para o acionamento de uma lâmpada, que só é ligada quando a iluminação natural do ambiente diminui. Essa é uma aplicação tipicamente utilizada no controle de iluminação de rodovias, cujas lâmpadas são acesas no início da noite.

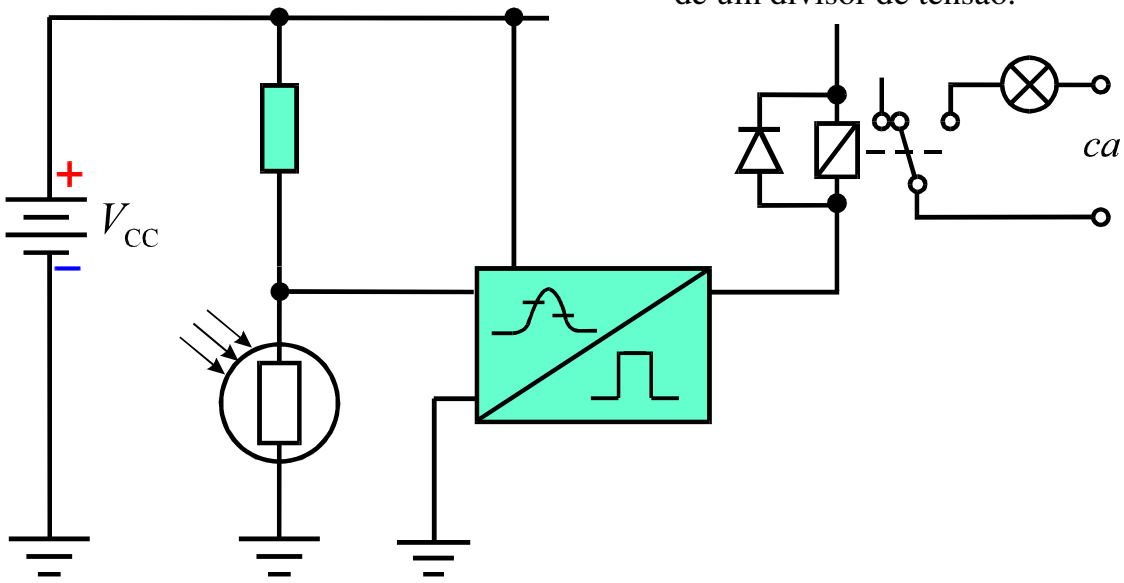


Fig.15 Circuito de acionamento de lâmpada controlado por um LDR.

O exame do circuito mostrado na **Fig.15** indica que, embora a tensão produzida pelo LDR varie vagarosamente à medida que o ambiente escurece ou clareia, o disparador Schmitt se encarrega de chavear corretamente o relé que aciona a lâmpada.

FOTODIODO

O fotodiodo é constituído por um diodo especialmente encapsulado de forma a permitir a exposição da junção *pn* do dispositivo à luz ambiente. O encapsulamento é geralmente metálico e possui uma lente que concentra a luz sobre a região ativa do dispositivo, conforme ilustrado na **Fig.16**.

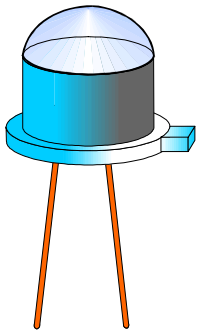


Fig.16 Fotodiodo típico.

A indicação do ânodo ou cátodo do dispositivo varia entre diferentes tipos de encapsulamento, e a identificação dos terminais pode ser feita através do catálogo do fabricante ou do teste com multímetro.

O fotodiodo é configurado para operar com polarização inversa, conforme indicado na **Fig.17**. Na ausência de iluminação, flui uma pequena corrente de fuga através de seus terminais.

Quando o dispositivo é exposto à luz, pares elétron-lacuna são gerados na região de depleção da junção *pn* do dispositivo. Devido ao alto campo aí existente, os elétrons e lacunas são acelerados para fora da região de depleção, o que provoca um aumento na corrente inversa através do diodo. Nesse tipo de fotodetector, até um limite máximo de fluxo luminoso, a corrente inversa varia proporcionalmente com a intensidade luminosa incidente sobre o dispositivo.

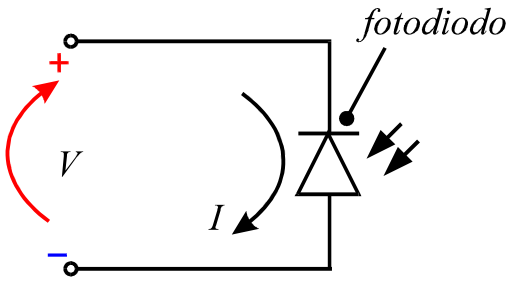


Fig.17 Forma de polarização de um fotodiodo.

Em um fotodiodo inversamente polarizado, a corrente inversa é proporcional à intensidade luminosa incidente sobre o dispositivo.

A **Fig.18** mostra curvas características típicas de um fotodiodo na região de polarização inversa. Como pode ser aí observado, a localização de cada curva característica é dependente do nível de iluminamento incidente sobre o dispositivo. A corrente de fuga do dispositivo, obtida na ausência de iluminação é muito pequena e recebe a denominação de **corrente de escuro.**

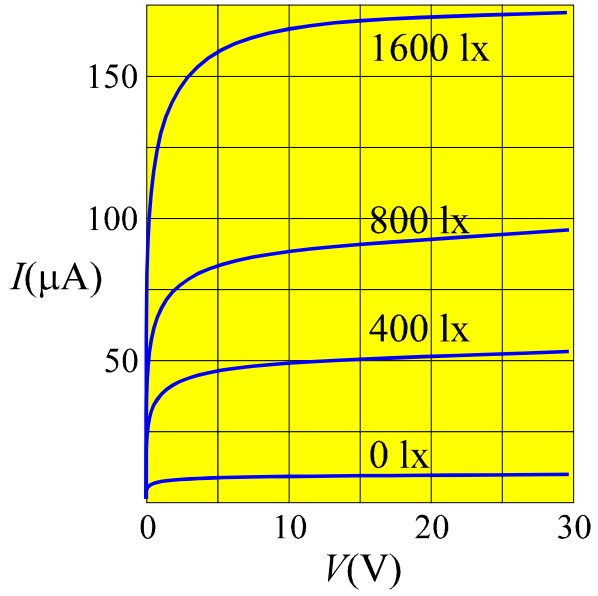
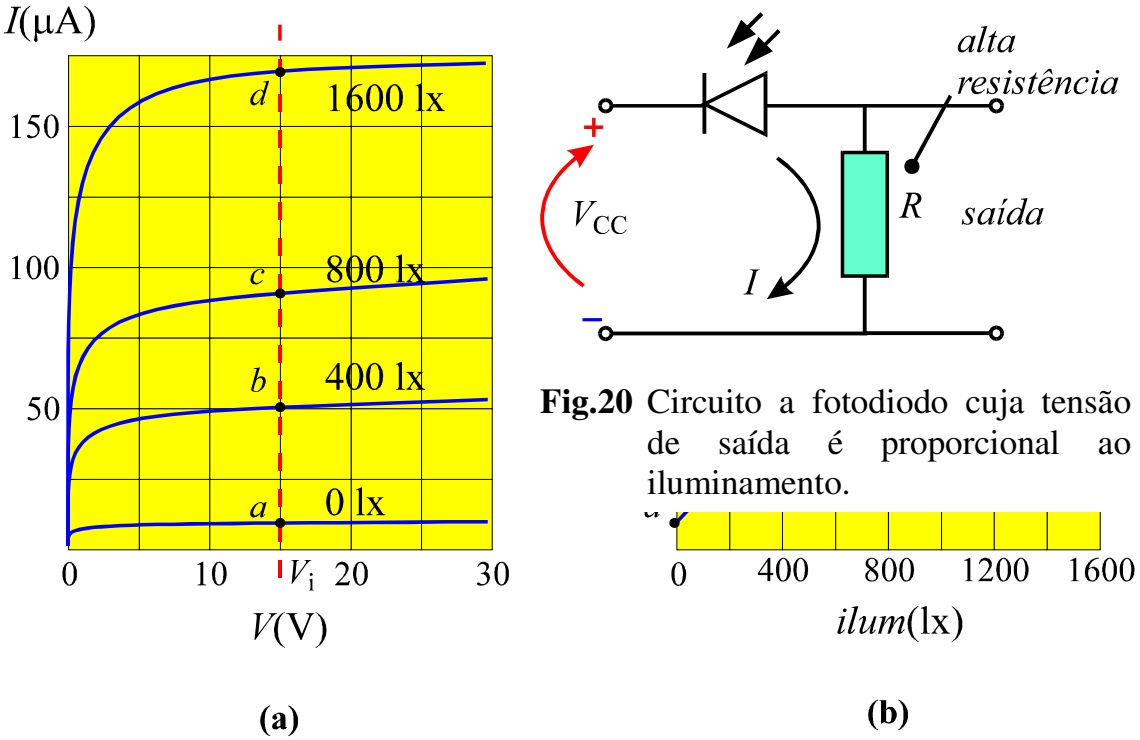


Fig.18 Curvas características de um fotodiodo.

A **Fig. 19a** mostra a forma de obtenção da corrente gerada no fotodiodo como função da intensidade luminosa incidente sobre o dispositivo. Como pode ser aí observado, fixando-se o valor V_i da tensão de polarização inversa, obtém-se um conjunto de pontos sobre as curvas características, que ocorrem nas interseções dessas curvas com a reta $V=V_i$.

A representação gráfica da dependência da corrente com a intensidade luminosa está mostrada na **Fig.19b**, que mostra uma relação linear entre essas duas grandezas. É importante notar que essa relação linear é praticamente independente do valor da tensão inversa aplicada sobre o fotodiodo, uma vez que a corrente inversa varia muito pouco para um dado nível de iluminamento, como se pode observar a partir de um exame da **Fig.19a.**



(a) **(b)**

Fig.19 **(a)** Pontos de interseção da reta $V=V_i$ com as curvas características de um fotodiodo. **(b)** Gráfico da relação entre corrente gerada e intensidade luminosa para $V=V_i$.

Fig.20 Circuito a fotodiodo cuja tensão de saída é proporcional ao iluminamento.

Para o tipo de fotodiodo caracterizado pela curva mostrada na **Fig.19b** a corrente inversa se situa na faixa de microampères para os níveis de iluminamento aí indicados. Para que essa pequena variação de corrente possa dar origem a variações significantes de tensão, faz-se necessário utilizar o fotodiodo em série com resistores de resistência elevada, na faixa de dezenas a centenas de kiloohms, conforme ilustrado na **Fig.20**.

Um aspecto importante a ser considerado é que a corrente de fuga também depende da temperatura do fotodiodo, o que pode causar erros na medição do nível de iluminamento quando o dispositivo é utilizado em locais submetidos a variações significantes de temperatura.

A **Fig.21** mostra a curva de sensibilidade espectral de um fotodiodo de germânio, que atinge sua máxima responsividade no comprimento de onda de 1.450 nm, situado no infravermelho próximo. Com o emprego de diversos tipos de materiais semicondutores, fotodiodos podem ser implementados para atingir máxima responsividade em diferentes regiões do espectro eletromagnético.

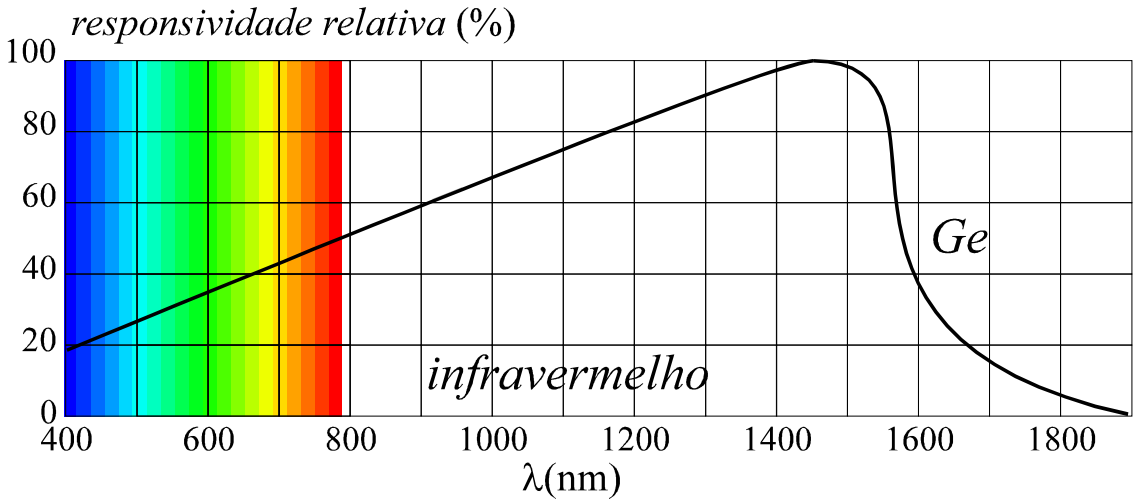


Fig.21 Curva de sensibilidade espectral de um fotodiodo de germânio.

FOTOTRANSISTOR

O fototransistor é constituído por um transistor especialmente encapsulado de forma a permitir a exposição da estrutura semicondutora do dispositivo à luz ambiente. A **Fig.22** ilustra um tipo comum de encapsulamento do fototransistor.

Conforme mostrado na **Fig.23**, a representação de circuito do fototransistor é semelhante àquela do transistor convencional, com exceção das setas indicativas da sensibilidade do dispositivo à luz nele incidente.

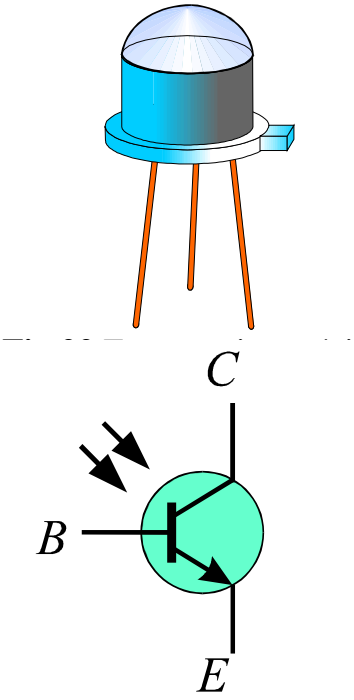


Fig.23 Representação de circuito do fototransistor.

Conforme mostrado na **Fig.24**, em um fototransistor, geralmente o terminal base é desconectado do circuito. Nessas condições, e na ausência de iluminação, circula uma corrente de fuga I_{CEO} entre coletor e emissor, e a corrente de coletor pode ser obtida da relação

$$I_C = I_{CEO}$$

O terminal do coletor tem um potencial ligeiramente superior àquele do terminal da base, tornando a junção base-coletor inversamente polarizada. Quando luz incide na região próxima à junção base-coletor, os portadores aí gerados produzem uma corrente de fuga adicional I_l na junção base-coletor. Como qualquer corrente de fuga nessa junção é amplificada por um fator (β+1), a corrente de coletor, sob iluminação, passa a ser

$$I_C = I_{CEO} + (\beta + 1) I_l$$

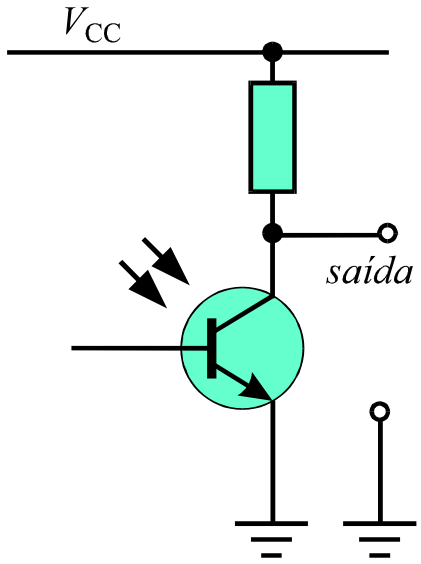


Fig.24 Fototransistor sob polarização externa.

A **Eq.(3)** mostra que a corrente gerada na junção base-coletor é amplificada por um fator (β+1) no terminal do coletor do transistor. Como a corrente I_l é proporcional à intensidade luminosa, uma relação de linearidade existe entre a corrente de coletor e a intensidade de luz incidente sobre o dispositivo, como indicado pela **Eq.(3)**.

A corrente de coletor em um fototransistor varia linearmente com a intensidade luminosa incidente sobre o dispositivo.

A **Fig.25** mostra as curvas características de um fototransistor típico. Como pode ser aí observado, a

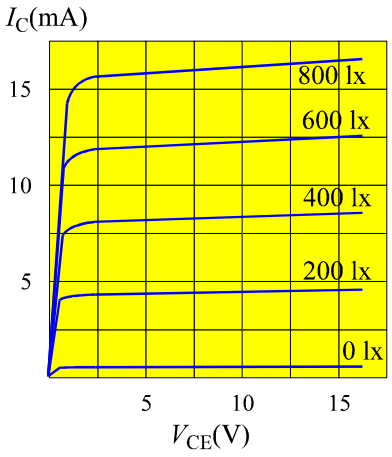


Fig.25 Curvas características típicas de um fototransistor.

intensidade luminosa influencia a relação $I_C \times V_{CE}$ de forma semelhante àquela exercida pela corrente de base no transistor convencional.

Em alguns casos se torna necessário alterar a tensão V_{CE} para um determinado nível de iluminamento. Isso pode ser realizado pela injeção de uma corrente de base no dispositivo através de um resistor conectado à fonte de alimentação, conforme indicado na **Fig.26**. Esse método, contudo, reduz a sensibilidade do circuito.

Existem fototransistores fabricados especialmente para trabalhar em conjunto com os LEDs, na forma ilustrada na **Fig.27**. Esses dois componentes formam um par casado, e o comprimento de onda emitido pelo LED é escolhido no ponto de máxima sensibilidade do fototransistor. Esse tipo de aplicação permitiu a fabricação de dispositivos **optoacopladores**, encapsulados em um único circuito integrado.

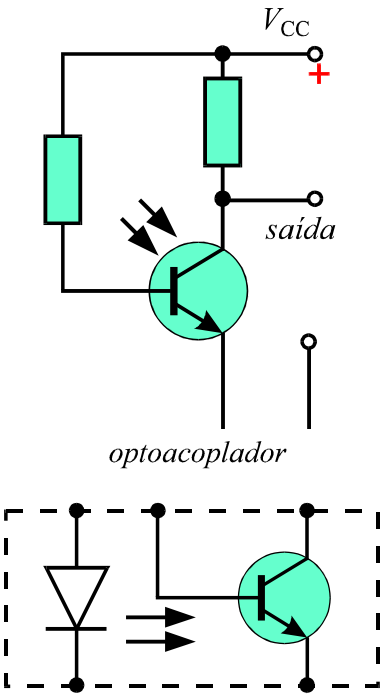


Fig.27 Diagrama de circuito de um optoacoplador.

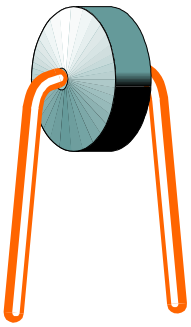
A inexistência de conexão elétrica entre o LED e o fototransistor faz que o optoacoplador tenha uma altíssima isolação elétrica. Isso permite o emprego desse tipo de componente no bloqueio de *cc* entre estágios amplificadores *ca* operando sob polarizações distintas.

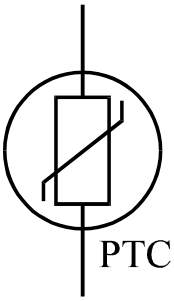
TERMISTORES

A dependência com a temperatura da condutividade elétrica dos materiais semicondutores permite a fabricação do sensor de temperatura denominado de **termistor**. Neste tipo de dispositivo, uma variação de temperatura modifica sua resistência elétrica. Essa modificação pode ser detectada, por exemplo, como

uma modificação da corrente através do dispositivo quando adequadamente polarizado por uma tensão externa.

Dependendo da forma como a resistência do dispositivo é alterada pela temperatura, os termistores podem ser do tipo PTC ou NTC. A **Fig.28** mostra o aspecto típico de um termistor e as representações de circuito geralmente utilizadas.





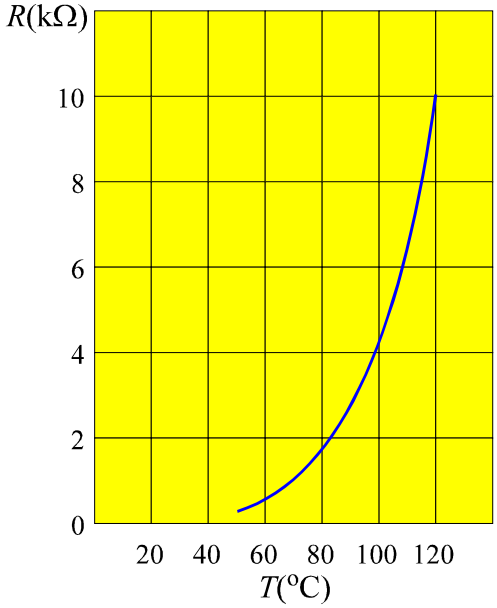


Fig.29 Dependência com a temperatura da resistência elétrica de um termistor PTC típico.

Fig.28 Aspecto típico de um termistor e representações de circuito.

TERMISTOR PTC

O termistor tipo PTC (*positive temperature coefficient*), exibe coeficiente de temperatura positivo, ou seja, sua resistência elétrica aumenta com a elevação de temperatura.

Para cada tipo de termistor PTC existe uma faixa de temperaturas de operação, onde existe grande variação da resistência elétrica do dispositivo.

A **Fig.29** ilustra a dependência com a temperatura da resistência elétrica de um termistor PTC típico. Como pode ser aí observado, para esse dispositivo a faixa de temperaturas de operação está situada entre 50ºC e 120ºC.

TERMISTOR NTC

O termistor tipo NTC (*negative temperature coefficient*), exibe coeficiente de temperatura negativo, ou seja, sua resistência elétrica diminui com a elevação de temperatura. A **Fig.30** ilustra a variação com a temperatura da resistência elétrica de um termistor NTC.

APLICAÇÕES

O termistor, tanto NTC como PTC, pode ser utilizado em um circuito ou equipamento, de duas formas distintas:

- Apenas como sensor da temperatura do equipamento.
- Como atuador sobre as condições de operação do equipamento.

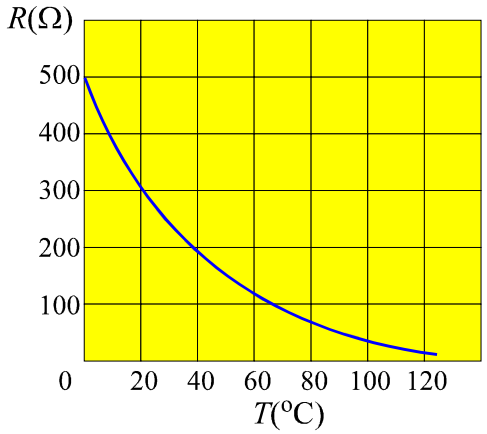


Fig.30 Dependência com a temperatura da resistência elétrica de um termistor NTC típico.

O termistor NTC pode ser utilizado, por exemplo, para manter constante o ponto de operação de um transistor perante variações na temperatura de operação, conforme ilustrado na **Fig.31**. Nesse circuito um aumento de temperatura tende a provocar aumento na corrente de coletor, como resultado do acréscimo da corrente de fuga I_{CBO}. Por outro lado, o aumento de temperatura também provoca redução na resistência elétrica do termistor NTC, reduzindo assim a tensão base-emissor do transistor. Com isso diminui a corrente de base e o ponto de operação volta ao seu estado original.

Uma outra aplicação importante dos termistores se refere aos circuitos de controle de temperatura. Um circuito de controle de temperatura típico está ilustrado na **Fig.32**. Um breve exame do circuito indica que qualquer variação na temperatura do termistor provoca variação na tensão aplicada à entrada do disparador Schmitt. Através do relé acoplado ao

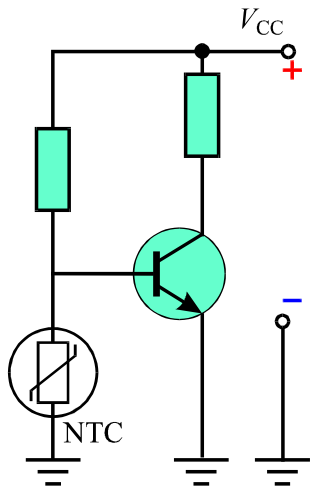


Fig.31 Emprego de um termistor NTC em um circuito transistorizado.

disparador se pode comandar resistências de aquecimento ou aparelhos de refrigeração.

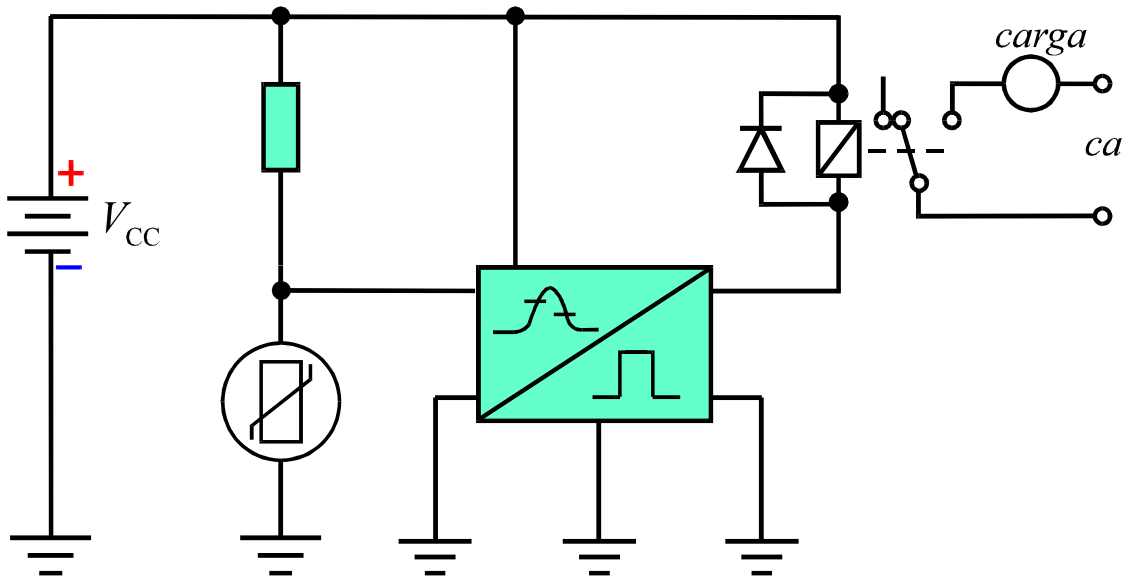


Fig.32 Circuito de controle baseado em um termistor acoplado a um disparador Schmitt para controle de temperatura.

Em algumas aplicações o termistor é utilizado de forma que a corrente de carga, ou parte dela, circule através do termistor. Nesse tipo de aplicação a própria dissipação de potência no termistor provoca seu aquecimento, resultando em uma variação na sua resistência.

Nos aparelhos de TV em cores, por exemplo, utiliza-se uma bobina para a desmagnetização do tubo de imagem. Ao ligar-se o aparelho, essa bobina deve produzir um campo magnético intenso que deve praticamente desaparecer **após alguns segundos**. Para que esse efeito seja obtido, a bobina de desmagnetização é conectada em série a um termistor PTC, conforme ilustrado na **Fig.33**.

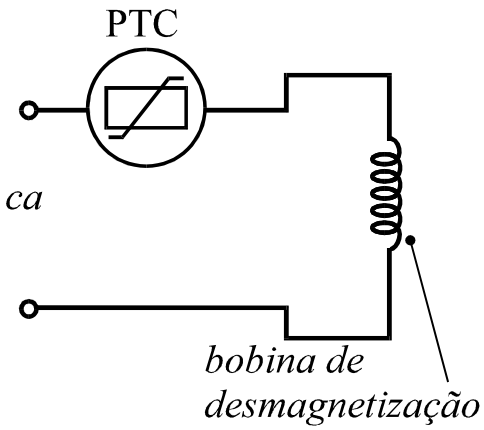


Fig.33 Diagrama simplificado do circuito de controle do campo magnético de uma bobina.

Com base na **Fig.33**, ao ligar-se a alimentação, o termistor está frio e com baixa resistência. Assim, a corrente circulante é intensa, produzindo o campo desmagnetizante. Durante o tempo de circulação da corrente no circuito, a dissipação de potência no termistor aumenta sua temperatura. Isso provoca o aumento na resistência elétrica do termistor, reduzindo a corrente, e por conseguinte, o campo magnético na bobina. Após alguns segundos, o sistema atinge o equilíbrio com o termistor exibindo alta resistência, o que praticamente elimina o campo desmagnetizante.

QUESTIONÁRIO

1. Qual é a velocidade de propagação da radiação eletromagnética produzida por uma fonte de microondas operando a uma freqüência de 10 GHz?

2. Qual seria o resultado obtido na questão anterior, se a radiação fosse emitida em uma freqüência de 1 kHz?

3. Determine os comprimentos de onda associados à radiação eletromagnética emitida nas seguintes freqüências:

   a) f = 1 kHz.

   b) f = 10 GHz.

   c) f = 1 THz.

4. Qual é a faixa de comprimentos de onda em que a radiação eletromagnética se torna visível ao olho humano?

5. Se o fluxo luminoso incidente em uma área de 10 cm^2 é 1.500 lm, qual é a intensidade luminosa sobre a área iluminada?

6. Faça uma pesquisa e tente descobrir qual é o valor típico do iluminamento produzido pelo sol na superfície da Terra. Tente caracterizar, por exemplo, valores típicos em diferentes regiões do país.

7. Como se define a responsividade de um fotodetector?

8. Descreva o princípio de operação de um LDR.

9. Descreva o princípio de operação de um fotodiodo.

10. Descreva o princípio de operação de um fototransistor.

11. Cite uma aplicação típica do fototransistor.

12. O que são termistores PTC e NTC?

13. Cite duas aplicações para os termistores.

BIBLIOGRAFIA

ARNOLD, Robert & BRANDT, Hans. O sinal e o seu uso na técnica de comando; componentes eletrônicos especiais. São Paulo, E.P.U., 1975. 46p. il. (Eletrônica Industrial, 3).

_____.Tiristores componentes fotoeletrônicos. São Paulo, E. P. U., 1975. 43p. il. (Eletrônica Industrial), 4)

MELLO, Hilton A. & INTRATOR, Edmond. Dispositivos semicondutores. 3ed. Rio de Janeiro, LTC, 1978. 283p. il.

BOLETIM TÉCNICO INFORMATIVO ICOTRON. s. l. 6 (36) jun/jul, 1981.

REZENDE, Sérgio Machado, A física de materiais e dispositivos eletrônicos, Recife, Editora da UFPE, 1996.

CREDER, Hélio, Instalações elétricas, Rio de Janeiro, Livros Técnicos e Científicos, 1978.

SINGH, Jasprit, Semiconductor optoelectronics, Nova York, McGraw-Hill, Inc., 1995.

ARNOLD, Robert & BRANDT, Hans, Transistores, segunda parte, São Paulo, EPV (1975).

MILLMANN, Jacob & TAUB, Herbert, Circuitos de pulsos, digitales y de commutacion, México, Libros Mc Graw Hill do Brasil, (1977).

STRAUS, Leonard, Wave generation and shaping, 2ª. edição, Nova York, McGraw-Hill, 1970.

MILLMAN, Jacob e TAUB, Herbert, Pulse, digital, and switching waveforms, Nova York, McGraw-Hill, 1965.

DEGEM SYSTEMS, Circuitos transistorizados formadores de pulso, Israel, Eletrônica modular (1976).

LANDO, Roberto Antônio & ALVES, Sérgio Rios, Amplificador operacional, São Paulo, Érica, 1983.

MALVINO, Albert Paul, Eletrônica, São Paulo, Mc Graw Hill do Brasil, 1986.

CIPELLI, Antônio Marco Vicari & SANDRINI, Waldir João. Teoria e desenvolvimento de projetos de circuitos eletrônicos, 7ª. edição, Érica, São Paulo (1983).

SENAI/DN. Reparador de Circuitos Eletrônicos; Eletrônica Básica II. Rio de Janeiro. (Coleção Básica SENAI, Módulo 2)

SENAI/DN. Transistores, por Antônio Abel Correia Villela. Rio de Janeiro, Divisão de Recursos Humanos, 1977. 81p. (Publicações Técnicas, 7)

FIGINI, Gianfranco. Eletrônica industrial; circuitos e aplicações. São Paulo, Hemus, c 1982. 336p.

MILLMAN, Jacob & HALKIAS, Chistos C. Eletrônica: dispositivos e circuitos.
Trad. Elédio Robalinho e Paulo Elyot Meirelles Villela.. São Paulo, McGraw-Hill do Brasil, 1981. il. v.2

ELETRÔNICA MODULAR PANTEC. O transistor; princípios básicos. s.n.t. (curso básico, 4).

MILLMAN, Jacob e HALKIAS, Christos C., Integrated electronics: analog and digital circuits and systems, São Paulo, McGraw-Hill, 1972.

TUCCI, Wilson José. Introdução à Eletrônica. 7.ed. São Paulo, Nobel, 1983. 349p.

Coleção Eletrônica Básica II – SENAI

Diagramação
Anna Daniella C. Teixeira

Editoração
Divisão de Educação e Tecnologia - DET